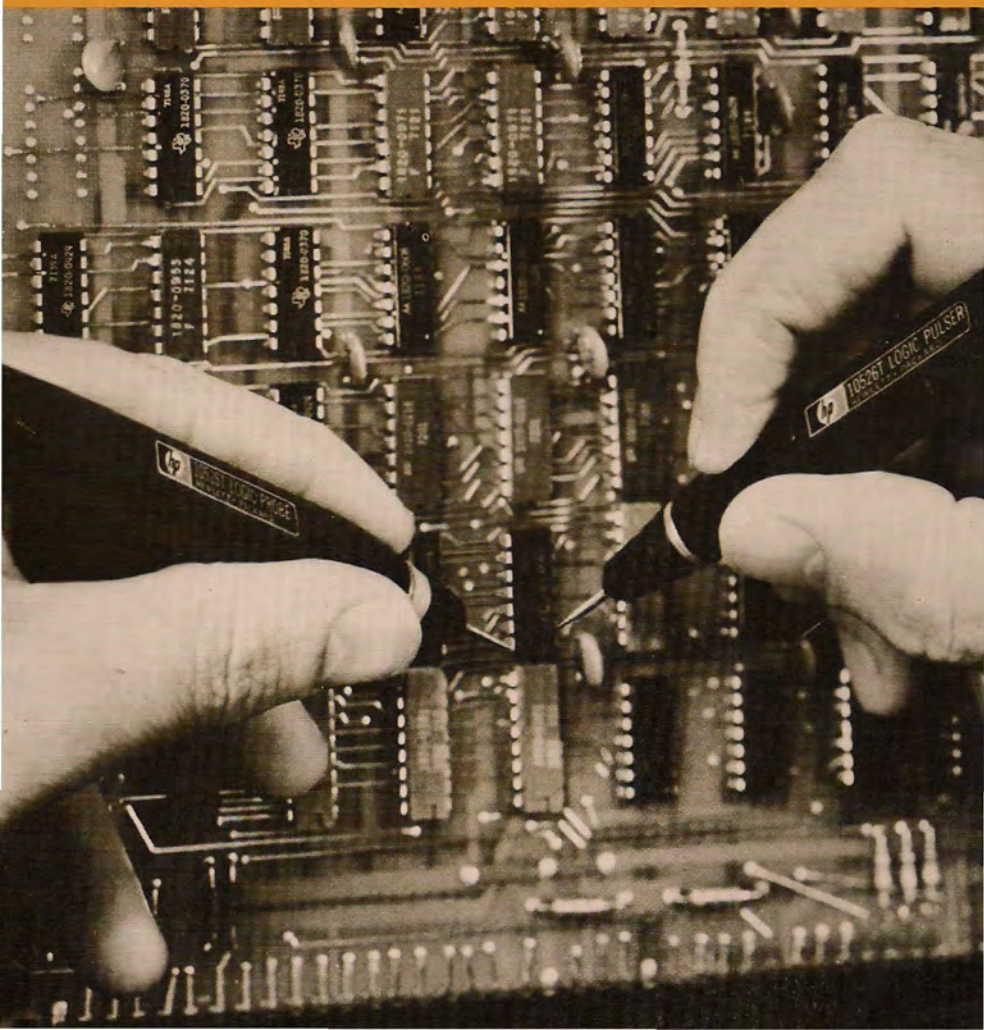
CIRCUITOS INTEGRADOS

HILTON A. MELLO

Livro-texto para as escolas técnicas de eletrônica



CIRCUITOS INTEGRADOS

CAPA: Ilustração do uso de equipamentos especiais
para a manutenção de equipamentos eletrônicos integrados.
Cortesia da Hewlett – Packard Company.

FICHA CATALOGRÁFICA

(Preparada pelo Centro de Catalogação-na-fonte,
Câmara Brasileira do Livro, SP)

Melo, Hilton Andrade de.
M485c Circuitos integrados [por] Hilton Andrade de Mello.
São Paulo, Edgard Blücher, 1976.
p. ilust.

Bibliografia.
1. Circuitos integrados

76–0235 CDD–621.38173

Índice para catálogo sistemático:
1. Circuitos integrados : Microeletrônica 621.38173

HILTON ANDRADE DE MELLO
Engenheiro Eletrônico e Nuclear; graduado pela Universidade de Stanford, Califórnia, EUA; Chefe do Laboratório de Instrumentação e Controle do Instituto de Engenharia Nuclear.

CIRCUITOS INTEGRADOS

EDITORA EDGARD BLÜCHER LTDA.

©1976 *Editora Edgard Blücher Ltda.*

2.ª Reimpressão 1981

É proibido reprodução total ou parcial
por quaisquer meios
sem autorização escrita da editora

EDITORA EDGARD BLÜCHER LTDA.
01000 CAIXA POSTAL 5450
END. TELEGRÁFICO: BLUCHERLIVRO
SÃO PAULO — SP — BRASIL

Impresso no Brasil *Printed in Brazil*

A
Maria de Paula, Adriane e Mônica,
pela paciência e compreensão
que tornaram possível esta obra.

H. A. M.

CONTEÚDO

Capítulo 1. NOÇÕES BÁSICAS SOBRE A FABRICAÇÃO DE CIRCUITOS INTEGRADOS 1

1.1. Divisões da microeletrônica 1
1.2. Detalhes técnicos fundamentais 3
1.2.1. Obtenção das pastilhas de silício 3
1.2.2. Formação da camada epitaxial 4
1.2.3. Processo de difusão selecionada 5
1.2.4. Processo de abertura de janelas no óxido de silício 5
1.3. Fabricação de circuitos integrados monolíticos 8
1.3.1. Formação de ilhas tipo *N* 8
1.3.2. Fabricação de transistores 9
1.3.3. Fabricação de resistores 12
1.3.3.1. Resistores difundidos 12
1.3.3.2. Resistores depositados 13
1.3.4. Fabricação de capacitores 13
1.3.4.1. Capacitores de junção 13
1.3.4.2. Capacitores depositados 14
1.3.5. Fabricação de indutâncias 15
1.3.6. Fabricação de diodos 15
1.3.7. Fabricação simultânea de todos os componentes de um circuito 15
1.3.8. Considerações sobre a produção em massa de circuitos integrados 17
1.3.9. Encapsulação e testes finais 18
1.4. Técnicas recentemente desenvolvidas 19
1.4.1. Circuitos integrados MOS 19
1.4.2. Circuitos integrados COS/MOS 20
1.4.3. Circuitos integrados SOS 20
1.4.4. Integração de sistemas e subsistemas (MSI, LSI, VLSI) 21

Capítulo 2. INVÓLUCROS DE CIRCUITOS INTEGRADOS 22
2.1. Generalidades 22
2.2. Invólucro tipo TO 23
2.3. Invólucro tipo plano (*flat-pack*) 23
2.4. Invólucro tipo dual-em-linha (*dual-in-line*) 23
2.5. Dimensões dos invólucros e identificação dos terminais 24
2.6. Escolha do tipo de invólucro para uma dada aplicação 25

Capítulo 3. TIPOS DE CIRCUITOS INTEGRADOS DISPONÍVEIS 28
3.1. Circuitos integrados digitais 28
3.1.1. Generalidades 28
3.1.2. Noções sobre circuitos digitais 29

3.1.3. Famílias de circuitos integrados digitais 31
3.1.3.1. Famílias de circuitos saturados 31
3.1.3.2. Famílias de circuitos não-saturados 34
3.1.4. Circuitos digitais MOS, COS/MOS e SOS 34
3.2. Circuitos integrados lineares 35

Capítulo 4. PROJETO DE CIRCUITOS UTILIZANDO CIRCUITOS INTEGRADOS 36

4.1. Polarização de circuitos integrados 36
4.2. Aplicação de circuitos integrados em projetos de circuitos lineares 40
4.2.1. Amplificadores operacionais (uso geral) 40
4.2.1.1. Generalidades 40
4.2.1.2. Características básicas de um amplificador operacional 40
4.2.1.3. Funcionamento básico de um amplificador operacional 41
4.2.1.4. Resposta de freqüência de um amplificador operacional 45
4.2.1.5. Estabilidade de um amplificador operacional 47
4.2.1.6. Definições complementares usando um exemplo específico de um amplificador operacional 51
4.2.1.7. Estudo detalhado do funcionamento *CC* de um amplificador operacional 54
4.2.1.8. Exemplo de um projeto simples usando um amplificador operacional 58
4.2.2. Amplificadores de áudio 61
4.2.2.1. Generalidades 61
4.2.2.2. Especificações do amplificador constituído pelo *kit* M-101 62
4.2.2.3. Diagrama do circuito do amplificador 62
4.2.2.4. Discussões importantes relacionadas ao *kit* M-101 63
4.2.2.5. Experiência adicional sugerida com o TAA 300 64
4.2.3. Amplificadores de alta-freqüência 66
4.2.3.1. Dados gerais sobre um amplificador de RF/IF MC 1550 67
4.2.3.2. Exemplo de aplicações do amplificador RF/IF MC 1550 68
A. Amplificadores sintonizados usando o MC 1550 68
B. Amplificador de vídeo usando o MC 1550 72
4.2.4. Amplificadores lineares complexos para aplicações especiais 72
4.2.5. Osciladores 74
4.2.5.1. Generalidades sobre osciladores 74
4.2.5.2. Exemplos de osciladores usando circuitos integrados 75
A. Oscilador usando o amplificador RF/IF MC 1550 75
B. Oscilador usando amplificadores operacionais 78
4.2.6. Fontes reguladas de alimentação 78
4.2.6.1. Generalidades 78
4.2.6.2. Exemplo específico de um regulador de tensão integrado 79
4.2.6.3. Exemplos de fontes reguladas usando o TBA 281 89
4.2.6.4. Projeto de fontes reguladas usando amplificadores operacionais 89
4.3. Aplicação de circuitos integrados no projeto de circuitos digitais 92
4.3.1. Uso de circuitos digitais básicos isolados 93
4.3.1.1. *Gates* em geral* 93
4.3.1.2. *Flip-flops* 97
4.3.2. Uso de circuitos digitais básicos associados 99
4.3.2.1. Exemplo de projeto de um circuito digital combinacional 100
4.3.2.2. Projeto de um registro de deslocamento (*shift-register*) 108
4.3.3. Uso de circuitos integrados digitais complexos (MSI, LSI, VLSI) 110

*Muitos autores utilizam a expressão "circuitos-porta"

Capítulo 5. PROBLEMAS PRÁTICOS ENCONTRADOS NO USO DE CIRCUITOS INTEGRADOS 111

5.1. Uso de circuitos impressos 111
5.2. Uso de soquetes para circuitos integrados 111
5.3. Técnicas de inserção e retirada de circuitos integrados em soquetes e placas impressas 113
5.3.1. Uso de ferramentas especiais 113
5.3.2. Corte inclinado dos terminais de um circuito integrado 113
5.4. Soldagem de circuitos integrados 114
5.5. Considerações térmicas sobre circuitos integrados 116
5.6. Uso de placas padronizadas para a montagem de circuitos experimentais 119

Capítulo 6. MANUTENÇÃO DE EQUIPAMENTOS ELETRÔNICOS INTEGRADOS 121

6.1. Comentários gerais 121
6.2. Diferenças fundamentais entre equipamentos integrados e com componentes discretos 121
6.3. Diferenças essenciais entre a manutenção de equipamentos analógicos e equipamentos digitais 122
6.4. Técnicas modernas para a manutenção de equipamentos digitais 124
6.4.1. Pulsador lógico HP 10 526T 125
6.4.2. Ponta de prova lógica HP 10 525T 125
6.4.3. Garra lógica HP 10 528A 126
6.4.4. Comparador lógico HP 10 529A 126
6.5. Produtos químicos utilizados na manutenção 127
6.6. Calibração e aferição de equipamentos eletrônicos 130

Apêndice A. NOÇÕES SOBRE ÁLGEBRA DE BOOLE 133

A1. Sinais binários 133
A2. Postulados da álgebra de Boole 134
A3. Teoremas da álgebra de Boole 137
A3.1. Teoremas envolvendo apenas uma variável 137
A3.2. Teoremas envolvendo 2 ou mais variáveis 137
A3.3. Teoremas envolvendo *n* variáveis 138
A4. Resumo dos postulados e teoremas da álgebra de Boole 139

Apêndice B. FABRICAÇÃO DE CIRCUITOS IMPRESSOS PARA EQUIPAMENTOS DE ENTRETENIMENTO 140

B1. Finalidade de um circuito impresso 140
B2. Materiais utilizados 140
B3. Etapas da produção de um circuito impresso 141
B3.1. Estudo da "distribuição dos componentes" na chapa impressa ("*layout*") 141
B3.2. Preparação do laminado 141
B3.3. Transferência do *layout* para a chapa impressa 142
B3.4. Proteção das ligações de cobre 142
B3.5. Banho de ataque (decapagem) 142
B3.5.1. Preparação da solução de persulfato de amônio —$(NH_4)_2S_2O_8$ 142
B3.5.2. Preparação da solução de percloreto de ferro —$FeCl_3$ 142
B4. Procedimento experimental 143
B5. Obtenção dos produtos necessários no mercado 143
B6. Exemplo concreto de um circuito impresso 144

Apêndice C. DESCRIÇÃO DETALHADA DA MONTAGEM E TESTES DO *KIT* M-101 da IBRAPE 147
C1. Cuidados especiais quanto às soldagens 147
C2. Operações de montagem 147
C3. Ajuste da polarização 149
C4. Instalação e ligações externas 150
C5. Diagrama do circuito elétrico interno do TAA 300 151
C6. Observação importante 151

Apêndice D.
Nomes e endereços dos principais fabricantes de circuitos integrados 152

PREFÁCIO

O presente livro foi idealizado visando aos estudantes das escolas técnicas de eletrônica e aos técnicos de nível médio do Brasil, embora a cuidadosa seleção do material torne o livro útil para que estudantes de engenharia tenham uma visão prática do uso de circuitos integrados.

No Cap. 1 são apresentadas as noções básicas, classificação e introdução à fabricação de circuitos integrados monolíticos. O Cap. 2 aborda os tipos de encapsulamento, abrangendo o problema da identificação dos terminais dos circuitos integrados. O Cap. 3 apresenta os circuitos integrados existentes no mercado, analisando separadamente os campos linear e digital. No Cap. 4 são estudadas as aplicações práticas de circuitos integrados, muitas das quais poderão ser testadas pelos leitores, por envolverem componentes existentes no mercado nacional, como é o caso do *kit* M-101 da IBRAPE (amplificador de áudio com 1 w de saída). O Cap. 5 aborda os problemas práticos encontrados no uso de circuitos integrados, como montagens típicas, uso de soquetes, soldas, etc. O Cap. 6 trata da manutenção de equipamentos que utilizam circuitos integrados, ilustrando técnicas modernas para a manutenção de equipamentos digitais, como o uso de pulsadores, comparadores, etc. No Apêndice A são apresentadas noções sobre a álgebra de Boole, e portanto, os leitores, não familiarizados com técnicas digitais, devem ler esse apêndice, *antes* de estudarem a Sec. 3.1.2 (Noções sobre circuitos digitais) e a Sec. 4.3 (Aplicação de circuitos integrados no projeto de circuitos digitais). Nos cursos das escolas técnicas de eletrônica esse apêndice poderá ser integralmente inserido entre os Caps. 2 e 3; no Apêndice B é apresentada a fabricação de circuitos impressos para equipamentos de entretenimento; no Apêndice C é apresentada uma descrição completa do *kit* M-101 da IBRAPE — Indústria Brasileira de Produtos Eletrônicos e Elétricos S.A.; e no Apêndice D uma relação dos principais fabricantes de circuitos integrados sendo, quando possível, também indicados os respectivos representantes ou revendedores.

Com relação às noções básicas sobre dispositivos semicondutores aconselhamos o leitor a consultar o livro *Dispositivos semicondutores* — Hilton A. Mello e Edmond Intrator — Livros Técnicos e Científicos Editora S.A.

Menção especial fazemos ao fato de que todos os dados técnicos foram publicados com a cooperação de firmas nacionais e estrangeiras, que nos autorizaram a reprodução de curvas características, especi-

ficações e fotografias de componentes e equipamentos, destacando-se a Ibrape-Indústria Brasileira de Produtos Eletrônicos e Elétricos S.A., a Motorola Semicondutores do Brasil Ltda., a Fairchild Camera and Instrument Corporation e a Hewlett-Packard Company. A essas firmas cabe realmente o crédito pelas informações técnicas contidas nesta obra.

Apresentamos, portanto, o presente livro, certos de estarmos cooperando para a formação de técnicos brasileiros nesse campo fabuloso da microeletrônica.

Finalmente deixamos registrados os nossos agradecimentos ao Dr. José de Anchieta Wanderley da Nóbrega pelas críticas e sugestões, às Srt^as^. Eloína Cavalcanti Comes e Eneida A. Mendonça pelo trabalho de datilografia do original, e à Srt^a^. Maria da Conceição Franco da Silveira e ao Sr. Antônio Carlos Fernandes da Silva, pela execução dos desenhos originais.

H. A. M.

1 NOÇÕES BÁSICAS SOBRE A FABRICAÇÃO DE CIRCUITOS INTEGRADOS(*)

1.1. DIVISÕES DA MICROELETRÔNICA

O advento da microeletrônica foi um dos mais notáveis avanços tecnológicos no campo da eletrônica, sendo fundamentalmente oriundo das restrições impostas ao peso, dimensões, potência consumida e confiabilidade dos circuitos, requisitos impossíveis de serem satisfeitos com os circuitos convencionais usando componentes discretos.

O campo da microeletrônica pode ser dividido em três grupos. No primeiro grupo temos o uso de minúsculos componentes (ainda convencionais) montados em unidades extremamente compactas, como é o caso dos micromódulos. No segundo grupo temos os chamados circuitos integrados, podendo esse grupo ser subdividido nos dois subgrupos seguintes: circuitos de semicondutores e circuitos de deposição(**). A Fig. 1.1 ilustra essa classificação.

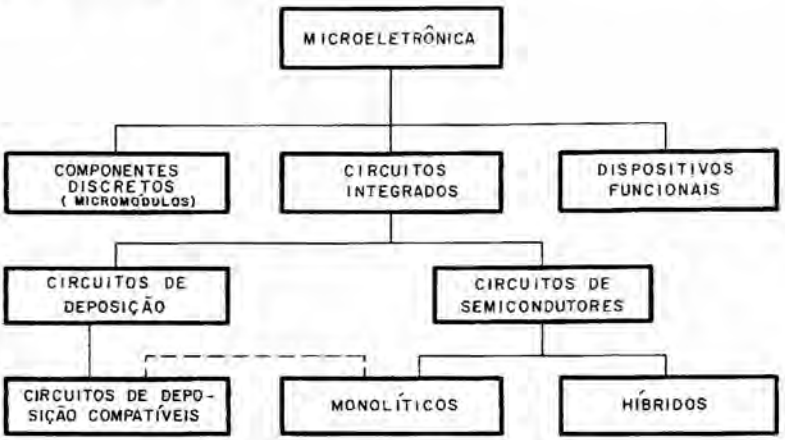


Figura 1.1 O campo da microeletrônica

(*)Este capítulo é uma versão ampliada das Secs. 6.1 e 6.2 do livro *Dispositivos semicondutores*. Hilton A. Mello e Edmond Intrator. Livros Técnicos e Científicos Editora S.A. — 2.ª edição — 1974

(**)Em inglês chamamos *thin-film circuits*; o nome que adotamos, "circuitos de deposição", não é uma tradução literal mas ilustra como o circuito é fabricado

A concepção básica, inerente aos circuitos integrados, é a construção de todos os componentes de um circuito (componentes passivos e ativos) numa mesma estrutura. Em outras palavras, os transistores, diodos, resistores, etc., são todos fabricados, interligados e incluídos em um mesmo invólucro. Por exemplo, um amplificador *CC* completo com todos os seus componentes é fabricado e encapsulado em um invólucro, algumas vezes semelhante ao de um transistor comum (evidentemente o número de terminais pode ser diferente).

Para ilustrar melhor a classificação anterior, consideremos o caso dos circuitos integrados de semicondutores, que abrangem dois grupos: os circuitos monolíticos(*) e os circuitos híbridos. Nos circuitos monolíticos todos os componentes dos circuitos são fabricados por meio de uma tecnologia especial dentro da pastilha de silício, enquanto que nos circuitos híbridos várias dessas pastilhas são colocadas em um mesmo invólucro e são conectadas entre si. Na fabricação desses circuitos integrados de semicondutores o que se faz é uma série de difusões sucessivas, usando máscaras adequadas até se completar a estrutura desejada.

Os circuitos de deposição, como o nome indica, são circuitos obtidos pela "deposição" de camadas de materiais adequados, formando os diversos componentes; por exemplo, a deposição sucessiva de camadas de materiais metálico, isolante e metálico dá origem a um capacitor.

Também é interessante observar que existem os chamados circuitos integrados de deposição compatíveis, designando-se com isso circuitos fabricados por técnicas de deposição *que são compatíveis* com o processo de fabricação dos circuitos monolíticos. Por exemplo, em um circuito monolítico quando se necessita de elevados valores de capacitância ou resistência é possível obtê-los usando técnicas de deposição.

Finalmente, apenas para ser mais completo, podemos mencionar um terceiro grupo em que a microeletrônica se divide, o dos chamados dispositivos funcionais, o qual diz respeito a dispositivos nos quais um pedaço de material é tratado, de tal modo a adquirir as funções completas de um circuito, embora não se possa precisar qual a região do aludido material que possui essa ou aquela propriedade. Por exemplo, um filtro de quartzo pode funcionar como um circuito sintonizado, embora não se possa precisar qual é a parte do material que está fazendo o papel da indutância do circuito sintonizado. Isto é, nos dispositivos funcionais, são utilizadas as características globais dos materiais.

(*)Do grego: *mono* (único) e *líthos* (pedra); portanto o nome indica uma "única pedra" ou, melhor dizendo, um "único cristal"

1.2. DETALHES TÉCNICOS FUNDAMENTAIS

Conforme já mencionamos os circuitos integrados monolíticos são aqueles em que todos os componentes do circuito são fabricados em um único cristal de silício e interligados formando o circuito, sendo finalmente essa pastilha encapsulada. Neste livro focalizaremos apenas os circuitos integrados monolíticos mas o leitor deve lembrar que existem os outros tipos já mencionados anteriormente.

Ora, um circuito completo consta de transistores, diodos, capacitores, resistores, etc., interligados de modo a que o conjunto apresente uma determinada característica. Vamos, portanto, estudar separadamente como todos esses componentes podem ser fabricados usando-se exclusivamente um material semicondutor como o silício; mas estudaremos antes alguns tópicos importantes.

1.2.1. Obtenção das pastilhas de silício

Evidentemente, o passo inicial para a fabricação de dispositivos de semicondutores utilizando o silício é a obtenção do mesmo, o que é feito pela redução do óxido de silício, obtendo-se, nesse processo, silício com 98% de pureza. Uma vez que necessitamos reduzir o nível de impurezas para a faixa de um átomo de impurezas para cada 10^9 átomos de silício, deve ser utilizado um processo adicional de purificação. Usa-se, então, o chamado processo de fusão por zona, que se baseia no fato de as impurezas serem mais solúveis na fase líquida do silício do que na fase sólida. A idéia é fundir o silício em um ponto da barra inicialmente impura; se o ponto de aquecimento é, a seguir, deslocado ao longo da barra (o que implica em deslocar a fase líquida no mesmo sentido), as impurezas, mais solúveis na fase líquida, também se deslocarão no sentido do movimento do aquecimento. Essa operação é repetida um grande número de vezes, até que as impurezas estejam concentradas numa das extremidades da barra, possuindo, o restante da barra, um nível aceitável de impurezas. A extremidade impura é então desprezada, ficando-se apenas com a parte purificada.

Poderia parecer, neste ponto, que temos o silício pronto para a fabricação de dispositivos semicondutores; entretanto, a estrutura cristalina do cristal obtido está cheia de anomalias. A fim de obter um cristal em que a rede cristalina tenha a perfeição exigida, fundimos o cristal anteriormente obtido e fazemos o chamado *crescimento*. Um método para fazer tal crescimento é o chamado de Czochralsky, que consiste em colocar em contato com o material fundido uma semente perfeita do cristal em questão, com a orientação desejada; a seguir, essa semente é lentamente retirada, permitindo a solidificação do material em torno da mesma, crescendo o cristal com a mesma estrutura cristalina da semente utilizada. Por meio desse processo conse-

gue-se, por exemplo, uma barra cilíndrica de 2,5 cm de diâmetro e, digamos, 10 cm de comprimento.

É extremamente importante notar, neste ponto, que é possível adicionar ao material fundido, antes da colocação da semente, a impureza tipo *P* (boro, índio,...) ou *N* (fósforo, antimônio,...) desejada, crescendo o cristal, respectivamente, tipo *P* ou tipo *N*. Ainda nessa fase de preparação do material, o cilindro obtido é cortado em pastilhas (*wafers*) de aproximadamente 2,5 cm de diâmetro e 200 μm ($1\ \mu m = 10^{-6}$ m) de espessura, sendo o corte dessas pastilhas feito por meio de serras anulares de diamante. Finalmente as pastilhas são polidas (por processos mecânicos ou químicos), a fim de apresentar uma superfície livre de imperfeições, estando prontas para serem submetidas ao chamado processo epitaxial.

1.2.2. Formação da camada epitaxial

Suponhamos, por exemplo, que impurezas tipo *P* tenham sido adicionadas ao silício fundido, sendo obtidas pastilhas tipo *P*. Esquematicamente, representaremos essa pastilha como na Fig. 1.2.

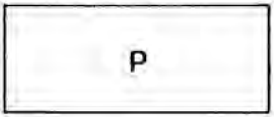


Figura 1.2 Pastilha de silício tipo *P*

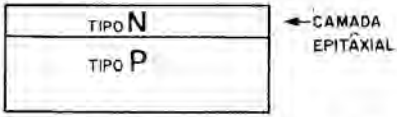


Figura 1.3 Estrutura epitaxial *PN*. Não há descontinuidade alguma na estrutura cristalina

A idéia é fazer crescer em cima da camada tipo *P* da Fig. 1.2 uma camada tipo *N*, mantendo a mesma estrutura cristalina da camada tipo *P*. Em outras palavras, não deve haver descontinuidade alguma na estrutura global resultante, obtendo-se, portanto, uma estrutura que é um cristal único. Apenas, o que acontece é que, numa região, as impurezas são predominantemente do tipo *P* e, na outra região, as impurezas são predominantemente do tipo *N*. O crescimento dessa camada, chamada camada *epitaxial*, é feito em fornos especiais e o nome epitaxial, na realidade, significa "arranjado em cima", dando uma idéia do processo.

Na Fig. 1.3 está representada esquematicamente a estrutura resultante após a formação da camada epitaxial, sendo a mesma básica para a fabricação dos circuitos integrados pelo processo chamado epitaxial-difundido.

A região *P* é chamada de substrato e terá por função dar resistência mecânica ao conjunto e servir para a formação de "ilhas" conforme será visto oportunamente.

1.2.3. Processo de difusão selecionada

Conhecemos o fenômeno da difusão e sabemos que há sempre o deslocamento de partículas de um ponto onde a sua concentração é elevada para pontos de concentração reduzida(*). Suponhamos, então, uma pastilha de silício tipo *N*, colocada em contato com um gás contendo uma impureza tipo *P* (boro, por exemplo); devido ao fenômeno da difusão, o boro começará a penetrar no silício, como indica a Fig. 1.4.

Figura 1.4 Difusão do boro no silício

Imaginemos que pretendamos que o boro penetre apenas em regiões selecionadas da pastilha de silício. Para conseguir esse objetivo, devemos proteger a superfície do silício com um material que impeça a penetração da impureza nas regiões indesejáveis. Isso é feito deixando a superfície do silício se oxidar e abrindo janelas no óxido exatamente onde o boro deve penetrar. A Fig. 1.5 ilustra o processo da difusão selecionada, onde a impureza consegue penetrar no silício exatamente onde o óxido não protege a superfície do cristal.

Figura 1.5 Difusão selecionada: o óxido de silício protege as regiões onde a impureza não deve penetrar

É oportuno salientar neste ponto, que, se a pastilha fosse mantida à temperatura ambiente durante a difusão, um tempo praticamente infinito seria necessário para a penetração da impureza. A fim de acelerar o processo, a pastilha é colocada em um forno (forno de difusão), onde são mantidas temperaturas da ordem de 1 100 a 1 300 °C com grande precisão.

1.2.4. Processo de abertura de janelas no óxido de silício

A abertura de janelas no óxido de silício é feita por um processo inteiramente análogo ao utilizado para a fabricação de circuitos impressos pelo processo fotográfico.

(*)Veja "*Dispositivos Semicondutores* — Hilton A. Mello e Edmond Intrator — Livros Técnicos e Científicos Editora S.A. — Sec. 1.3.5a"

Suponhamos que a superfície do silício está totalmente oxidada e queremos abrir as janelas, conforme indicado na Fig. 1.6.

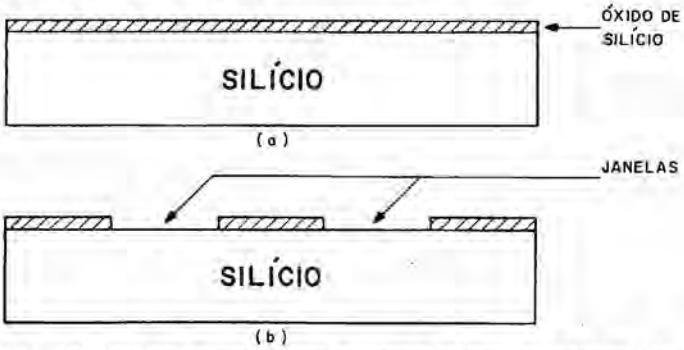
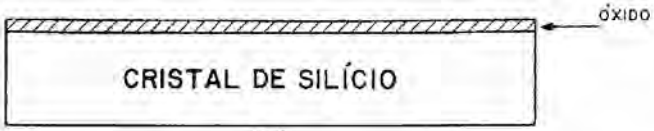


Figura 1.6 (a) Pastilha de silício com superfície totalmente oxidada; (b) janelas a serem abertas no óxido

O que se faz é proteger a superfície do óxido com uma resina especial(*) que, quando é exposta à luz ultravioleta, se polimeriza, adquirindo uma estrutura tal que não é dissolvida quando mergulhada em um revelador determinado(**). A seguir, utiliza-se uma "máscara" adequada que é colocada sobre a resina de tal forma que quando a luz ultravioleta incide sobre a máscara apenas em regiões determinadas a luz atinge a resina. A seguir, a pastilha é mergulhada em um revelador que dissolve a resina não exposta à luz, isto é, não polimerizada. Finalmente o conjunto é exposto a uma substância que ataca o óxido não protegido, abrindo as janelas desejadas. A Fig. 1.7 resume as operações que acabamos de descrever.

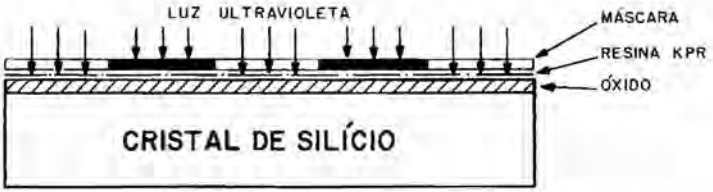


a) Cristal de silício com a superfície oxidada

b) A resina KPR é aplicada sobre a superfície oxidada

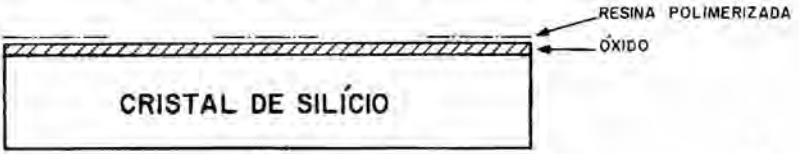
Figura 1.7 Processo de abertura de janelas no óxido de silício (continua)

(*)Kodak Photo Resistor (KPR) — Resina KPR
(**)KPR Develloper — Revelador para a resina KPR



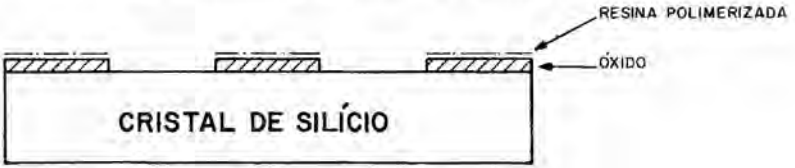
(c)

c) A "máscara" é colocada sobre a resina e o conjunto exposto à luz ultravioleta



(d)

d) A seguir retira-se a máscara e coloca-se o cristal em um revelador adequado, que dissolve a resina KPR não atingida pela luz ultravioleta. A figura acima ilustra o cristal após a revelação. Observe que onde a máscara barrou a luz ultravioleta a resina foi dissolvida pelo solvente



(e)

e) A pastilha está então pronta para ser atacada por uma solução adequada, para retirar o óxido não protegido pela resina. Na figura acima é ilustrado o cristal após a corrosão do óxido não protegido pela KPR

(f)

f) Finalmente a resina polimerizada é retirada pelo uso de um solvente (Thinner), estando a pastilha pronta para sofrer o processo de difusão selecionada

Figura 1.7 (continuação)

1.3. FABRICAÇÃO DE CIRCUITOS INTEGRADOS MONOLÍTICOS

1.3.1. Formação de ilhas tipo *N*

O primeiro passo para a fabricação monolítica é a abertura de "ilhas" tipo *N*, o que é feito protegendo-se a superfície da estrutura epitaxial com óxido de silício, e retirando-se o mesmo apenas nas regiões onde é feita a difusão de uma substância tipo *P* (boro) até que a impureza difundida encontre o substrato, formando assim as ilhas tipo *N*. Esse processo é ilustrado na Fig. 1.8.

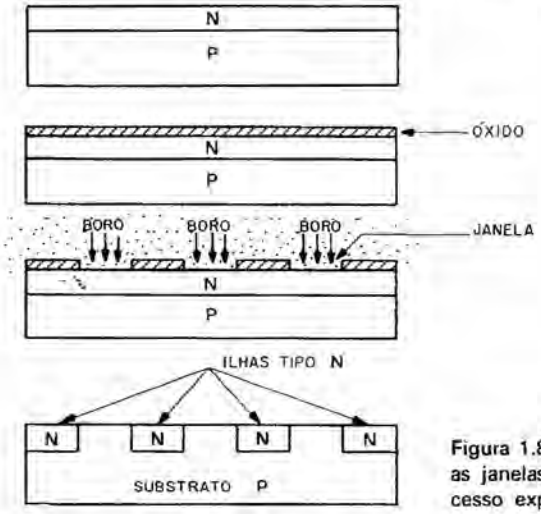


Figura 1.8 Abertura das ilhas tipo *N*; as janelas são abertas usando o processo explicado na Sec. 1.2.3

O motivo para a abertura das ilhas tipo *N* pode ser facilmente compreendido; por exemplo, em uma das ilhas será colocado um resistor, em outra um transistor, e assim sucessivamente(*). Posteriormente, esses elementos serão interconectados, completando o circuito, mas não deve haver interação alguma entre os mesmos *através do cristal*, devendo toda a interação ser feita pelas interconexões. A idéia óbvia é a ligação do substrato à tensão mais negativa do circuito; assim procedendo as junções *PN* formadas entre as ilhas *N* e o substrato ficarão todas inversamente polarizadas como indica a Fig. 1.9. Isso significa que os componentes estarão *isolados*, por meio de junções inversamente polarizadas.

Podemos agora analisar como cada componente pode ser fabricado em um cristal de silício, nas ilhas inicialmente formadas. Inicialmente vamos fabricar cada componente isoladamente e depois dar

(*)Em muitos circuitos é possível fabricar mais de um elemento na mesma ilha

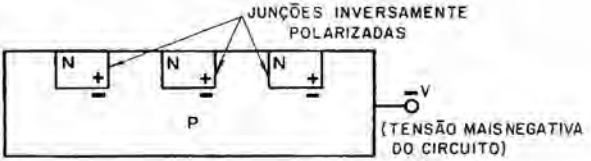
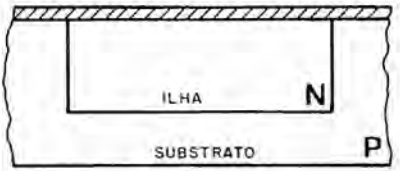


Figura 1.9 Isolamento das ilhas tipo *N* por meio de junções *PN* inversamente polarizadas

um exemplo da fabricação simultânea dos componentes de um circuito integrado.

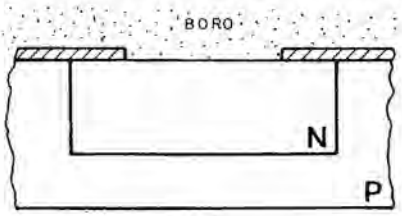
1.3.2. Fabricação de transistores

A Fig. 1.10 ilustra como um transistor pode ser fabricado em uma ilha tipo *N*.



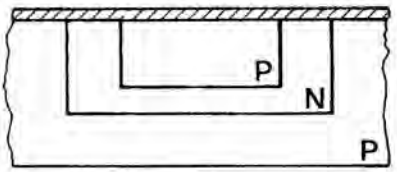
(a)

a) Ilha tipo *N* no corpo do substrato tipo *P*



(b)

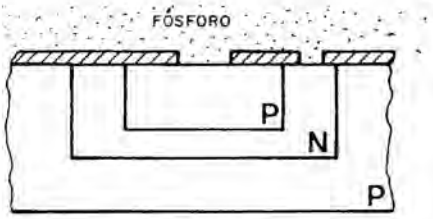
b) Pastilha com a janela aberta para a difusão e já exposta a uma atmosfera contendo boro (tipo *P*)



(c)

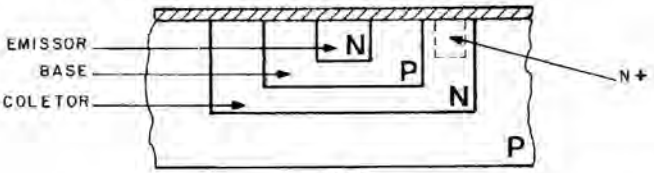
c) Pastilha após a difusão tipo *P*, e já com uma nova camada de óxido na sua superfície

Figura 1.10 Etapas da fabricação de um transistor (continua)



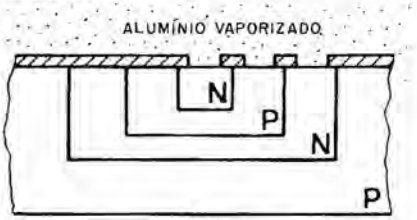
(d)

d) Pastilha com a janela aberta para a difusão tipo *N* sobre a região difundida anteriormente e já exposta a uma atmosfera contendo fósforo. Observe que foi também aberta uma pequena janela na região *N* cuja finalidade será explicada posteriormente



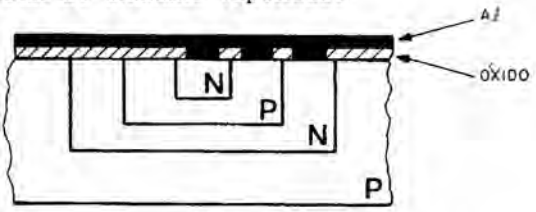
(e)

e) Pastilha após a difusão do emissor. A camada *N* da ilha constitui o coletor; a camada *P* difundida será a base; a última camada *N* difundida será o emissor. A região N^+ corresponde ao reforço feito na região *N* e será explicada posteriormente



(f)

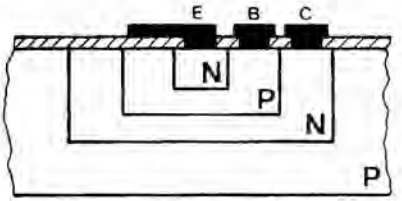
f) Pastilha com janelas abertas para formação dos contatos e expostas ao alumínio vaporizado



(g)

g) Pastilha com alumínio já depositado em toda a superfície

Figura 1.10 (continuação)



(h)

h) Transistor completo. O alumínio foi retirado das regiões indesejadas deixando as ligações apenas nas regiões que queremos: E = emissor, B = base e C = coletor

Figura 1.10 (continuação)

Antes de passarmos para a fabricação de outro componente, vamos fazer uma série de comentários importantes.

Na Fig. 1.10(d) o leitor verifica que ao mesmo tempo em que se abriu a janela para difusão do emissor também se abriu uma janela em cima da região do coletor (região epitaxial); vimos que após todos os componentes terem sido fabricados os mesmos são interligados por meio de alumínio depositado na superfície da estrutura. Ora, o alumínio é um elemento *aceitador* (tipo P) e, caso ele esteja em contato com um material tipo N, existe a possibilidade de formação de uma junção PN. Por exemplo, consideremos a Fig. 1.11, na qual queremos fazer contato com a base, o emissor e o coletor nos pontos C, B e E.

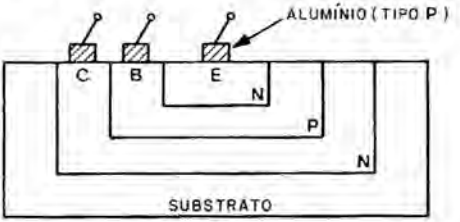


Figura 1.11 Contato entre o alumínio e o semicondutor

Caso simplesmente depositemos o Al como indicado na Fig. 1.11 há a possibilidade de formação de junções PN entre o Al (tipo P) e o cristal constituinte do emissor e do coletor do transistor (tipo N). Entretanto, verificou-se que o Al não forma tal junção com o material tipo N caso a dopagem desse último seja bastante elevada.

Uma vez que, ao se fazer a difusão do emissor do transistor, se usa uma elevada concentração de impurezas tipo N, não há formação de junção entre o Al e o emissor. Por outro lado, sendo o coletor fracamente dopado, se originaria uma junção entre o Al e o coletor do transistor. A solução para esse problema é simples e bastante engenhosa: o que se faz é antes de fazer a deposição do alumínio, utilizar a própria difusão do emissor para produzir na região do coletor onde o alumínio

vai ser depositado uma elevada concentração tipo N; a seguir, pode-se fazer a deposição do alumínio sem o perigo de formação de junções[*]. Esse fato é ilustrado novamente na Fig. 1.12.

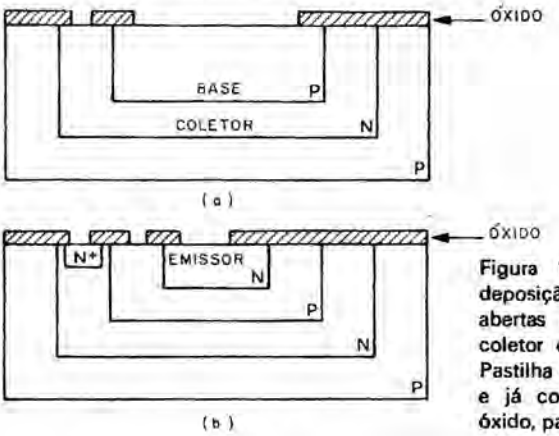


Figura 1.12 Preparação para a deposição do alumínio. (a) Janelas abertas no óxido na região do coletor e na região da base; (b) Pastilha após a difusão do emissor e já com as janelas abertas no óxido, para a deposição do alumínio

Com relação à Fig. 1.10(g) devemos mencionar que, após as janelas terem sido abertas no óxido, o alumínio é depositado em *toda* a superfície da pastilha. A seguir, *retira-se* o alumínio indesejado deixando-se apenas as conexões necessárias.

1.3.3. Fabricação de resistores

1.3.3.1. *Resistores difundidos*

A fabricação de resistores na forma integrada baseia-se no fato do material semicondutor apresentar uma resistividade que é função das impurezas adicionadas ao silício. Por exemplo, se num cristal puro, N_A átomos de boro (impureza tipo P) são adicionados por cm^3, a resistividade do material será dada aproximadamente por

$$\rho = \frac{1}{\mu_p N_A q}$$

onde,

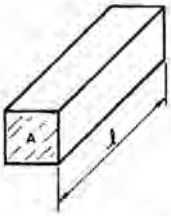
μ_p = mobilidade para buracos = $480 \ \frac{\text{cm}^2}{\text{V} \cdot \text{s}}$;

N_A = número de átomos de impurezas adicionadas, por cm^3;

q = valor absoluto da carga do elétron = $1{,}6 \times 10^{-19}$ coulombs.

A resistência de um bloco de material é dada, em função da resistividade, pela fórmula clássica indicada na Fig. 1.13.

[*]Contatos em que não são formadas junções são chamados *contatos ôhmicos*, e, no caso oposto, *contatos retificadores*



$$R = \rho \frac{l}{A}$$

R = resistência em Ω
ρ = resistividade em Ω.m
l = comprimento em m
A = área em m^2

Figura 1.13 Resistência de um bloco de material

Conseqüentemente, variando a resistividade (função do número de impurezas adicionadas) ou as dimensões do bloco de cristal podemos ajustar a resistência do bloco para o valor desejado.

A Fig. 1.14 ilustra como, usando a estrutura epitaxial estudada, podemos fabricar um resistor, sendo também indicado o percurso da corrente no corpo do material tipo *P*.

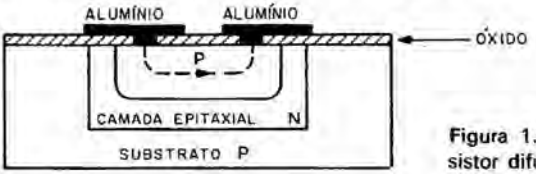


Figura 1.14 Constituição de um resistor difundido

1.3.3.2. *Resistores depositados*

Quando são necessários valores elevados de resistência, o que exigiria uma área grande do cristal, usando-se o processo de difusão, uma solução é fabricar o resistor depositando uma camada de material metálico conforme é ilustrado na Fig. 1.15.

Variando o material empregado e as dimensões do resistor, podemos obter o valor desejado de resistência.

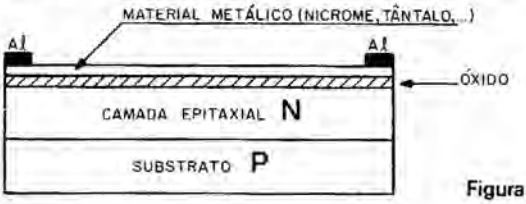


Figura 1.15 Resistor de deposição

1.3.4. Fabricação de capacitores

Fundamentalmente, são usados dois tipos de capacitores na forma integrada: capacitores de junção e capacitores de deposição.

1.3.4.1. *Capacitores de junção*

Esses capacitores se baseiam no fato de uma junção *PN* apresentar uma capacitância cujo valor depende da tensão inversa aplicada à

junção. Portanto, o simples uso de uma junção *PN* inversamente polarizada pode proporcionar o valor de capacitância desejado. Por exemplo, na Fig. 1.16 apresentamos as capacitâncias típicas de um transistor integrado no qual o coletor (camada epitaxial) tem uma resistividade de 0,1 Ωcm; para esse transistor a junção base-coletor tem uma capacitância de aproximadamente 350 pF por milímetro quadrado (350 pF/mm^2); portanto se quisermos saber o valor da capacitância em picofarads basta multiplicar esse número pela área da junção expressa em mm^2.

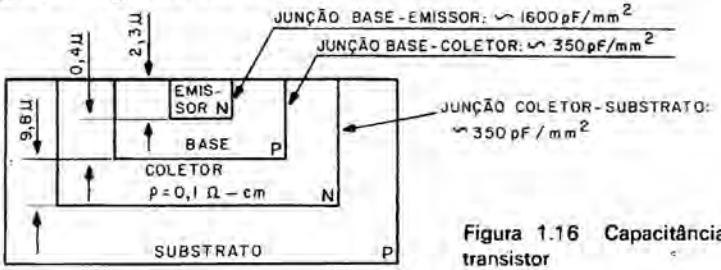


Figura 1.16 Capacitâncias de um transistor

Chamamos a atenção do leitor para o fato de que esses valores foram mencionados como exemplo, apenas para ilustrar as diferentes possibilidades existentes. Essas capacitâncias dependem da geometria (dimensões), dopagens, etc. Mas o grande inconveniente do seu uso é o fato delas dependerem fortemente da tensão e da temperatura, e, além disso, apenas podem ser obtidos valores limitados de capacitância.

1.3.4.2. *Capacitores depositados*

Um processo de fabricação de capacitores que é compatível com o processo de fabricação de circuitos integrados é a deposição, como é indicada na Fig. 1.17.

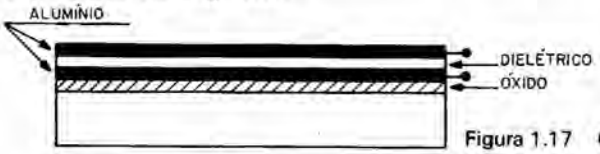


Figura 1.17 Capacitor de deposição

Inicialmente, no topo do óxido de silício que cobre o substrato deposita-se o alumínio que servirá como uma das placas do capacitor; a seguir, deposita-se um material dielétrico (por exemplo, óxido de tântalo) e, finalmente, uma nova deposição de alumínio produz a outra placa do capacitor. Por esse processo variando o dielétrico utilizado consegue-se obter valores de capacitâncias muito mais elevados que as capacitâncias de junção. Um valor típico obtido, usando-se óxido de tântalo, é de 3 000 pF/mm^2, destacando-se a dependência bem menor com a temperatura.

1.3.5. Fabricação de indutâncias

Embora tenha sido empregado um grande esforço para se tentar obter indutâncias na forma integrada, ainda não se chegou a uma solução que permita obtê-las com valores práticos. Algumas vezes usa-se o artifício de usar um circuito para simular uma indutância, a qual geralmente é fortemente dependente da temperatura.

Portanto o que se faz atualmente é adicionar as indutâncias externamente ao circuito integrado, aguardando-se um progresso da tecnologia que permita a integração eficiente das mesmas.

1.3.6. Fabricação de diodos

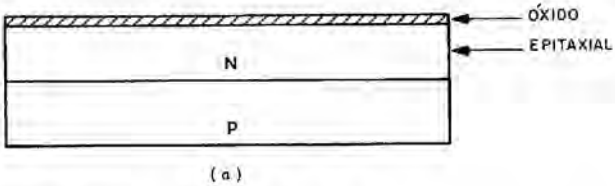
Ora, sendo um diodo constituído apenas por uma junção *PN*, é possível, conectando-se terminais de um transistor, obter-se um diodo ou então, simplesmente, usando a junção base-emissor ou base-coletor. O que se faz então é usar o alumínio (durante a fase de interligação dos componentes) para ligar os terminais convenientes do transistor. Na Fig. 1.18 são ilustradas as configurações utilizadas.

Figura 1.18 Configurações de um transistor usadas como diodos

1.3.7. Fabricação simultânea de todos os componentes de um circuito

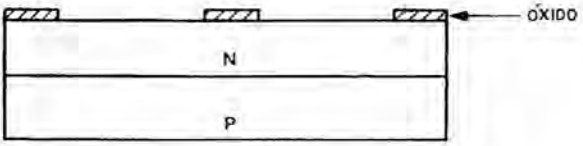
O leitor verifica, com facilidade, que todos os processos usados para fabricação dos componentes de um circuito integrado partem da estrutura epitaxial já estudada. A idéia, no caso, é fabricar todos os componentes *simultaneamente* numa pastilha de silício e, finalmente, interligar todos os componentes pela deposição de alumínio, completando o circuito.

Para exemplificar a fabricação simultânea de diferentes componentes, mostramos, na Fig. 1.19, como um transistor e um resistor são fabricados e interligados a partir de uma estrutura epitaxial.



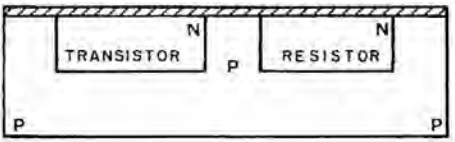
a) Estrutura epitaxial inicial

Figura 1.19 Fabricação simultânea de um transistor e um resistor (continua)



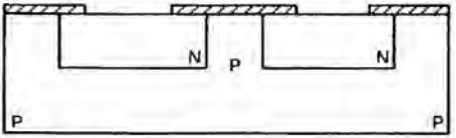
(b)

b) Pastilha pronta para sofrer a difusão para formação das ilhas



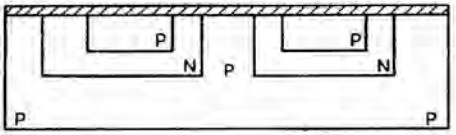
(c)

c) Pastilha já com as ilhas formadas e com a superfície novamente oxidada



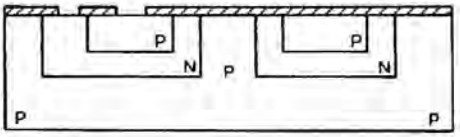
(d)

d) Pastilha pronta para sofrer a difusão da base do transistor e do corpo do resistor



(e)

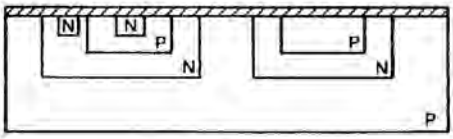
e) Pastilha já com a base e o resistor difundidos e a superfície novamente oxidada



(f)

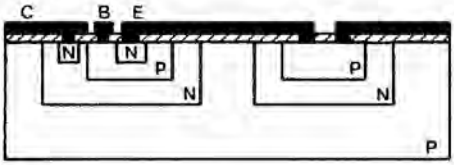
f) Pastilha pronta para sofrer a difusão que formará o emissor e preparará a região de contato do coletor

Figura 1.19 (continuação)



(g)

g) Pastilha já com o emissor difundido e o contato do coletor preparado



(h)

h) Pastilha já com o alumínio depositado fazendo os contatos (emissor do transistor ligado ao resistor)

Figura 1.19 (continuação)

As seguintes observações são válidas, no presente momento.

1. Na Fig. 1.19 não foram abordadas as etapas de abertura de janelas no óxido, as quais são repetidas inúmeras vezes durante a fabricação.

2. Conforme verificamos, o corpo do resistor integrado é constituído por um material tipo *P* e, obviamente, o que se faz é aproveitar a própria difusão das bases dos transistores (tipo *P*) para formar o corpo dos resistores do circuito. Assim sendo, formam-se numa só etapa as bases dos transistores e os corpos dos resistores do circuito. O inconveniente desse procedimento é o fato dos valores de resistências ficarem limitados pela concentração de impurezas usadas para fabricar as bases dos transistores. Quando são necessários valores elevados de resistências usa-se o resistor depositado discutido na Sec. 1.3.3b.

3. Neste exemplo fizemos apenas um transistor e um resistor mas usando a técnica descrita, vários transistores, diodos, capacitores, etc. podem ser fabricados e interligados constituindo um circuito completo.

1.3.8. Considerações sobre a produção em massa de circuitos integrados

Na Sec. 1.2.1 vimos como obter uma barra cilíndrica de silício, com aproximadamente 2,5 cm de diâmetro e, digamos, 10 cm de comprimento, a qual é cortada em fatias de aproximadamente 250 μm (1 μm = 10^{-6} m) constituindo as chamadas pastilhas (*wafers*).

Ora, graças às dimensões microscópicas utilizadas, um circuito completo pode ser fabricado em um diminuto pedaço de silício, por

exemplo, 2 mm × 2 mm. Obviamente, então, em uma única pastilha (≅ 2,5 cm de diâmetro) pode ser fabricado um grande número de circuitos.

A técnica para o processamento simultâneo de todas as pastilhas é bastante engenhosa. Em vez de se utilizar uma "máscara" simples para, por exemplo, fazer a difusão dos emissores dos transistores de *um circuito*, faz-se uma máscara múltipla repetitiva(*) formando uma verdadeira matriz de máscaras iguais. Assim procedendo, são preparados vários circuitos idênticos de uma só vez.

A Fig. 1.20 ilustra como *um circuito simples* abrange apenas uma pequena porção da pastilha de silício.

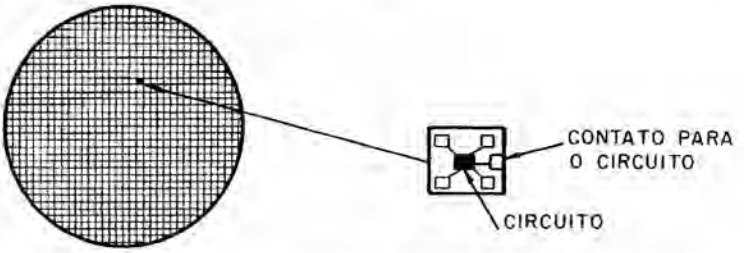


Figura 1.20 Numa mesma pastilha podem ser fabricados centenas e mesmo milhares (dependendo do tamanho de cada circuito) de circuitos integrados

Após terem sido realizadas todas as difusões e interligados todos os componentes, pela deposição do alumínio, é feito um teste na pastilha, procurando-se descobrir se houve alguma falha em alguma das fases do processamento, podendo a pastilha ser rejeitada nesse momento.

A etapa seguinte é o corte da pastilha, separando os circuitos individuais, o que é feito utilizando-se uma ponta de diamante em um processo análogo ao usado para cortar vidro; inicialmente a ponta de diamante "risca" a pastilha em um sentido e a seguir a pastilha é girada de 90°, sendo riscada perpendicularmente ao risco anterior. A seguir, uma pequena pressão na pastilha faz com que todos os circuitos individuais se desliguem uns dos outros.

1.3.9. Encapsulação e testes finais

Os minúsculos pedaços de pastilha, cada um contendo um circuito completo, estão prontos para serem encapsulados de forma a poderem ser utilizados. Os tipos de invólucros utilizados são abordados exaustivamente no Cap. 2.

(*)São utilizadas máquinas fotográficas repetitivas

1.4. TÉCNICAS RECENTEMENTE DESENVOLVIDAS

A nossa idéia neste capítulo, foi abordar apenas o processo clássico utilizado pelas indústrias de circuitos integrados, devendo-se ter em mente que existem outras variantes não tratadas neste livro. Entretanto convém lembrar que o campo digital tem sido sacudido por uma tremenda revolução, com a introdução dos circuitos integrados digitais do tipo MOS (*metal-oxide semiconductor*), tipo COS/MOS (*complementary symetry/metal-oxide semiconductor*) e tipo SOS (*silicon-on--saphyre*).

Conforme o leitor verá, são fundamentais, no campo digital, as características de potência dissipada e tempo de propagação do sinal, e, com estes tipos de circuitos, principalmente o último, consegue-se boas velocidades com potências extremamente reduzidas. Por este motivo vamos abordar sucintamente a fabricação desses circuitos.

1.4.1. Circuitos integrados MOS

Sugerimos ao leitor estudar os transistores de efeito de campo, principalmente os transistores de efeito de campo com o gatilho isolado (*insulated gate field effect transistor* – IGFET, também chamado *metal-oxide semiconductor transistor* – MOS)(*), antes de ler esta seção.

A Fig. 1.21 ilustra algumas fases da fabricação de um transistor com gatilho isolado e o leitor, nota de imediato, que essas fases são perfeitamente compatíveis com as fases anteriormente descritas para a fabricação de circuitos integrados.

Apenas como lembrete chamamos a atenção para o fato de que a camada de óxido de silício entre o gatilho e o substrato dá origem a uma elevadíssima impedância de entrada para o dispositivo. Além

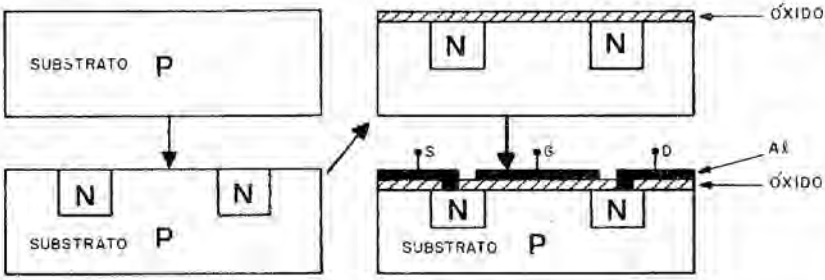


Figura 1.21 Algumas fases de fabricação de um transistor MOS.

S = *Source* (fonte); D = *Drain* (dreno); G = *Gate* (gatilho). Trata-se no caso de um transistor com canal tipo *N*

(*)Veja *Dispositivos semicondutores* – Hilton A. Mello e Edmond Intrator. Livros Técnicos e Científicos Editora S.A.

disso a potência dissipada por esse dispositivo é menor que para os outros tipos de circuitos integrados anteriormente estudados, embora apresente apenas uma velocidade média.

1.4.2. Circuitos integrados COS/MOS

No exemplo da Fig. 1.21 demos o exemplo de um transistor MOS com canal tipo *N*. Evidentemente poderíamos ter trocado as regiões *P* e *N*, criando um transistor MOS com canal tipo *P*. Ora, se os dois tipos de estrutura forem realmente simétricos teremos 2 circuitos complementares, de modo análogo aos pares complementares de transistores bipolares *PNP* e *NPN*.

Um fato notável é que, com a tecnologia integrada descrita pode-se, simultaneamente, *em uma mesma pastilha* fabricar transistores MOS com canal tipo *N* e com canal tipo *P*, constituindo circuitos complementares. Com isso, conseguem-se circuitos com uma potência quiescente extremamente reduzida, velocidade de propagação média, excelente imunidade a ruído, uma alta impedância de entrada, e podendo operar com uma única fonte de alimentação, dentro de uma ampla faixa de tensões, possibilitando aplicações extraordinárias no campo digital.

1.4.3. Circuitos integrados SOS

Esse tipo de circuito integrado é a grande esperança de muitas fábricas de circuitos integrados e com ele se pode obter velocidades bastante elevadas, com uma potência dissipada extremamente reduzida. A idéia é, em vez de partir de uma estrutura epitaxial *PN* totalmente de silício, utilizar uma estrutura onde a camada epitaxial de silício tipo *N* é crescida sobre um bloco de safira, derivando-se daí o nome *silicon-on-saphyre* (silício sobre safira), para designar os circuitos integrados derivados dessa estrutura. A Fig. 1.22 ilustra a estrutura epitaxial formada sobre a safira.

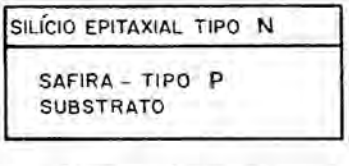


Figura 1.22 Estrutura básica para a produção de um circuito integrado SOS

A partir dessa estrutura, a fabricação segue os mesmos passos já estudados, podendo ser fabricados, obviamente, COS/MOS usando essa estrutura.

Como a safira tem uma resistividade muito maior que o silício as ilhas podem ficar muito mais próximas, sem haver interação entre os componentes do circuito integrado, podendo-se obter um circuito

integrado COS/MOS extremamente compacto, e com uma velocidade 2 a 3 vezes maior que os COS/MOS usando substrato de silício. Além disso a potência dissipada a altas velocidades é bastante reduzida, conduzindo a um binômio potência dissipada × tempo de propagação inigualável por qualquer outra tecnologia; provavelmente quando o leitor estiver lendo este livro já estarão à sua disposição, no mercado, circuitos integrados do tipo SOS.

1.4.4. Integração de sistemas e subsistemas (MSI, LSI, VLSI)(*)

Evidentemente o leitor deve estar imaginando em que ponto se deve parar na confecção de um circuito integrado. Podemos fazer *gates*, *flip-flops*, etc., ao mesmo tempo e, portanto, teoricamente, qualquer circuito poderia ser fabricado em uma única pastilha de silício. Obviamente vários aspectos são importantes:

1. Quanto mais complexo for um circuito, menos flexível ele é, isto é, menos compradores poderão estar interessados no mesmo, por ser de aplicação mais especial.

2. Quanto maior o tamanho da pastilha, maior a probabilidade de um defeito localizado na mesma inutilizar completamente o circuito integrado; ou seja, a probabilidade de rejeições aumenta com o tamanho da pastilha.

3. Quanto mais compactos os componentes podem ser fabricados sem interagirem, (por exemplo, circuitos integrados SOS), maior é a densidade de componentes possível por unidade de área.

Muitas outras considerações podem ser feitas e, atualmente, fala-se em MSI, LSI e VLSI, caracterizando o número de componentes e funções fabricados por unidade de área da pastilha. Devemos apenas lembrar que esses nomes se referem à integração de circuitos completos em ordem crescente de complexidade: MSI, LSI e VLSI.

Como exemplo de integração em alta escala (LSI), usando a tecnologia MOS, podemos citar o acumulador 3 800 da Fairchild, que é um circuito integrado contendo aproximadamente 200 *gates*. Trata-se de um acumulador que é capaz de adicionar e subtrair em paralelo, e, deslocando a soma ou a diferença, para a direita ou para a esquerda, torna-se capaz de realizar algoritmos de multiplicação e divisão. Esse acumulador se apresenta na forma de um invólucro *DUAL-IN-LINE*(**) com 36 terminais.

(*)MSI – *medium scale integration* (integração em escala média)
LSI – *large scale integration* (integração em escala alta)
VLSI – *very large scale integration* (integração em escala muito alta)
(**)Veja o Cap. 2

2 INVÓLUCROS DE CIRCUITOS INTEGRADOS

2.1. GENERALIDADES

No Cap. 1 verificamos os principais detalhes da fabricação de circuitos integrados monolíticos, obtendo-se uma pastilha inteira, que é cortada em minúsculos pedaços, cada um contendo um circuito completo.

Após a obtenção dos circuitos individuais, o próximo passo é a encapsulação do minúsculo bloco de cristal, para se obter um dispositivo pronto para ser utilizado.

O invólucro de um dado circuito integrado apresenta 4 finalidades importantes:

a. Proteção da pastilha de silício contra a ação do meio ambiente, o qual, evidentemente, pode alterar as características do circuito.

b. Proteção mecânica da pastilha.

c. Prover um meio simples de interconexão do circuito em questão, com outros componentes.

d. Servir como dissipador para o calor gerado dentro da pastilha de silício.

Os circuitos integrados são normalmente encapsulados de três modos distintos, conforme é resumido no quadro a seguir.

Invólucro (*package*)	N.° de terminais (*leads*)	Material utilizado no invólucro	Observações
Tipo TO	8, 10, 12	Metal	Invólucros hermeticamente selados, capazes de trabalhar em severas condições ambientais. Custo mais elevado
Tipo plano (*flat-pack*)	14, 16, 24	Cerâmica	
Dual-em-linha (*dual-in-line*)	14, 16, 24, 28	Cerâmica	
		Plástico	Invólucros não selados projetados para trabalhar em condições menos severas. Ampla utilização industrial

Na Fig. 2.1 são apresentados exemplos de circuitos integrados que ilustram alguns dos tipos de invólucros descritos no quadro anterior, devendo-se ressaltar que os invólucros tipo TO, e os tipos plano e

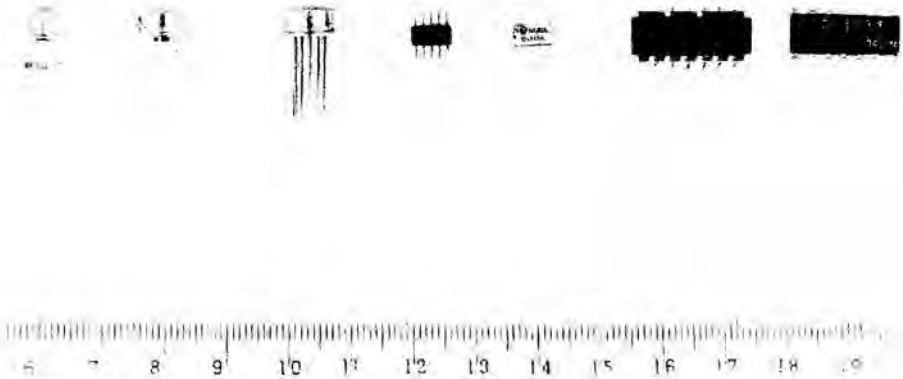


Figura 2.1 Alguns tipos de invólucros utilizados na tecnologia de circuitos integrados

dual-em-linha cerâmicos são todos hermeticamente selados, contendo uma atmosfera de nitrogênio.

2.2. INVÓLUCRO TIPO TO

Esse tipo de encapsulação já é bastante familiar para o leitor, pois é uma extensão do tipo inicialmente desenvolvido para transistores, e que sempre apresentou uma excepcional confiabilidade. Na Fig. 2.1, os três primeiros invólucros são exemplos do tipo TO.

2.3. INVÓLUCRO TIPO PLANO (*FLAT-PACK*)

O invólucro tipo plano (*flat-pack*) foi especialmente desenvolvido para a encapsulação de circuitos integrados e consiste em uma estrutura, retangular ou quadrada, de cerâmica, que contém a pastilha de silício, sendo as conexões para o meio exterior feitas por tiras finas metálicas, que são conectadas à pastilha de silício por fios de ouro. O quarto e o quinto invólucros da Fig. 2.1 são exemplos do tipo *flat-pack*.

2.4. INVÓLUCRO TIPO DUAL-EM-LINHA (*DUAL-IN-LINE*)

Esse invólucro, também especificamente desenvolvido para a encapsulação de circuitos integrados, pode ser constituído por um material cerâmico ou plástico, tratando-se no primeiro caso de um invólucro hermeticamente selado com uma atmosfera de nitrogênio. No caso do invólucro dual-em-linha tipo plástico, a cobertura plástica é moldada em torno dos terminais da estrutura na qual a pastilha é

montada. Os dois últimos exemplos da Fig. 2.1 ilustram o aspecto externo do tipo dual-em-linha.

Na Sec. 2.6 são estudadas as aplicações de cada tipo de invólucro.

2.5. DIMENSÕES DOS INVÓLUCROS E IDENTIFICAÇÃO DOS TERMINAIS

Nas Figs. 2.2 e 2.3 são apresentadas as dimensões de dois tipos de invólucros, apenas para melhor orientação do leitor, com as dimensões indicadas em mm. Evidentemente os catálogos dos fabricantes de circuitos integrados apresentam todos os dados referentes a dimensões, numeração dos terminais, etc. para todos os tipos de invólucros utilizados.

Com relação à identificação dos terminais, esta é feita de modo inteiramente análogo ao usado para componentes discretos, onde uma determinada referência permite a localização de todos os terminais.

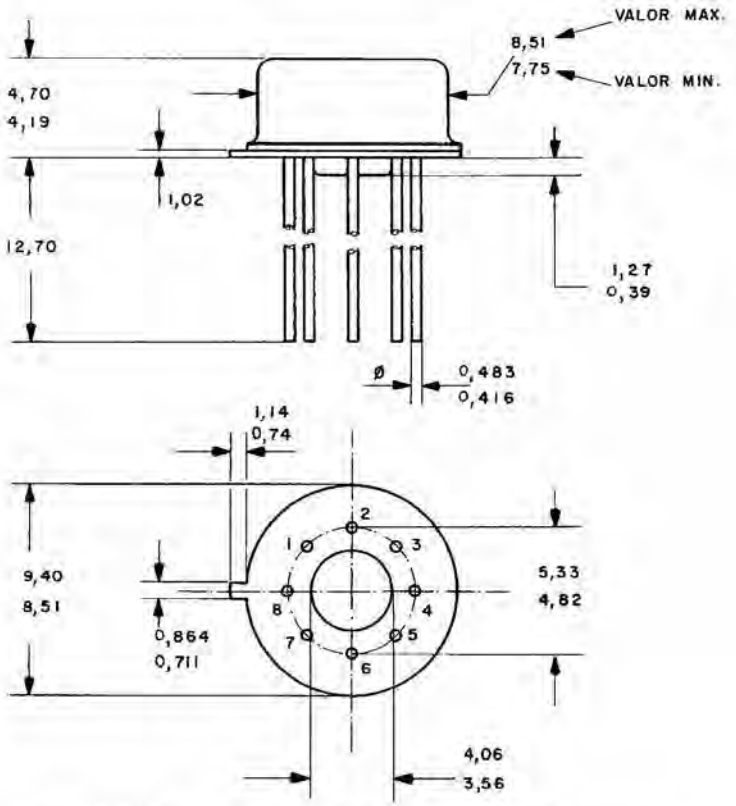


Figura 2.2 Exemplo de um invólucro tipo TO com 8 terminais

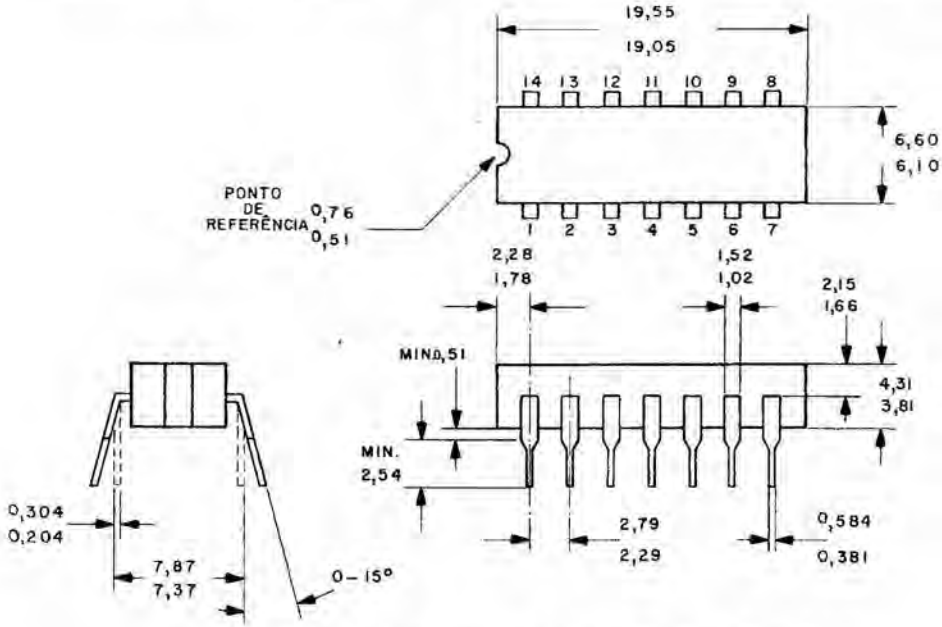


Figura 2.3 Exemplo de um invólucro tipo dual-em-linha plástico

Por exemplo, considerando a Fig. 2.2 o ressalto na base do dispositivo indica o pino 8 e olhando-se o dispositivo pela sua parte inferior pode-se determinar a posição de todos os terminais. A Fig. 2.4 ilustra esse processo de identificação.

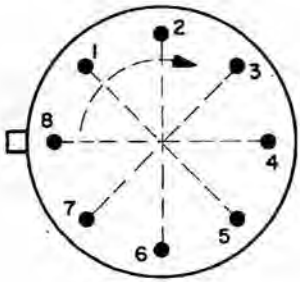


Figura 2.4 Vista inferior do invólucro da Fig. 2.2 correspondente a um TO de 8 terminais

2.6. ESCOLHA DO TIPO DE INVÓLUCRO PARA UMA DADA APLICAÇÃO

Em muitos casos, um mesmo circuito integrado é fornecido pelos fabricantes em invólucros diferentes, possibilitando uma otimização por parte do projetista. Por exemplo, o amplificador operacional

MC 1 709 da Motorola(*) pode ser adquirido nos seguintes invólucros:

invólucro *flat-pack* cerâmico: MC 1 709CF;
invólucro metálico (TO): MC 1 709CG;
invólucro dual-em-linha cerâmico: MC 1 709CL.

Note que as letras F, G e L caracterizam, "para a Motorola", cada um dos invólucros disponíveis.

Vamos, agora, analisar o problema da seleção de um determinado tipo de invólucro para um projeto específico.

Conforme explicamos anteriormente, tanto o invólucro tipo TO (metálico) quanto os invólucros cerâmicos (do tipo *flat-pack* ou *dual-in-line*) são hermeticamente selados, e exigem um sistema complexo para o seu teste, durante a produção. Portanto os circuitos integrados utilizando esses invólucros são mais caros e, conseqüentemente, eles são utilizados em aplicações específicas, onde é necessário garantir um desempenho excepcional. Por exemplo, um invólucro cerâmico é especificado para a faixa de temperaturas de −55 °C a +125 °C, o mesmo acontecendo com os tipos metálicos, o que é evidentemente muito além do exigido em muitas aplicações industriais. Exatamente para essas aplicações mais comuns é que foi desenvolvido o invólucro tipo dual-em-linha plástico, o qual é especificado, por exemplo, para a faixa de temperaturas de −40 °C a +85 °C, e que não é hermeticamente selado, o que o desaconselha também para uso em ambientes especiais.

Evidentemente, caso se tenha disponível um circuito integrado com um invólucro metálico, nada impede que o mesmo seja utilizado em condições menos severas; entretanto, caso se deva adquirir componentes para um dado projeto, deve-se fazê-lo pensando na aplicação em vista, visando uma redução no custo.

Por outro lado, existem outros fatores que podem influenciar a escolha de um determinado tipo de encapsulação. Inicialmente comparemos os tipos TO e *flat-pack* cerâmico, que são tipos hermeticamente selados. O tipo TO, exaustivamente usado na fabricação de transistores convencionais, goza, evidentemente, da vantagem de ter uma produção maior que o tipo *flat-pack*, apresentando portanto um custo menor. Esse tipo de encapsulação apresenta, ainda, a vantagem de ser totalmente compatível com os processos de fabricação anteriormente utilizados para componentes discretos, não exigindo alteração alguma para a de montagem de circuitos.

Por outro lado, o tipo *flat-pack* possibilita que, em um circuito impresso, as ligações impressas passem por sob o corpo do circuito integrado, como é ilustrado na Fig. 2.5.

(*)Esse amplificador MC 1 709C corresponde aos amplificadores μA 709C da Fairchild e TRA 521 da Philips (IBRAPE), e será estudado com detalhes no Cap. 4

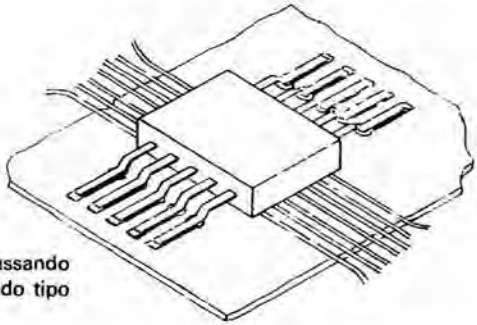


Figura 2.5 Ligações impressas passando sob o corpo de um circuito integrado tipo *flat-pack*

Com isso, consegue-se obter uma concentração maior com os circuitos *flat-pack*, do que a obtida com os circuitos tipo TO. Além disso os circuitos *flat-pack* podem ser montados utilizando-se, simultaneamente, os dois lados da chapa impressa, o que não pode ser feito com o tipo TO. Isso significa dizer que para uma dada área é possível obter-se uma densidade da ordem de 2,5 a 3 vezes maior, usando circuitos *flat-pack*, do que usando circuitos tipo metálico.

Com relação aos invólucros plásticos, conforme já mencionamos, são mais baratos, apresentando entretanto algumas limitações, tais como uma menor faixa de operação com relação à temperatura e uma dissipação máxima permissível menor que nos casos anteriores.

Finalizando este capítulo devemos comentar que a escolha do tipo de invólucro a ser utilizado (*evidentemente quando existem várias opções para um mesmo circuito*) é feita, baseada em vários aspectos importantes como, a finalidade do equipamento, a produção prevista, o método de montagem a ser utilizado, etc. Evidentemente esses são fatores complexos, geralmente da alçada de engenheiros projetistas e de produção, de forma que uma análise detalhada foge inteiramente ao escopo deste livro.

3 TIPOS DE CIRCUITOS INTEGRADOS DISPONÍVEIS

Neste capítulo procuraremos apresentar uma visão panorâmica dos tipos de circuitos integrados existentes, deixando as aplicações típicas de alguns desses circuitos para o próximo capítulo. Evidentemente, tratando-se de um campo em plena evolução, não é nossa intenção apresentar um estudo completo, mas apenas dar uma simples idéia das disponibilidades atuais do mercado.

A fim de facilitar a explanação vamos abordar, separadamente, os campos digital e linear.

3.1. CIRCUITOS INTEGRADOS DIGITAIS

3.1.1. Generalidades

O campo digital é, sem sombra de dúvidas, o que mais se desenvolveu com a tecnologia integrada, possibilitando aplicações e extraordinárias, como as minicalculadoras, que efetuam cálculos complexos, relógios eletrônicos digitais de pulso, minicomputadores, etc.; podemos dizer que no campo digital existem circuitos integrados para virtualmente qualquer aplicação.

Com a evolução da tecnologia integrada foram surgindo várias famílias de circuitos integrados digitais, cada família caracterizada por vantagens e desvantagens, quando comparadas entre si. Apenas como exemplo, mencionamos, a seguir, algumas dessas famílias que serão estudadas adiante.

RTL – *resistor transistor logic*;
DTL – *diode transistor logic*;
TTL – *transistor transistor logic*;
ECL – *emitter coupled logic*;

Os grandes fabricantes de circuitos integrados, em geral, produzem várias destas famílias, o que significa dizer que, por exemplo, um circuito integrado TTL pode ser fabricado pela Texas, Motorola, Fairchild, etc.. Aliás, um dos segredos no projeto de um equipamento digital é o uso de tipos de circuitos integrados que sejam fabricados por várias indústrias ao mesmo tempo, evitando-se, com isto, a dependência de um só fornecedor de circuitos integrados, o que pode ser catastrófico para um fabricante de equipamentos.

Para ilustrar, apresentamos na Tab. 3.1 três exemplos da famosa série 7 400 de circuitos integrados digitais TTL, com os nomes de algumas indústrias dentre as que os produzem.

Tabela 3.1 Alguns exemplos de circuitos digitais, ilustrando-se o fato de várias indústrias produzirem o mesmo tipo de circuito integrado

Motorola	MC 7400P	MC 7420P	MC 7410P
National	SN 7400N	SN 7420N	SN 7410N
Signetics	N 7400A	N 7420A	N 7410A
Sprague	USN 7400A	USN 7420A	USN 7410A
Texas	SN 7400N	SN 7420 N	SN 7410N
Transitron	TG 7400E	TG 7420E	TG 7410E
Amperex	FJH 131	FJH 111	FJH 121
Philips	FJH 131	FJH 111	FJH 121
	Descrição QUAD 2 INPUT NAND GATE (Circuito quádruplo com *gates* NAND de 2 entradas)	Descrição DUAL 4 INPUT NAND GATE (Circuito duplo com *gates* NAND de 4 entradas)	Descrição TRIPLE 3 INPUT NAND GATE (Circuito triplo com *gates* NAND de 3 entradas)

3.1.2. Noções sobre circuitos digitais(*)

Consideremos um circuito digital em que três entradas, x_1, x_2 e x_3 (por exemplo), estão presentes. A Fig. 3.1 ilustra este circuito.

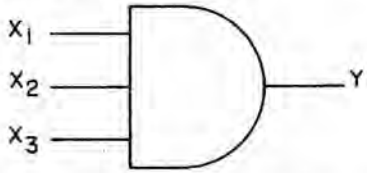


Figura 3.1 Circuito digital com 3 entradas; x_1, x_2 e x_3 e uma saída y

As entradas x_1, x_2 e x_3 são variáveis digitais, isto é, variáveis que só podem assumir os valores 0 e 1. O mesmo sucede com a saída y.

A variável de saída, y, é uma função dos valores que as variáveis x_1, x_2 e x_3 apresentam. Quando o valor da variável de saída (no caso y) em um dado instante é apenas função dos valores das variáveis de entrada (no caso x_1, x_2 e x_3) neste mesmo instante, diz-se que o circuito digital é um circuito *combinacional*. Quando o valor da variável de saída em um dado instante depende também de valores anteriores das variáveis de entrada o circuito digital é dito *seqüencial*.

A Tab. 3.2. apresenta um resumo de alguns tipos de circuitos combinacionais básicos.

(*)Caso o leitor não tenha conhecimento algum sobre técnicas digitais, deve ler antes o Apêndice A: "Noções sobre álgebra de Boole"

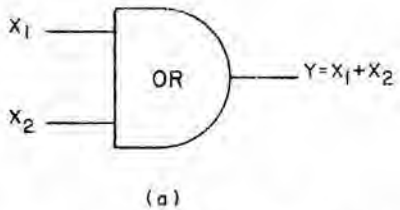
Tabela 3.2 Tabela de funcionamento de alguns circuitos digitais básicos

Combinações possíveis de x_1, x_2, x_3			Circuitos digitais básicos			
			E (AND)	OU (OR)	NÃO E (NAND)	NÃO OU (NOR)
↓	↓	↓				
0	0	0	0	0	1	1
0	0	1	0	1	1	0
0	1	0	0	1	1	0
0	1	1	0	1	1	0
1	0	0	0	1	1	0
1	0	1	0	1	1	0
1	1	0	0	1	1	0
1	1	1	1	1	0	0

Na coluna da esquerda aparecem todas as combinações possíveis das variáveis de entrada. Nas demais colunas aparecem o que acontece com a variável de saída y para cada um dos circuitos básicos (a cada combinação x_1, x_2 e x_3 corresponde um valor de y).

Por exemplo no circuito OU (OR), $y = x_1 + x_2 + x_3$ e, portanto, basta x_1, OU x_2, OU x_3 ser igual a 1 que a saída y será também igual a 1. O leitor verifica que apenas para a combinação $x_1 = x_2 = x_3 = 0$ a saída y do circuito OU é igual a zero.

Convém aqui introduzir um nome que o leitor encontrará a todo momento em catálogos estrangeiros. Seja um circuito OU (OR) com duas entradas x_1 e x_2. Na Fig. 3.2 apresentamos um esquema desse circuito digital e uma tabela que simboliza o seu funcionamento.



(a)

X_1	X_2	Y
0	0	0
0	1	1
1	0	1
1	1	1

(b)

Figura 3.2 (a) Esquema do circuito; (b) Tabela de funcionamento (*truth table*)

A tabela que exprime o funcionamento do circuito (b) é chamada de *truth table* e é importante o técnico conhecer este nome pois muitos manuais, mesmo de manutenção, utilizam esse nome. Por exemplo, para se verificar se um circuito integrado digital funciona corretamente temos que verificar se a sua *truth table* está sendo observada; isto é, à medida que as variáveis de entrada vão assumindo os valores da coluna da esquerda da tabela, a saída y deve ser a correspondente na coluna da direita.

Podemos agora apresentar para os leitores a razão da existência das diversas famílias de circuitos integrados.

3.1.3. Famílias de circuitos integrados digitais

3.1.3.1. *Famílias de circuitos saturados*

Inicialmente, vamos considerar os circuitos integrados digitais cujos transistores são levados à saturação.

Na Fig. 3.3 apresentamos um circuito que corresponde à função NOR e nas Figs. 3.4 e 3.5 dois circuitos diferentes que correspondem à função NAND.

No Cap. 4 mostraremos que qualquer função digital pode ser realizada usando-se apenas circuitos NOR ou apenas circuitos NAND. Em outras palavras, qualquer um dos circuitos das Figs. 3.3, 3.4 e 3.5 podem ser utilizados para realizar qualquer função digital. Qual a razão então de utilizarmos um circuito como o da Fig. 3.5, que é bem

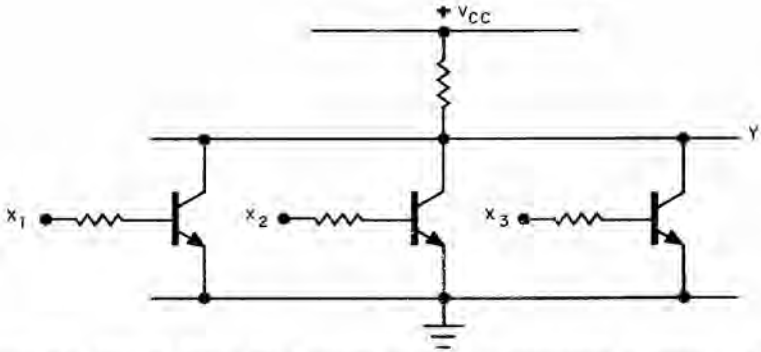


Figura 3.3 Circuito lógico NOR usando resistores e transistores (*resistor — transistor logic* — RTL)

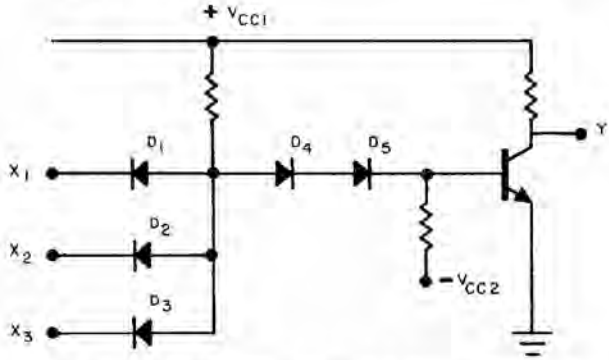


Figura 3.4 Circuito lógico NAND usando diodos e transistores (*diode — transistor lógic* — DTL)

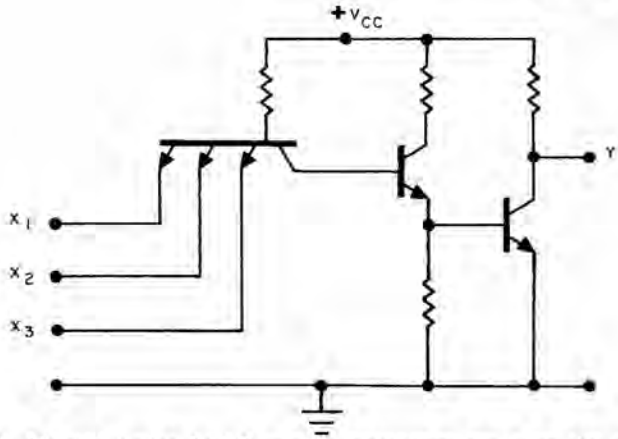


Figura 3.5 Circuito lógico NAND usando transistores em lugar dos diodos na entrada (*transistor — transistor logic* — TTL; o transistor da esquerda é um transistor que possui 3 emissores independentes)

mais complexo que o da Fig. 3.3? A resposta é que cada um desses circuitos apresenta caracteristicas bem diferentes do outro.

De imediato poderíamos falar em termos da potência dissipada. Isto é, circuitos idênticos sob o ponto de vista de *truth table*, com o mesmo número de entradas, apresentam uma dissipação diferente para cada uma das configurações apresentadas.

Outro fator importante a considerar é a velocidade com que um pulso se propaga no circuito em questão. Na Fig. 3.6 apresentamos os pulsos de entrada e saída de um circuito integrado, no caso um circuito *inversor*.

O tempo de retardo na propagação t_d (*propagation delay*) é a média aritmética dos tempos de retardo t_{d1} e t_{d2}, isto é,

$$t_d = \frac{t_{d1} + t_{d2}}{2}$$

Pois bem, esse retardo na propagação varia substancialmente para os circuitos apresentados nas Figs. 3.3 e 3.5 e, conseqüentemente,

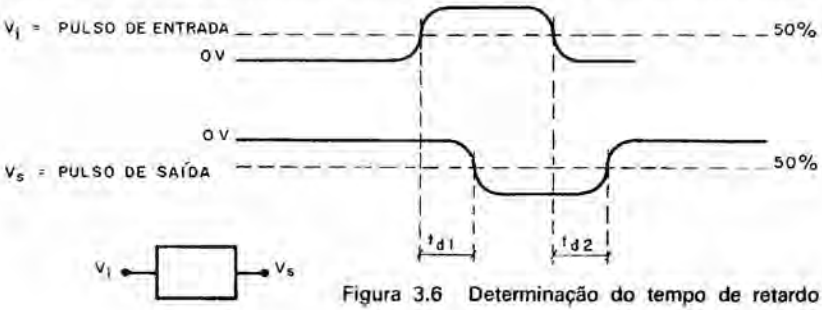


Figura 3.6 Determinação do tempo de retardo

quando se deseja um circuito rápido deve-se escolher um que introduz um *menor* retardo na propagação.

Somente como referência apresentamos na Tab. 3.3 a potência dissipada e os tempos de retardo na propagação para um circuito típico das famílias RTL, DTL e TTL.

Tabela 3.3 Alguns valores comparativos de potência dissipada e retardo na propagação para um circuito típico das famílias RTL, DTL e TTL

Família	Potência dissipada	Tempo de retardo na propagação
RTL	12 mW	12 ns
DTL	9 mW	30 ns
TTL	30 mW	10 ns

Entre essas três famílias o leitor vê que a família TTL básica é a que apresenta menor retardo de propagação, mas ao mesmo tempo é a família (dessas três!) que apresenta a maior potência dissipada. Em geral, quanto mais rápido é um circuito integrado, maior é a potência por ele dissipada.

Na realidade devemos chamar a atenção do leitor que a nossa comparação foi *extremamente simplificada* levando em conta apenas a potência dissipada e o tempo de retardo na propagação.

Mas as vantagens e desvantagens de uma família sobre a outra podem ser decorrentes de outras características dos circuitos integrados, tais como a suscetibilidade a ruído, número de circuitos que podem ser alimentados pelo circuito digital, máxima freqüência de operação dos pulsos de relógio (*clock pulse*), etc. Portanto o leitor que quiser entender, com profundidade, as vantagens e desvantagens de uma família sobre a outra, deve estudar todos esses parâmetros, o que evidentemente foge ao escopo deste livro. Além disso, mesmo dentro de cada família, ligeiras modificações podem alterar o comportamento básico, podendo, então, categorizarem-se grupos, dentro de uma mesma família; por exemplo, a família TTL, atualmente, possui 5 grupos, chamados de TTL I, TTL II, TTL III, TTL IV e TTL V; fato semelhante ocorre para outras famílias. Portanto, a escolha perfeita da família (e dentro dessa, do grupo) de circuitos integrados a utilizar para o projeto de um dado sistema é algo que exige um conhecimento grande, do projetista do circuito.

Finalmente, vale a pena mencionar que uma família (ou grupo de uma família) é composta de circuitos-porta tipo E, OU, NÃO OU, NÃO E, *flip-flops*, expansores, *buffers*, etc. Isto significa dizer que, em princípio, um circuito digital pode ser projetado utilizando os circuitos básicos existentes em uma família (ou em um específico grupo de uma família) de circuitos integrados digitais.

3.1.3.2. *Famílias de circuitos* não-saturados

Em todos os exemplos anteriores os transistores são levados à saturação, o que implica em um maior retardo devido ao armazenamento de portadores(*). Quando há necessidade de altas velocidades é necessário recorrer a circuitos digitais cujos transistores não são levados à saturação, geralmente conhecidos sob o nome global de circuitos lógicos *não-saturados*. Por exemplo, uma família não-saturada muito conhecida é a chamada família de circuitos lógicos *acoplados a emissor* (*ECL*; *emitter — coupled logic*) que possibilita tempos de propagação da ordem de 3 ns.

3.1.4. Circuitos digitais MOS, COS/MOS e SOS

Em todos os exemplos anteriores, estivemos tratando de circuitos integrados cujos transistores são do tipo bipolar.

No momento atual, está sendo dada uma enorme ênfase aos circuitos integrados utilizando transistores com o gatilho isolado (MOS) e combinações, em um mesmo circuito integrado, de transistores MOS complementares, isto é, com canais tipo *P* e tipo *N*. Como já mencionamos no Cap. 1, esses circuitos complementares (COS/MOS) permitem obter potências dissipadas extremamente reduzidas e velocidade média de propagação.

Os mesmos tipos de funções digitais podem ser obtidas, com os circuitos integrados COS/MOS. Como exemplo, apresentamos, na Fig. 3.7, um *inversor* utilizando um par complementar de transistores de efeito de campo MOS.

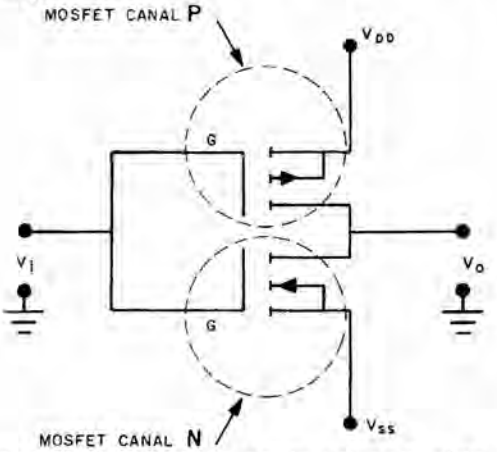


Figura 3.7 *Inversor* usando transistores complementares de efeito de campo com gatilho isolado (chamados COS/MOS)

(*)Veja *Dispositivos semicondutores*. Hilton A. Mello e Edmond Intrator. Livros Técnicos e Científicos Editora S.A.

No campo dos circuitos digitais usando COS/MOS são encontrados gates, *flip-flops*, registradores, contadores, decodificadores, multivibradores, unidades aritméticas, etc. Além desses circuitos poderemos encontrar, em breve, os circuitos digitais utilizando a *safira* como substrato, conforme explicamos no Cap. 1. Essa é uma grande esperança dos fabricantes de circuitos integrados para o futuro. Esses circuitos são chamados pelos especialistas de circuitos SOS onde as iniciais se referem a *silicon-on-saphyre* (*silício* sobre a safira). Entretanto podemos afirmar que, atualmente, a maioria esmagadora dos grandes projetos de eletrônica usa a família TTL por apresentar um excelente compromisso entre potência dissipada e velocidade de propagação. Por exemplo, os minicomputadores, os computadores de grande porte, etc. utilizam basicamente as famílias TTL.

Finalizando estes comentários básicos sobre os circuitos digitais, podemos, apenas como complemento, ressaltar que, no campo digital, além de circuitos de uso geral, como circuitos porta, *flip-flops*, *buffers*, décadas, etc., existem circuitos complexos especiais podendo-se citar como exemplo memórias de acesso randômico (RAM), memórias apenas de leitura (ROM), unidades aritméticas, circuitos completos para minicalculadoras, etc., deslocando-se, então, para o campo da integração em média escala (MSI), integração em grande escala (LSI) e integração em escala muito grande (VLSI).

3.2. CIRCUITOS INTEGRADOS LINEARES

O campo linear é um campo bem mais complexo do que o campo digital, para integração, pois ainda não são muitos os casos em que um mesmo circuito pode ser usado no projeto de diferentes equipamentos. Devemos lembrar que, no campo digital, é possível projetar qualquer função digital apenas utilizando os mesmos blocos básicos. Por exemplo, qualquer função digital pode ser obtida apenas utilizando-se circuitos NÃO OU. Portanto os fabricantes de circuitos integrados lineares têm que descobrir, e conseguir impor ao mercado, circuitos de uso geral, como o caso dos amplificadores operacionais e alguns circuitos típicos para dadas aplicações, como amplificadores de freqüência intermediária, amplificadores de vídeo, etc.

Sem sombra de dúvidas o tipo de circuito integrado linear, mais conhecido e utilizado existente no mercado, é o amplificador operacional, que, fundamentalmente, é um amplificador *CC* de altíssimo ganho cujas características podem ser *modeladas* por meio de componentes externos colocados entre terminais adequados do circuito integrado.

No capítulo de aplicações de circuitos integrados são apresentados inúmeros exemplos de circuitos integrados lineares, sendo detalhadamente estudados os amplificadores operacionais integrados.

4 PROJETO DE CIRCUITOS UTILIZANDO CIRCUITOS INTEGRADOS

Quando se fez o estudo de circuitos com componentes discretos o leitor deve lembrar que os assuntos foram apresentados partindo da polarização de transistores e, daí, caminhando para o estudo de amplificadores, osciladores, etc.

Para tornar o assunto bastante prático, e possibilitar o uso deste livro como texto para o estudo de circuitos nas escolas técnicas de eletrônica, procuramos dar a este capítulo uma estrutura similar à utilizada no caso de circuitos com componentes discretos.

4.1. POLARIZAÇÃO DE CIRCUITOS INTEGRADOS

Na elaboração do projeto de um circuito utilizando componentes discretos (componentes individuais) recordamos que se devia escolher os pontos de funcionamento dos transistores, adotar um processo adequado de polarização – que desse a estabilidade necessária ao circuito – e daí então, calcular os valores de todos os componentes, para atender, simultaneamente, às necessidades *CC* e *CA* exigidas para o circuito.

No caso de circuitos integrados temos um *circuito completo*, que pode apresentar um elevado número de transistores, resistores, etc., e não temos, em princípio, acesso a esses componentes. Entretanto a fábrica que produz um circuito integrado, prevê, durante o seu projeto (geralmente feito com computadores), o funcionamento de cada componente do circuito dentro de suas características, indicando apenas as tensões de polarização externa que devem ser utilizadas, e indicando também como a variação dessas tensões afeta o comportamento do circuito.

Portanto é bastante simples polarizar um circuito integrado; basta seguir as indicações do fabricante, estudando as informações existentes no catálogo, referentes à influência da tensão (ou tensões) de polarização, no comportamento do circuito.

A seguir, apresentamos um exemplo que ilustra o que acabamos de explicar.

Consideremos um amplificador de áudio, integrado, no caso o TCA 160 da Philips, que se apresenta em um invólucro dual-em-linha plástico, com 16 terminais, ilustrado na Fig. 4.1.

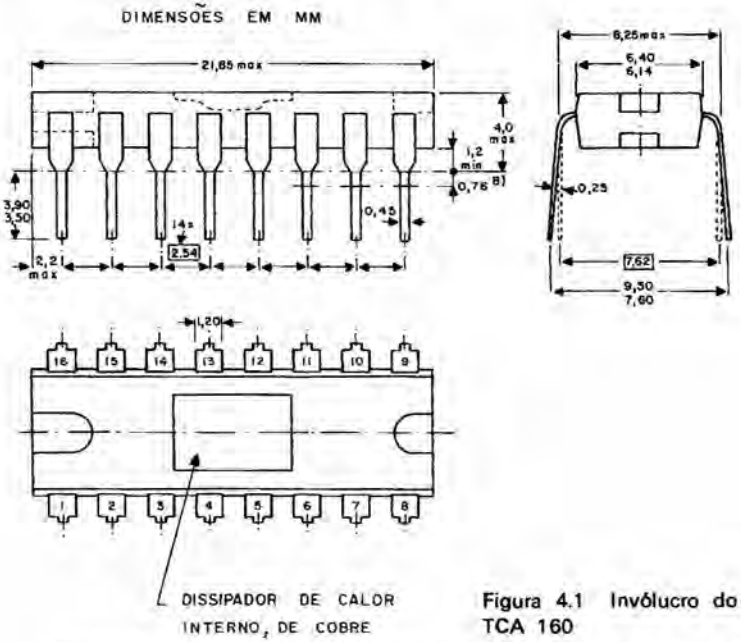


Figura 4.1 Invólucro do circuito TCA 160

O TCA 160 é um amplificador de áudio, monolítico, que, dada a sua flexibilidade, pode ser aplicado em equipamentos utilizando baterias ou fontes alimentadas pela rede.

Os seguintes dados são extraídos diretamente do catálogo do fabricante:

Valores absolutos máximos

Tensões

Tensão de alimentação (terminal n.º 11) $V_{11\text{-}16}$ max = 16 V.
Tensão de alimentação sem carga (terminal n.º 11, valor pico)

$$V_{11\text{-}16} \text{ max} = 18 \text{ V}.$$

Correntes

Corrente de saída (terminais n.ºs 13, 11, 4) I_0 max = 1 A.
Corrente de saída de pico (não repetitiva) (terminais 13, 11, 4)

$$I_{OMS} \text{ max} = 2 \text{ A}.$$

Dissipação de potência

Temperatura ambiente = 25 °C.
Dissipação sem dissipador de calor adicional:

$$P_{total} \text{ max} = 0{,}9 \text{ W}.$$

Características CC

Faixa da tensão de alimentação V_{11-16}: 5 a 16 V.
Corrente quiescente total

$$I_{11\ total}: 5 \text{ a } 15\,\text{mA (típico} = 8{,}7\,\text{mA}).$$

Tensão de saturação dos estágios de saída para $I_0 = 0{,}5$ A

$$V_{CE\ sat} < 0{,}9\ \text{V}.$$

Também do catálogo são obtidos dois circuitos típicos de aplicação, ilustrados na Fig. 4.2.

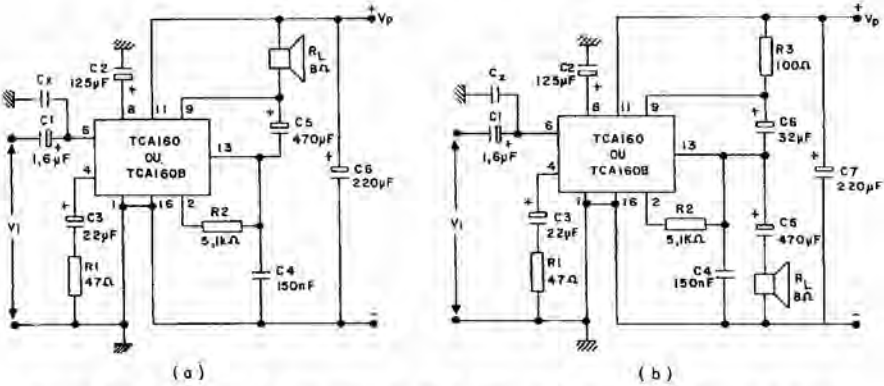


Figura 4.2 Circuitos de aplicação do TCA 160: a) Para alimentação por baterias; b) Para alimentação com fonte de *ripple* elevado, alimentada pela rede

O catálogo fornece também os valores constantes da Tab. 4.1, que são as características básicas do circuito para diversos valores da tensão de alimentação e para várias resistências de carga.

NOTAS RELACIONADAS À TAB. 4.1

1. Medida antes do capacitor de saída (C_5)
2. Medida sobre R_L
3. Para $R_1 = 47\,\Omega$. O ganho pode ser aumentado diminuindo-se o valor de R_1; entretanto, ao se decrescer o nível do ganho o valor máximo tolerado para R_1 é de $100\,\Omega$; para obter ganhos ainda menores é preferível usar um atenuador na entrada.
4. Para limitar a resposta de freqüência um capacitor deve ser conectado em paralelo com a entrada. Por exemplo, para $R_s = 2\,\text{k}\Omega$ e $C_x = 3{,}9$ nF a freqüência de corte superior é de 20 kHz (−3 dB). C_x também evita oscilações com a entrada aberta.
5. O valor limite inferior pode ser diminuído aumentando-se proporcionalmente C_3. Por exemplo para 60 Hz, $C_3 = 47\,\mu$F. O capacitor C_2 de desacoplamento da fonte de alimentação deve também ser modificado para a freqüência mais baixa; no caso para $F_{min} = 60$ Hz, $C_2 = 680\,\mu$F.
6. $R_s = 0\,\Omega$.
7. $R_s = 2\,\text{k}\Omega$.

Tabela 4.1 Quadro comparativo do funcionamento para várias tensões de alimentação e resistência de carga. As notas relacionadas a esta tabela são indicadas na página anterior

Tensão de alimentação V_{CC-16} →	7,5	9	9	12	V	Notas
Resistência de carga →	4	4	8	8	Ω	
Potência de áudio de saída no início do corte	0,9 0,8	1,2 1,1	1,0 0,9	1,5 1,4	W W	(1) (2)
Potência de áudio de saída para 10% de distorção total	1,2 1,1	1,6 1,5	1,3 1,2	2,2 2,0	W W	(1) (2)
Sensibilidade para $P_o = 50\,\text{mW}$ V_i para $d_{tot} = 10\%$ V_i	 1,4 7,3	 1,4 8,0	 2 10	 1,8 13,0	 mV mV	
Corrente de alimentação para potência máxima de saída	225	330	190	250	mA	
Corrente quiescente I_{tot}	8,1	8,7	8,7	8,6	mA	
Máxima dissipação de potência	710	1 020	510	910	mW	
Valor de R1	47	47	47	47	Ω	
R2	5,1	5,1	5,1	5,1	Ω	
C1	1,6	1,6	1,6	1,6	μF	
C2	125	125	125	125	μF	
C3	22	22	22	22	μF	
C4	330	330	150	150	nF	
C5	1 000	1 000	470	470	μF	
C6	220	220	220	220	μF	
Impedância de entrada Z_i	15	15	15	15	kΩ	
Ganho de tensão à malha fechada G_v	50	50	50	50	dB	(3)
Ganho de tensão à malha aberta G_v	70	70	70	70	dB	
Resposta de freqüência	← — 145 Hz para 110 kHz — →					(4), (5)
Potência de saída de ruído P_N	2,5	2,5	1,0	1,0	nW	(6)
Potência de saída de ruído P_N	19	19	9,5	10,2	nW	(7)

Finalmente, nesse exemplo, ainda é fornecido no catálogo a distorção total do circuito em função da potência de saída, tendo como parâmetro a tensão de alimentação do circuito integrado. Na Fig. 4.3 é apresentada a curva de distorção para o caso em que $R_L = 8\,\Omega$ e o alto-falante está conectado ao terminal positivo da bateria, como sugere o circuito da Fig. 4.2(a).

Esse exemplo simples deve ter ilustrado ao leitor o que dissemos acerca do comportamento externo de um circuito integrado. Simplesmente são apresentados dados externos ao circuito sem haver necessidade de indicar o que está acontecendo com cada componente *interno* ao circuito integrado. O circuito TCA 160 possui, internamente, 11 transistores, 5 diodos, 15 resistores e 1 capacitor e não temos que nos preocupar individualmente com o comportamento de cada um desses

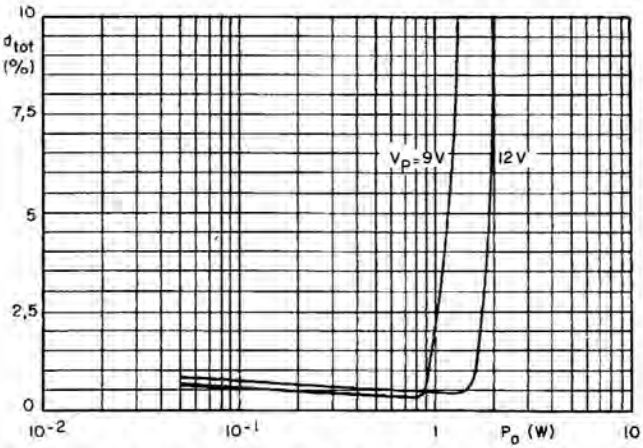


Figura 4.3 Distorção total para o caso em que $R_L = 8\ \Omega$ e o alto-falante está ligado ao terminal positivo da bateria (valores típicos)

componentes. Temos, contudo, que entender bem o significado dos dados fornecidos pelo fabricante e não ultrapassar os valores máximos especificados, o que poderia provocar a destruição do circuito integrado.

4.2. APLICAÇÃO DE CIRCUITOS INTEGRADOS EM PROJETOS DE CIRCUITOS LINEARES

4.2.1. Amplificadores operacionais (uso geral)

No campo linear de aplicações vamos iniciar pelo mais flexível circuito existente, o amplificador operacional. A importância desse circuito é tão grande que apresentamos, a seguir, um estudo detalhado sobre esse dispositivo.

4.2.1.1. *Generalidades*

Um amplificador operacional é um amplificador *CC* de alto ganho, previsto para uso em um circuito realimentado. Com o uso de estruturas de realimentação externas ligadas ao amplificador *CC* básico, pode ser obtida uma gama enorme de funções de transferências. Por exemplo, um mesmo amplificador operacional básico pode ser utilizado para fornecer a ampla faixa de freqüências exigida por um amplificador de vídeo ou pode ser utilizado para fornecer uma curva de resposta com pico em uma determinada freqüência, o que serve para vários tipos de amplificadores modeladores.

4.2.1.2. *Características básicas de um amplificador operacional*

As seguintes características são importantes em um amplificador operacional.

a) Ganho à malha aberta muito elevado, geralmente na faixa de 10^3 a 10^9.

b) Ampla banda passante, geralmente de *CC* a uma freqüência na faixa de 1 a 100 MHz.

c) Alta impedância de entrada e baixa impedância de saída.

d) Ampla faixa dinâmica.

e) *Offset*(*) da tensão de entrada bastante reduzido.

f) Pouca variação de suas características com o tempo e com a temperatura (pouco *drift*).

g) Baixo ruído.

4.2.1.3. *Funcionamento básico de um amplificador operacional*

Suponhamos um amplificador operacional com um ganho A muito elevado e negativo; suponhamos agora, que sejam conectadas, a esse amplificador operacional, impedâncias Z_i e Z_f, como indicado na Fig. 4.4.

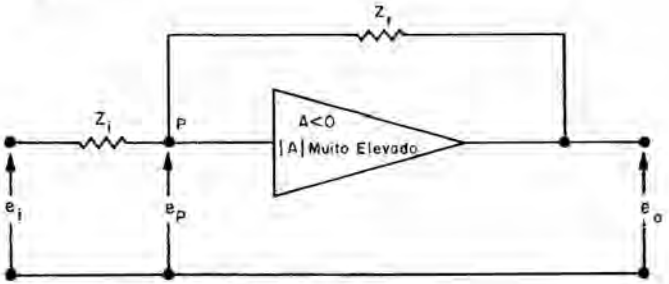


Figura 4.4 Amplificador operacional realimentado

Analisemos, agora, em termos práticos o que ocorre com e_p, a tensão na entrada do amplificador operacional. Suponhamos que e_o tem um determinado valor. Ora, como $|A|$ é muito elevado. $|e_p| = \frac{|e_o|}{|A|}$ será praticamente nula e, portanto, o ponto P, embora não ligado fisicamente à terra, terá potencial praticamente igual ao de terra.

Daí o ponto P ser chamado de *terra virtual* do amplificador operacional. Por outro lado se admitirmos que a impedância de entrada do *amplificador operacional é infinita* obteremos as condições ilustradas na Fig. 4.5.

Observemos que e_p e e_o foram indicadas ambas positivas com relação à terra T; portanto, se queremos usar o ganho A como um

(*)O *offset* da tensão de entrada (*input offset voltage*) é definido como a tensão que deve ser aplicada ao terminal de entrada para obter uma tensão nula no terminal de saída

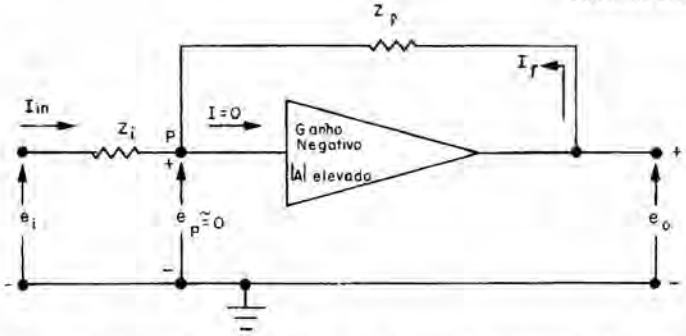


Figura 4.5 Amplificador com impedância de entrada infinita e ganho muito elevado e negativo

número positivo, devemos introduzir o sinal na equação:

$$e_o = -Ae_p, \qquad \text{(Eq. 4.1)}$$

isto é, a tensão e_p tem sinal oposto à tensão e_o.

Geralmente procede-se dessa forma, para se lidar com A sempre como número positivo, sendo o sinal introduzido nas equações.

Observando o nó P podemos escrever:

$$I_{in} = -I_f, \qquad \text{(Eq. 4.2)}$$

pois a corrente de entrada no amplificador operacional é nula uma vez que consideramos a impedância de entrada infinita.

Por outro lado podemos escrever

$$I_{in} = \frac{e_i - e_p}{Z_i}, \qquad \text{(Eq. 4.3)}$$

$$I_f = \frac{e_o - e_p}{Z_f}. \qquad \text{(Eq. 4.4)}$$

Substituindo as Eqs. 4.3 e 4.4 na Eq. 4.2 temos

$$\frac{e_i - e_p}{Z_i} = -\frac{e_o - e_p}{Z_f}, \qquad \text{(Eq. 4.5)}$$

Além disso,

$$e_p = -\frac{e_o}{A} \text{ (Lembramos que } A \text{ é positivo nesta equação)} \qquad \text{(Eq. 4.6)}$$

Substituindo a Eq. 4.6 na Eq. 4.5 temos

$$\frac{e_i + \frac{e_o}{A}}{Z_i} = -\frac{e_o + \frac{e_o}{A}}{Z_f};$$

$$Z_f e_i + Z_f \frac{e_o}{A} = -Z_i e_o - Z_i \frac{e_o}{A};$$

$$\frac{e_o}{e_i} = -\frac{Z_f}{Z_i + \frac{Z_i + Z_f}{A}} = \frac{AZ_f}{Z_i + Z_f + AZ_i}$$

e, finalmente,

$$\frac{e_o}{e_i} = -\frac{A\,\dfrac{Z_f}{Z_i + Z_f}}{1 + \dfrac{Z_i}{Z_i + Z_f}\cdot A} \qquad \text{(Eq. 4.7)}$$

Lembramos que essa fórmula é válida para o caso em que a impedância de entrada é infinita, e o ganho A é muito elevado (o sinal foi introduzido nas equações).

Conforme vemos, e_o é o sinal de saída, quando existe a realimentação produzida pela impedância Z_f, e A é o ganho à malha aberta. Daí chamarmos a relação e_o/e_i de *ganho à malha fechada* (*closed loop gain*): simbolizando esse ganho à malha fechada por A_{CL}, temos

$$A_{CL} = \frac{e_o}{e_i} = -\frac{A\,\dfrac{Z_f}{Z_f + Z_i}}{1 + \dfrac{Z_i}{Z_i + Z_f}\cdot A} \qquad \text{(Eq. 4.8)}$$

Um caso importante é o caso limite quando o ganho à malha aberta (A) tende para infinito. Vejamos o que ocorre nesse caso, reescrevendo a Eq. 4.8;

$$A_{CL} = \frac{e_o}{e_i} = -\frac{\dfrac{Z_f}{Z_f + Z_i}}{\dfrac{1}{A} + \dfrac{Z_i}{Z_i + Z_f}} \qquad \text{(Eq. 4.9)}$$

Portanto se $A \to \infty$ teremos

$$A_{CL} = \frac{e_o}{e_i} = -\frac{\dfrac{Z_f}{Z_f + Z_i}}{\dfrac{Z_i}{Z_i + Z_f}} = -\frac{Z_f}{Z_i}, \qquad \text{(Eq. 4.10)}$$

que conduz a uma conclusão importante, pois significa que, se o ganho à malha aberta for muito grande, o ganho à malha fechada A_{CL} dependerá exclusivamente de *elementos externos* ao amplificador operacional (no caso Z_i e Z_f).

Vamos agora estudar, um pouco mais detalhadamente, a relação entre os ganhos à malha aberta (A), o ganho à malha fechada (A_{CL}) e o que denominaremos de ganho da malha.

Na Fig. 4.6 mostramos (colocando em curto a entrada) a fração do sinal de saída que retorna à entrada.

Podemos escrever

$$e'_p = e_o\,\frac{Z_i}{Z_i + Z_f} = \beta e_o,$$

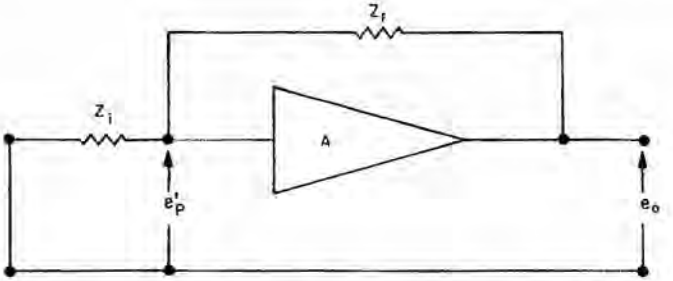


Figura 4.6 Definição do fator de realimentação $\beta = \dfrac{Z_i}{Z_i + Z_f}$

onde

$$\beta = \frac{Z_i}{Z_i + Z_f} \text{ é chamado de fator de realimentação.} \qquad \text{(Eq. 4.11)}$$

Retornemos à Eq. 4.8 – repetida a seguir por uma conveniência –

$$A_{CL} = -\frac{A\dfrac{Z_f}{Z_f + Z_i}}{1 + \dfrac{Z_i}{Z_f + Z_i}A} = -\frac{A\dfrac{1}{1 + \dfrac{Z_i}{Z_f}}}{1 + A\beta}.$$

Geralmente $Z_f \gg Z_i$ e $A\beta \gg 1$; considerando essas duas condições, simultaneamente, podemos escrever

$$|A_{CL}| \cong \frac{|A|}{|A\beta|} \qquad \text{(Eq. 4.12)}$$

ou

$$|A\beta| \cong \frac{|A|}{|A_{CL}|} = \text{ganho de malha,} \qquad \text{(Eq. 4.13)}$$

onde $A\beta$ é chamado ganho da malha (lembre que A é o ganho à malha aberta e A_{CL} é o ganho à malha fechada).

Consideremos agora os ganhos em decibéis(*).

$$(A\beta)_{\text{em decibel}} = (A)_{\text{decibel}} - (A_{CL})_{\text{decibel}}. \qquad \text{(Eq. 4.14)}$$

Ou seja, o ganho de malha (em dB) é a diferença entre o ganho à malha aberta (em dB) e o ganho à malha fechada (em dB).

Essa Eq. 4.14 é muito importante para a compreensão das curvas de variação dos ganhos de um amplificador operacional com a freqüência, como veremos a seguir.

(*)Se o ganho $A = A_1/A_2$, o ganho A em dB é dado por $(A)_{dB} = 20 \log_{10}|A| = 20 \log_{10}|A_1| - 20 \log_{10}|A_2| = (A_1)_{dB} - (A_2)_{dB}$

4.2.1.4. *Resposta de freqüência de um amplificador operacional*

Ora, como um amplificador operacional é um amplificador *CC* de alto ganho, a resposta de freqüência é como a apresentada na Fig. 4.7.

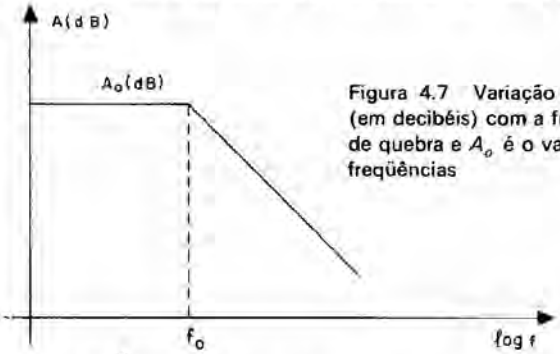


Figura 4.7 Variação do ganho à malha aberta (em decibéis) com a freqüência; f_o é a freqüência de quebra e A_o é o valor do ganho A para baixas freqüências

A freqüência f_o é a freqüência de quebra para o ganho à malha aberta, iniciando-se nela a queda do ganho à razão de 6 dB/oitava (diz-se seis decibéis por oitava(*)).

Podemos agora, tendo em vista a equação $(A\beta)_{dB} = (A)_{dB} - (A_{CL})_{dB}$, superpor em um só diagrama esses ganhos. Para ilustrar isso, consideremos um amplificador operacional de ganho à malha aberta A, realimentado como indica a Fig. 4.8.

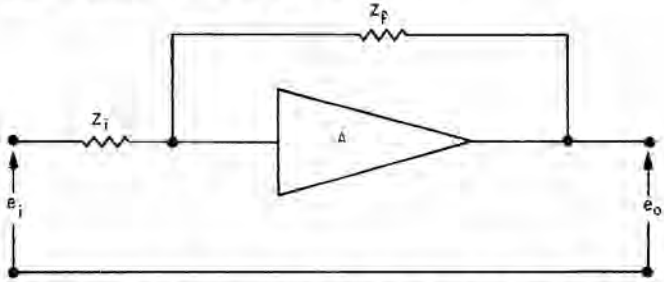


Figura 4.8 Amplificador operacional onde A, A_{CL} e $A\beta$ estão determinados

Lembramos que

$$|\text{ganho à malha aberta}| = A$$

$$|\text{ganho à malha fechada}| \cong \left|-\frac{Z_f}{Z_i}\right|$$

$$|\text{ganho de malha}| = |A\beta| = |A|\left|\frac{Z_i}{Z_i + Z_f}\right|$$

(*)Se $f_2 = 2f_1$ diz-se que f_2 está *uma oitava acima* de f_1. Analogamente se $f_2 = 10f_1$ diz-se que f_2 está *uma década acima* de f_1. Existem amplificadores operacionais especiais nos quais o ganho cai na razão de 12 dB/oitava

Fixando Z_f e Z_i, o ganho à malha fechada A_{CL} fica determinado, e, portanto, podemos calcular

$$(A_{CL})_{dB} = 20 \log_{10} |A_{CL}|$$

e marcar esse valor superposto à curva de ganho à malha aberta como indica a Fig. 4.9.

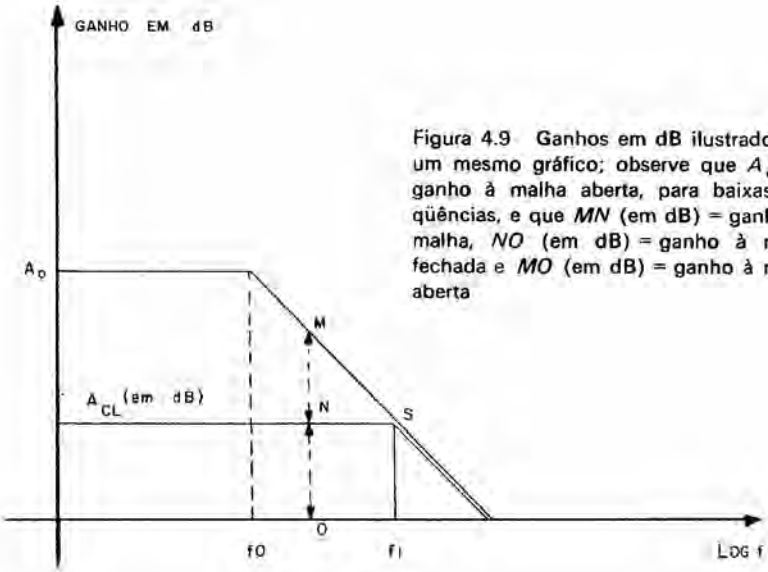


Figura 4.9 Ganhos em dB ilustrados em um mesmo gráfico; observe que A_o é o ganho à malha aberta, para baixas freqüências, e que *MN* (em dB) = ganho da malha, *NO* (em dB) = ganho à malha fechada e *MO* (em dB) = ganho à malha aberta

Verifique que a equação $(A\beta)_{dB} = (A)_{dB} - (A_{CL})_{dB}$ é satisfeita no traçado da Fig. 4.9.

A freqüência f_1 é a freqüência de quebra para o ganho à malha fechada, A_{CL} (freqüência onde o ganho A_{CL} começa a cair com a mesma), e pode-se provar que

$$f_1 = (1 + A_o\beta)f_o, \qquad \text{(Eq. 4.15)}$$

onde, A_o é o valor do ganho à malha aberta, para baixas freqüências, e β é o fator de realimentação.

Para altas freqüências, os ganhos à malha aberta e à malha fechada são iguais, isto é, as curvas se juntam a partir do ponto *S*, na Fig. 4.9. De fato, por mais artifícios externos que se use, não se pode nunca ultrapassar as características à malha aberta para altas freqüências. Isto é, à medida que a freqüência vai subindo o ganho da malha começa a diminuir até que no ponto *S* se anula, passando os ganhos à malha aberta e fechada a serem iguais.

4.2.1.5. *Estabilidade de um amplificador operacional*

Vimos, até agora, o comportamento geral de um amplificador operacional, verificando os ganhos à malha aberta, o ganho à malha fechada e o ganho da malha. Sabemos que, associado ao ganho de um amplificador, devemos considerar a defasagem introduzida pelo mesmo.

Na Fig. 4.10 apresentamos, para o amplificador MC 1 530 da Motorola, as respostas de freqüência do ganho e da diferença da fase introduzida pelo circuito.

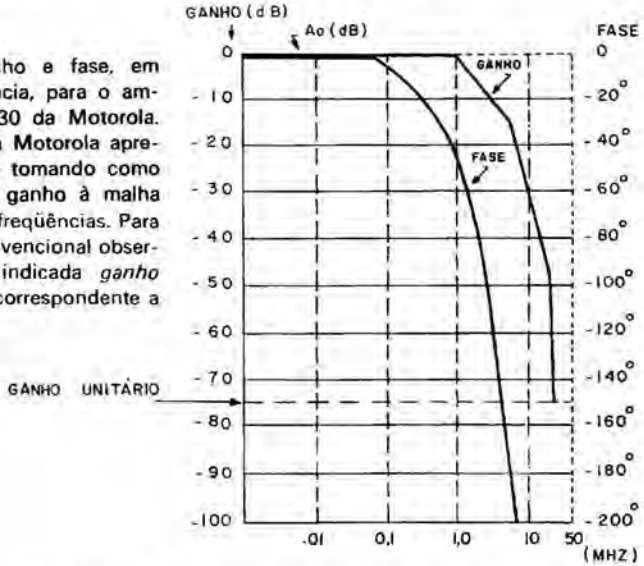


Figura 4.10 Ganho e fase, em função da freqüência, para o amplificador MC 1 530 da Motorola. Observamos que a Motorola apresenta esse gráfico tomando como 0 dB o valor do ganho à malha aberta para baixas freqüências. Para obter o gráfico convencional observe que a linha indicada *ganho unitário* é a linha correspondente a 0 dB

Entretanto antes de utilizarmos os dados existentes em um gráfico como o da Fig. 4.10, para o estudo da estabilidade de um amplificador, achamos oportuno fazer uma recordação sobre amplificadores realimentados.

Na Fig. 4.11 mostramos um amplificador com uma realimentação tal que uma fração β do sinal de saída retorna à entrada e a essa se subtrai antes de entrar propriamente no amplificador.

A fração do sinal de saída que retorna a entrada, e_R, é dada por

$$e_R = \beta e_o. \qquad \text{(Eq. 4.16)}$$

A tensão na entrada do amplificador, cujo ganho à malha aberta é A_{OL}, é dada por

$$e_i' = e_i - e_R = e_i - \beta e_o. \qquad \text{(Eq. 4.17)}$$

Por outro lado

$$e_o = A_{OL} e_i' \qquad \text{(Eq. 4.18)}$$

Figura 4.11 Amplificador realimentado. Observe que $e_i' = e_i - e_R$

e, portanto,

$$e_o = A_{OL}(e_i - \beta e_o) \qquad \text{(Eq. 4.19)}$$

$$e_o(1 + A_{OL}\beta) = A_{OL}e_i \qquad \text{(Eq. 4.20)}$$

Portanto teremos, para o ganho à malha fechada,

$$A_{CL} = \frac{e_o}{e_i} = \frac{A_{OL}}{1 + A_{OL}\beta}. \qquad \text{(Eq. 4.21)}$$

Vamos analisar cuidadosamente essa expressão. Se o denominador se aproximar do valor *zero* ($1 + A_{OL}\beta = 0$), o valor de A_{CL} tenderá para infinito o que pode ser interpretado como a possibilidade de existir uma tensão de saída, sem sinal algum externo aplicado na entrada do amplificador.

Em outras palavras, a condição que devemos evitar em um amplificador é que $A_{OL}\beta = -1$ o que anularia o denominador da Eq. 4.21, e tornaria o amplificador instável.

Podemos considerar essa condição em termos de amplitude e fase, resultando

$$\text{módulo de } A_{OL}\beta = |A_{OL}\beta| = 1, \qquad \text{(Eq. 4.22)}$$

$$\text{fase de } A_{OL}\beta \quad \underline{/A_{OL}\beta} = 180^\circ. \qquad \text{(Eq. 4.23)}$$

Entendamos bem o significado dessa condição. A fase de $A_{OL}\beta$ é exatamente a defasagem total que a malha apresenta; no caso, observamos que e_R na Fig. 4.11 tem polaridade oposta a e_i e, portanto, se a malha introduzir uma defasagem de 180°, e_R terá sua polaridade invertida e ficará exatamente em fase com e_i. Se, além disso, $|A_{OL}\beta| = 1$ o valor de $|e_R|$ será exatamente igual a $|e_i'|$ e, se e_i for retirado do circuito (colocado em curto) o amplificador "não notará" e o circuito ficará "oscilando" mantendo uma amplitude constante. Esse fato é usado no projeto de osciladores e será visto posteriormente.

Entretanto se queremos um *amplificador estável*, devemos impedir que, quando $|A_{OL}\beta| = 1$, a defasagem atinja 180°.

Voltemos agora ao estudo dos amplificadores operacionais. Na Fig. 4.10 foram apresentadas as curvas de variação dos ganhos e da defasagem introduzida pelo amplificador, em função da freqüência.

Suponhamos que estejamos usando uma estrutura de realimentação puramente resistiva, o que significa dizer que essa estrutura não introduzirá defasagem adicional alguma. Fixada a realimentação, podemos traçar a linha que define o ganho à malha fechada e verificar, na curva de fase, a defasagem introduzida no sinal, para a freqüência em que o ganho da malha $|A_{OL}\beta|$ é igual a 1 (0 dB). Ilustramos esse procedimento na Fig. 4.12.

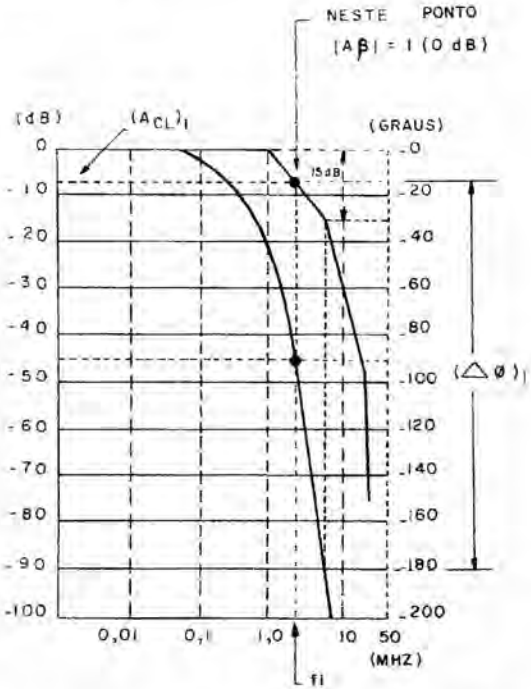


Figura 4.12 Verificação da fase para um dado ganho à malha fechada para o amplificador MC 1 530 da Motorola

Por exemplo, para o ganho $(A_{CL})_1$, a defasagem é de 90° para a freqüência f_1 onde $|A\beta| = 1$ e, conseqüentemente, podemos aumentar a realimentação sem atingir 180° de defasagem. A variação que se pode introduzir na defasagem, sem atingir 180°, é chamada de *margem de fase* e é também ilustrada na Fig. 4.12. $(\Delta\phi)_1$.

No caso do MC 1 530, quando se chega a um ganho da malha de aproximadamente 15 dB, a defasagem é igual a 180°, conforme pode ser visto na Fig. 4.12.

Portanto, para o amplificador MC 1 530 a máxima realimentação que pode ser aplicada *sem compensação alguma* de freqüência é de 15 dB(*).

A compensação de freqüência visa, *utilizando componentes externos ao circuito integrado*, a modelar as características a laço aberto do amplificador operacional, permitindo que uma quantidade maior de realimentação seja aplicada e ainda se permaneça com uma *margem de fase* adequada (por exemplo, 45°).

Essa compensação de freqüência é indicada pelo fabricante do amplificador operacional e dependendo de sua natureza, recebe nomes especiais como compensação de avanço (*lead compensation*), compensação de avanço e retardo (*lead-lag compensation*), etc.

Geralmente, o fabricante indica terminais específicos no circuito para a conexão das estruturas de compensação e também apresenta dados no catálogo que permitem determinar os valores dos componentes a serem usados. Neste ponto esse assunto já começa a ficar bastante complexo para ser apresentado a estudantes de nível médio.

Como exemplo concreto, apresentamos, na Fig. 4.13, o efeito da compensação de freqüência, para o amplificador MC 1 530 da Motorola.

Observe que as curvas A ($C_R = C_L = 0$) correspondem ao caso anteriormente apresentado, sem compensação alguma, e os casos B

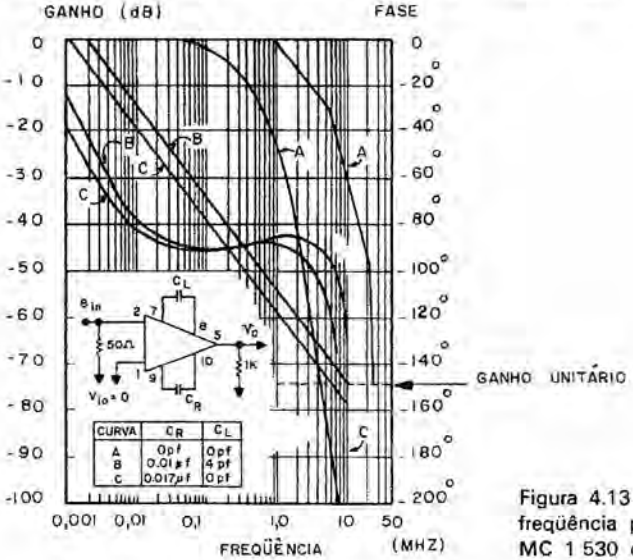


Figura 4.13 Compensação de freqüência para o amplificador MC 1 530 da Motorola

(*)Convém lembrar, embora a explicação detalhada fuja ao escopo deste livro, que sempre utilizamos uma margem de fase mínima para evitar picos na resposta de freqüência, exatamente na freqüência f_1 onde o ganho da malha é 0 dB. Geralmente especifica-se uma margem de fase mínima de 45° e que corresponde a ter menos que 3 dB de pico na resposta

e C com as compensações indicadas. Por exemplo, no caso B, $C_R = 0{,}01$ μF e $C_L = 4$ pF e o ganho à malha aberto começa a cair, em torno de 0,002 MHz (2 KHz), ao passo que sem compensação alguma (caso A), o ganho só começa a cair em 1 MHz.

4.2.1.6. *Definições complementares usando um exemplo específico de um amplificador operacional*

Ainda há necessidade de estudarmos outras definições relativas aos amplificadores operacionais, mas achamos mais interessante apresentar essas definições utilizando um exemplo específico.

Escolhemos o amplificador operacional μA 709C da Fairchild, fabricado também por outras indústrias como a Motorola (MC 1 709C), Philips (TRA 521), etc.

Vamos analisar os dados principais apresentados pela Fairchild, no seu catálogo.

Na Fig. 4.14 apresentamos o diagrama do circuito elétrico do amplificador operacional μA 709C e na Fig. 4.15 a numeração dos terminais para os invólucros TO-99 e dual-em-linha.

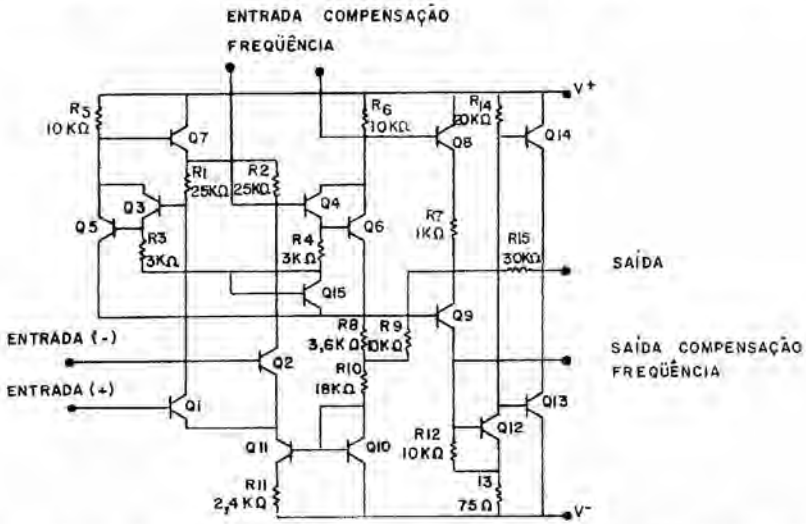


Figura 4.14 Diagrama de circuito elétrico do amplificador μA 709C da Fairchild

Na Tab. 4.2 são identificadas as funções dos terminais do μA 709C para os dois invólucros disponíveis.

De início o leitor deve observar que existem 2 entradas, uma chamada de entrada *inversora* (*inverting input*) e a outra chamada de entrada *não-inversora* (*non-inverting input*). Quando aplicamos um

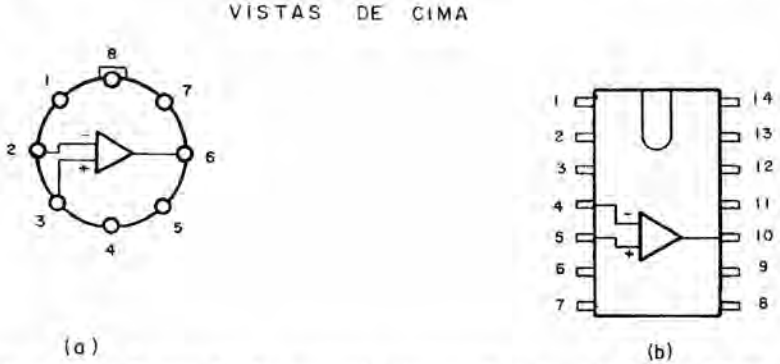


Figura 4.15 Numeração dos terminais correspondentes aos invólucros TO-99 (a) e dual-em-linha (b) para o amplificador operacional μA 709C.

Tabela 4.2 Indicação das funções dos terminais para o μA 709C

Função	TO-99	Dual
entrada inversora	2	4
entrada não-inversora	3	5
alimentação negativa (V^-)	4	6
alimentação positiva (V^+)	7	11
saída	6	10
entrada de compensação de freqüência	1, 8	3, 12
saída de compensação de freqüência	5	9
terminais não-ligadas	—	1, 2, 8, 13, 14
substrato	—	7 (Ligar ao 6)

sinal na entrada inversora, o ganho é negativo, isto é, o sinal é amplificado e invertido. Quando aplicamos um sinal na entrada não-inversora o ganho é positivo, isto é, o sinal é amplificado sem inversão.

A entrada inversora é indicada por um sinal (–) e a entrada não-inversora por um sinal (+). Daí, normalmente, representarmos um amplificador operacional como indica a Fig. 4.16.

Agora é conveniente explorarmos um pouco mais, e apresentar várias definições importantes.

a) *Offset* da tensão de entrada (*input offset voltage*) — a tensão que deve ser aplicada aos terminais da entrada para obter tensão de saída nula. O *offset* da tensão de entrada pode ser também definido

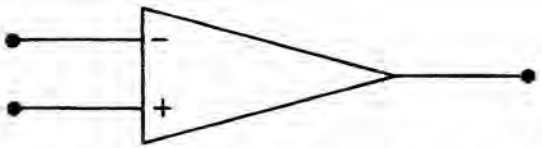


Figura 4.16 Símbolo utilizado para um amplificador operacional

para o caso em que duas resistências iguais são inseridas em série com os terminais de entrada.

b) *Offset* da corrente de entrada (*input offset current*) — a diferença entre as correntes nos dois terminais de entrada para produzir uma tensão de saída nula.

c) Corrente média de polarização de entrada (*average input bias current*) — o valor médio das duas correntes de entrada.

d) Resistência de entrada (*input resistance*) — a resistência observada em qualquer dos terminais de entrada com o outro curto-circuitado.

e) Resistência de saída (*output resistance*) — a resistência observada no terminal de saída com tensão de saída nula. Esse parâmetro é definido somente para sinais de pequena amplitude e para freqüências acima de algumas centenas de hertz, para eliminar a influência do *drift* e da realimentação térmica.

f) Ganho de tensão para sinais grandes (*large signal voltage gain*) — a relação entre a máxima excursão da tensão de saída com carga, e a variação na tensão de entrada necessária para variar a tensão de saída de zero até a excursão máxima.

g) Potência consumida (*power consumption*) — a potência de corrente contínua necessária para operar o amplificador com a tensão de saída nula e nenhuma corrente de carga.

A seguir, resumimos na Tab. 4.3 os valores correspondentes a essas definições para o amplificador μA 709C da Fairchild

Tabela 4.3 Especificações correspondentes ao amplificador μA 709C. A menos que indicado em contrário, as especificações são dadas para $V_S = \pm 15$ V e $T_{amb} = 25$ °C

Parâmetro	Condições	Min.	Tipico	Max.	Unidade
a) *Input offset voltage*	$R_S \leq 10$ kΩ, ± 9 V $\leq V_s \leq \pm 15$ V		2,0	7,5	mV
b) *Input offset current*			100	500	nA
c) *Input bias current*			0,3	1,5	μA
d) *Input resistance*		50	250		kΩ
e) *Output resistance*			150		Ω
f) *Large-signal voltage gain*	$R_L \geq 2$ kΩ, $V_o = \pm 10$ V	15 000	45 000		
g) *Power consumption*			80	200	mW

Finalmente, apresentamos na Fig. 4.17, os dados referentes à compensação de freqüência para o μA 709C.

Evidentemente, não estamos sendo completos nesta apresentação, existindo outros parâmetros importantes que poderiam ser analisados, como a "razão de rejeição da entrada de modo comum", a "excursão máxima da tensão de saída", a "resposta transitória" (resposta a um degrau), etc.

Mas achamos que o leitor já assimilou os conhecimentos básicos sobre amplificadores operacionais, sendo oportuno passar para o estudo detalhado do funcionamento *CC* de um amplificador operacional.

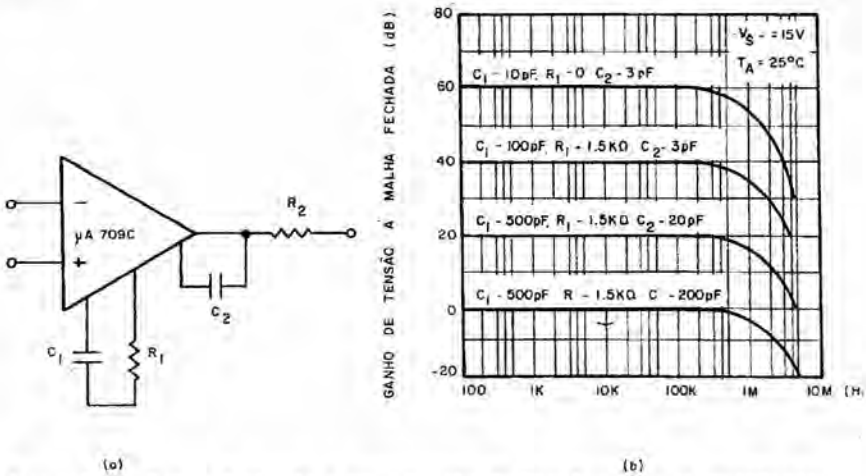


Figura 4.17 Curvas ilustrando a compensação de freqüência para o amplificador operacional μA 709C da Fairchild. Use $R_2 = 50\Omega$ para cargas indutivas

4.2.1.7. *Estudo detalhado do funcionamento CC de um amplificador operacional*

Apresentaremos, na próxima seção, um projeto simples usando um amplificador operacional. Antes, porém, consideremos algumas equações importantes para esse projeto.

Inicialmente, façamos um estudo detalhado da polarização *CC* de um amplificador operacional, utilizando as definições anteriormente apresentadas. Vamos estudar cada parâmetro isoladamente e a seguir "construir" um modelo geral, utilizando esses parâmetros(*).

a) *Offset* da tensão de entrada (*input offset voltage*) = V_{OS}.

A Fig. 4.18 ilustra que V_{OS} é a tensão necessária para anular a tensão V_o de saída, isto é, quando $V_{in} = V_{OS}$ temos $V_o = 0$ V.

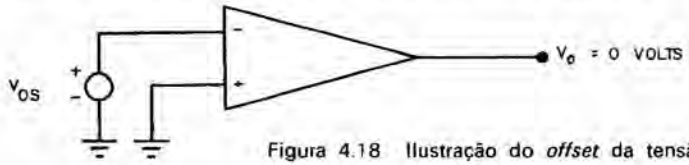


Figura 4.18 Ilustração do *offset* da tensão de entrada

b) *Offset* da corrente de entrada (*input offset current*) = I_{OS}.

Por definição, a diferença entre as correntes nas duas entradas (inversora e não-inversora), necessária para produzir uma tensão de

(*)As noções a seguir foram extraídas de "AN-204-*High Performance Integrated Operational Amplifiers* — Leo Wisseman and John J. Robertson" da Motorola, com a sua permissão

saída nula, é chamada de *offset* da corrente de entrada ($I_{OS} = I_1 - I_2$), e é ilustrada na Fig. 4.19.

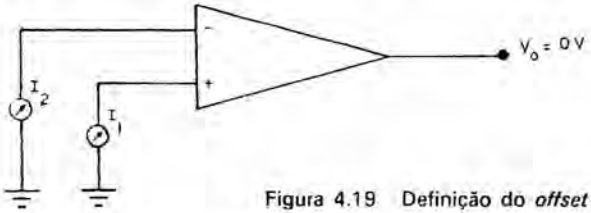


Figura 4.19 Definição do *offset* da corrente de entrada

c) Corrente média de polarização da entrada (*average input bias current*) = I_B.

Na Fig. 4.20, ilustramos as correntes I_1 e I_2 que penetram nas entradas inversora e não-inversora; por definição, chamamos

$$I_B = (I_1 + I_2)/2$$

de corrente média de polarização da entrada.

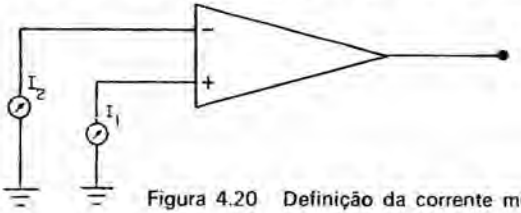


Figura 4.20 Definição da corrente média de polarização da entrada

Com base nesses valores, apresentamos, na Fig. 4.21, um modelo completo, para análise da polarização *CC* de um amplificador operacional.

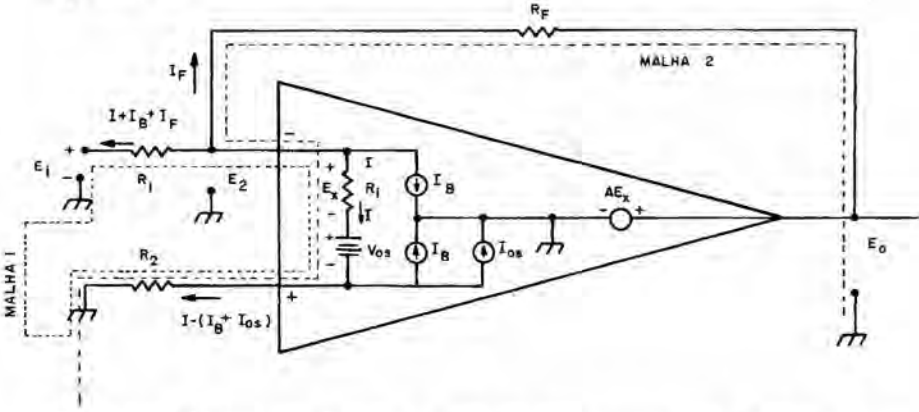


Figura 4.21 Modelo completo para estudo do funcionamento *CC* de um amplificador operacional. R_i é a resistência de entrada, E_i e E_o as tensões *CC* de entrada e saída, e $A = E_o/E_2$ o ganho de tensão à malha aberta

São importantes, os seguintes comentários, sobre os parâmetros utilizados na Fig. 4.21:

- R_1 e R_2 são resistores externos colocados na entrada e R_F é a resistência de realimentação;
- V_{OS} é a tensão que deve ser aplicada entre a entrada inversora e a não-inversora para produzir uma tensão de saída nula; daí V_{OS} estar colocada entre os 2 terminais, no modelo;
- R_i é a resistência de entrada e, evidentemente, só pode estar entre esses mesmos terminais.

Seguindo a malha 1, temos

$$E_i - V_{OS} = (I + I_B + I_F)R_1 + IR_i + [I - (I_B + I_{OS})]R_2. \quad \text{(Eq. 4.24)}$$

Seguindo a malha 2, temos

$$-E_o + V_{OS} = -[I - (I_B + I_{OS})]R_2 - IR_i + I_F R_F. \quad \text{(Eq. 4.25)}$$

Além disso,

$$I = \frac{E_x}{R_i} = \frac{-\dfrac{E_o}{A}}{R_i} = -\frac{E_o}{AR_i}. \quad \text{(Eq. 4.26)}$$

Da Eq. 4.25, temos

$$I_F = \frac{-E_o + V_{OS} + [I - (I_B + I_{OS})]R_2 + IR_i}{R_F}. \quad \text{(Eq. 4.27)}$$

Substituindo as Eqs. 4.26 e 4.27 na Eq. 4.24, temos

$$E_i - V_{OS} = \left\{ -\frac{E_o}{AR_i} + I_B + \frac{-E_o + V_{OS} + \left[-\dfrac{E_o}{AR_i} - I_B - I_{OS}\right]R_2 - \dfrac{E_o R_i}{AR_i}}{R_F} \right\} R_1 -$$

$$-\frac{E_o R_i}{AR_i} + \left[-\frac{E_o}{AR_i} - I_B - I_{OS}\right]R_2; \quad \text{(Eq. 4.28)}$$

$$E_i - V_{OS} = -\frac{R_1}{AR_i}E_o + I_B R_1 - E_o\frac{R_1}{R_F} + V_{OS}\frac{R_1}{R_F} - \frac{E_o R_2 R_1}{AR_i R_F} - \frac{I_B R_2 R_1}{R_F} -$$

$$-I_{OS}\frac{R_2 R_1}{R_F} - \frac{E_o R_1}{AR_F} - \frac{E_o}{A} - \frac{E_o R_2}{AR_i} - I_B R_2 - I_{OS} R_2. \quad \text{(Eq. 4.29)}$$

Chamando

$$\frac{R_F}{R_1} = K, \quad \text{(Eq. 4.30)}$$

$$E_o\left[\frac{R_1}{AR_i} + \frac{1}{K} + \frac{R_2}{AR_i K} + \frac{1}{KA} + \frac{1}{A} + \frac{R_2}{AR_i}\right] = -E_i + V_{OS} +$$

$$+\frac{V_{OS}}{K} + I_B R_1 - R_2\left[\frac{I_B}{K} + \frac{I_{OS}}{K} + I_B + I_{OS}\right]. \quad \text{(Eq. 4.31)}$$

multiplicando ambos os lados por K

$$E_o\left[\frac{R_1}{R_i}\frac{K}{A}+1+\frac{R_2}{AR_i}+\frac{1}{A}+\frac{K}{A}+\frac{KR_2}{AR_i}\right]=-KE_i+KV_{OS}+V_{OS}+$$
$$+KI_BR_1-R_2[I_B+I_{OS}+KI_B+KI_{OS}]. \qquad \text{(Eq. 4.32)}$$

$$E_o\left[1+\frac{K}{A}\left(\frac{R_1}{R_i}+\frac{R_2}{KR_i}+\frac{1}{K}+1+\frac{R_2}{R_i}\right)\right]=-KE_i+V_{OS}(K+1)+$$
$$+KI_BR_1-R_2[I_B(K+1)+I_{OS}(K+1)]. \qquad \text{(Eq. 4.33)}$$

$$E_o\left\{1+\frac{K}{A}\left[\frac{1}{R_i}(R_1+\frac{R_2}{K}+R_2)+\frac{1}{K}+1\right]\right\}=-KE_i+V_{OS}(K+1)+$$
$$+KI_BR_1-(K+1)(I_B+I_{OS})R_2. \qquad \text{(Eq. 4.34)}$$

$$E_o\left\{1+\frac{K}{A}\left[\frac{1}{R_i}\left\{R_1+R_2\left(\frac{K+1}{K}\right)\right\}+\frac{K+1}{K}\right]\right\}=-KE_i+V_{OS}(K+1)+$$
$$+KI_BR_1-(K+1)(I_B+I_{OS})R_2. \qquad \text{(Eq. 4.35)}$$

$$E_o=\frac{-KE_i+V_{OS}(K+1)+KI_BR_1-(K+1)(I_B+I_{OS})R_2}{1+\frac{K}{A}\left\{\frac{1}{R_i}\left[R_1+R_2\left(\frac{K+1}{K}\right)\right]+\frac{K+1}{K}\right\}}. \qquad \text{(Eq. 4.36)}$$

A Eq. 4.36 é a expressão final que estávamos procurando. Chamando

$$V_{OS}(K+1)+KI_BR_1-(K+1)(I_B+I_{OS})R_2=\Delta_1 \qquad \text{(Eq. 4.37)}$$

$$\frac{K}{A}\left\{\frac{1}{R_i}\left[R_1+R_2\left(\frac{K+1}{K}\right)\right]+\frac{K+1}{K}\right\}=\Delta_2 \qquad \text{(Eq. 4.38)}$$

e tendo em vista $K=\frac{R_F}{R_1}$, podemos escrever

$$E_o=\frac{-\frac{R_F}{R_1}E_i+\Delta_1}{1+\Delta_2} \qquad \text{(Eq. 4.39)}$$

Vamos, agora, analisar cuidadosamente essa equação. Lembramos que, no caso do ganho A infinito e R_i infinito, temos

$$E_o=-\frac{R_F}{R_1}E_i. \qquad \text{(Eq. 4.40)}$$

Portanto os termos Δ_1 e Δ_2 representam "erros" que surgem em função do amplificador não ser ideal, isto é, apresentar R_i finito, ganho finito, correntes e tensões de *offset* e correntes de polarização de entrada.

Observe que, se $I_B = I_{OS} = V_{OS} = 0$, teríamos $\Delta_1 = 0$.
Por outro lado, se A fosse infinito, teríamos $\Delta_2 = 0$.
Se o ganho não fosse infinito, mas apenas R_i fosse infinita, teríamos

$$\Delta_2 = \frac{K}{A}\left[\frac{K+1}{K}\right] = \frac{K+1}{A}.$$

Podemos, com esse estudo, tirar uma equação básica importantíssima. Analisemos novamente Δ_1:

$$\Delta_1 = V_{OS}(K+1) + KI_BR_1 - (K+1)(I_B + I_{OS})R_2. \qquad \text{(Eq. 4.37)}$$

Separando os termos que contêm I_B, temos

$$\Delta_1 = V_{OS}(K+1) + I_B[R_F - (K+1)R_2] - (K+1)I_{OS}R_2. \qquad \text{(Eq. 4.41)}$$

Como,

$$K = \frac{R_F}{R_1},$$

temos,

$$K + 1 = \frac{R_F + R_1}{R_1}, \qquad \text{(Eq. 4.42)}$$

que só se anularia para $R_F = -R_1$ o que é impossível. Não podemos pois, mexendo nos valores de R_1, R_F e R_2, anular nem o coeficiente que multiplica V_{OS} nem o coeficiente que multiplica I_{OS}.

Geralmente, o que se faz é escolher os resistores de modo que a influência da corrente de polarização I_B seja anulada, isto é, de forma que

$$R_F - (K+1)R_2 = 0, \qquad \text{(Eq. 4.43)}$$

o que implica que

$$K + 1 = \frac{R_F}{R_2}; \qquad \text{(Eq. 4.44)}$$

$$\frac{R_F}{R_1} + 1 = \frac{R_F}{R_2}; \qquad \text{(Eq. 4.45)}$$

$$\frac{R_F + R_1}{R_1} = \frac{R_F}{R_2}; \qquad \text{(Eq. 4.46)}$$

e, finalmente,

$$R_2 = \frac{R_1R_F}{R_1 + R_F}. \qquad \text{(Eq. 4.47)}$$

4.2.1.8. *Exemplo de um projeto simples usando um amplificador operacional*

Suponhamos que temos disponível o amplificador operacional MC 1 530 da Motorola e queremos usar esse amplificador para somar as tensões e_1, e_2 e e_3.

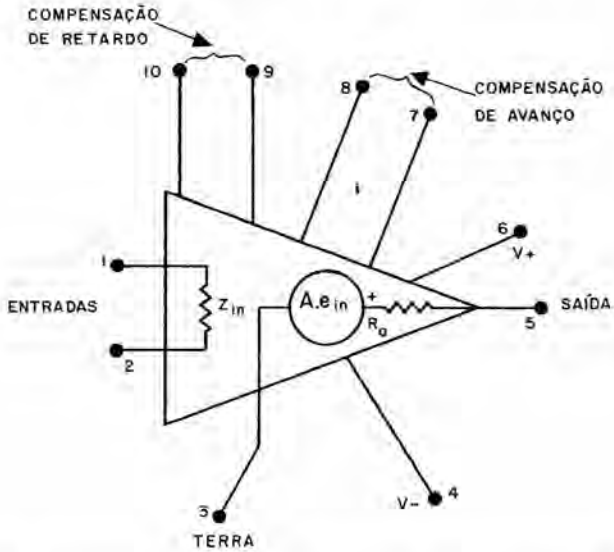


Figura 4.22 Identificação dos terminais do amplificador operacional MC 1 530 da Motorola

Antes de mais nada apresentamos na Fig. 4.22 a identificação dos terminais, para o aludido circuito integrado.

A idéia básica para somar as tensões e_1, e_2 e e_3 é utilizar o circuito indicado na Fig. 4.23.

Se o amplificador fosse ideal, teríamos

$$e_o = -\frac{R_F}{R_1}(e_1 + e_2 + e_3).$$

No caso em questão, para efeito de polarização, as 3 resistências R_1, em paralelo, fazem o papel da resistência R_1, da Fig. 4.21; podemos, pois, falar de uma resistência equivalente $R' = R_1/3$ (paralelo das 3 resistências). Analogamente, a resistência R_2, da Fig. 4.23, faz o papel da resistência R_2, da Fig. 4.21.

Conseqüentemente, utilizando a condição de anular o efeito produzido pela corrente de polarização, teremos

$$R_2 = \frac{\frac{R_1}{3} R_F}{\frac{R_1}{3} + R_F} = \frac{R_1 R_F}{R_1 + 3R_F} \qquad \text{(Eq. 4.48)}$$

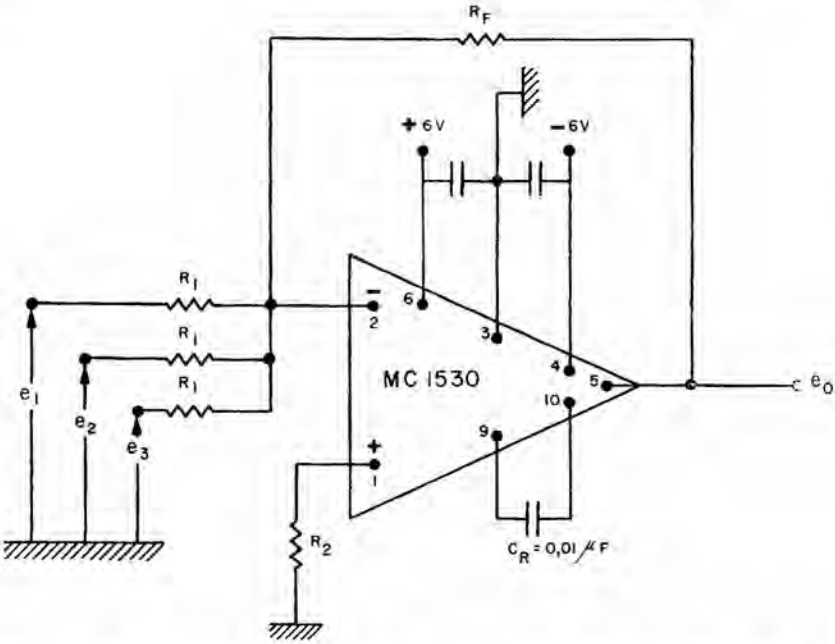


Figura 4.23 Amplificador somador usando o circuito integrado MC 1 530 da Motorola

Suponhamos que queremos um ganho unitário, isto é, $R_F/R_1 = 1$. Escolhendo $R_1 = 10\,k\Omega$, teriamos $R_F = R_1 = 10\,k\Omega$ e, finalmente,

$$R_2 = \frac{10k\Omega \times 10k\Omega}{10k\Omega + 3 \times 10k\Omega} = \frac{100}{40} = 2{,}5\,k\Omega.$$

Vejamos agora a seleção do capacitor C de compensação, analisando novamente a Fig. 4.13 que apresenta a curva de variação do ganho com a freqüência. Vemos que, usando $C_R = 0{,}01\,\mu F$, o amplificador pode ser usado para somar as tensões e_1, e_2 e e_3 até a banda passante da malha fechada, no caso, da ordem de 10 MHz.

Podemos agora verificar a máxima excursão possível para a tensão de saída, usando $C_R = 0{,}01\,\mu F$. Para isso utilizamos a curva dada no catálogo do fabricante e reproduzida na Fig. 4.24.

Usando a curva correspondente a $C_R = 0{,}01\,\mu F$ verificamos que, até uma freqüência da ordem de 10 kHz, pode-se ter uma excursão da ordem de 10 V de pico a pico; para uma freqüência de 500 kHz essa excursão cai para a faixa de 1 V de pico a pico, como pode ser verificado no gráfico.

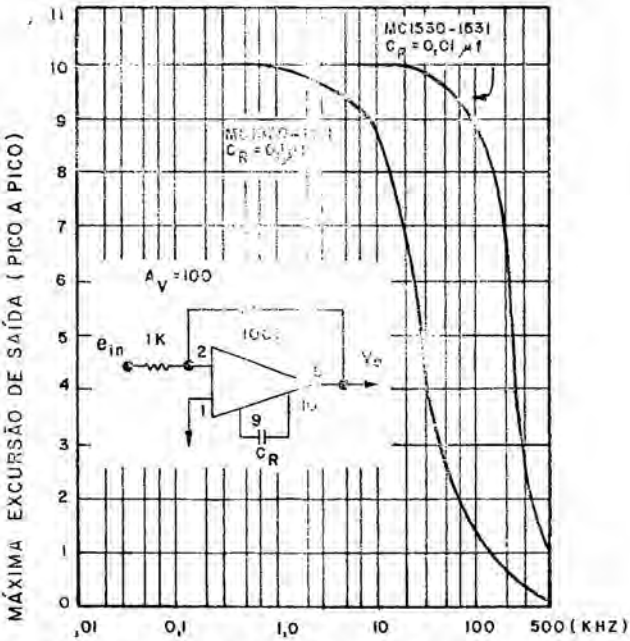


Figura 4.24 Máxima excursão de saída, em função da freqüência, para o MC 1 530

4.2.2. Amplificadores de áudio

4.2.2.1. *Generalidades*

Na Sec. 4.1 (Polarização de circuitos integrados), apresentamos o amplificador de áudio TCA 160 da Philips. Nesta seção vamos apresentar um outro amplificador, para dar uma visão mais ampla sobre o assunto.

Escolhemos um caso bastante prático, correspondente a um *kit* comercialmente disponível, para que os nossos leitores possam montá-lo e se familiarizar com as aplicações desse circuito.

Trata-se do *kit* M-101 da IBRAPE(*), um amplificador de áudio capaz de proporcionar uma potência de saída de 1 W sobre a carga de 8 Ω, utilizando o circuito integrado TAA 300 da Philips.

Propositalmente, esse mesmo amplificador (*kit* M-101) é apresentado no Apêndice A, ilustrando a fabricação de circuitos impressos. Dessa forma, caso o leitor queira comprar (ou possua) os componentes, poderá fabricar o seu circuito impresso e montar o amplificador correspondente ao *kit* M-101. No Apêndice B, reproduzimos, integralmente, todas as informações existentes no folheto explicativo que acompanha

(*)Publicados com autorização da IBRAPE – Indústria Brasileira de Produtos Eletrônicos e Elétricos S.A.

o *kit* M-101 da IBRAPE. Neste capítulo, apenas apresentamos os detalhes importantes propriamente relacionados ao funcionamento do amplificador em questão.

4.2.2.2. *Especificações do amplificador constituído pelo kit M-101*

As seguintes especificações são apresentadas pela IBRAPE, para o amplificador constituído pelo *kit* M-101:

– tensão de alimentação	9 V;
– potência máxima sobre 8 Ω	1 W;
– distorção à potência máxima	9,2%;
– distorção no início do corte	1,5%;
– potência no início do corte	0,77 W;
– sensibilidade	10 mV;
– impedância de entrada	12 kΩ;
– relação sinal/ruído mínima	60 dB;
– consumo s/sinal (9 V)	7,5 mA;
– consumo a potência máxima	150 mA;
– faixa de passagem	100 Hz—20 kHz.

4.2.2.3. *Diagrama do circuito do amplificador*

O diagrama do circuito do amplificador constituído pelo *kit* M-101 é apresentado na Fig. 4.25.

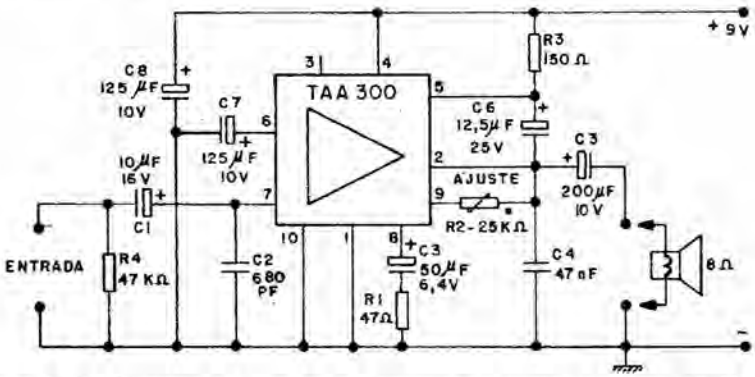


Figura 4.25 Diagrama do circuito do amplificador constituído pelo *kit* M-101 da IBRAPE

O circuito amplificador (formado por onze transistores, cinco diodos e quatorze resistores) está contido no TAA 300, cujo invólucro e circuito interno são apresentados no Apêndice C.

4.2.2.4. *Discussões importantes relacionadas ao kit M-101*

A seguir, apresentamos várias observações que ilustram o uso do TAA 300 nesse circuito.

1. Inicialmente verifique que o terminal 3 do invólucro não está ligado a ponto algum do circuito integrado, não sendo portanto utilizado, como pode ser verificado na Fig. 4.25.

2. Observe que todos os componentes ativos são internos ao circuito integrado TAA 300; apenas componentes passivos foram adicionados externamente.

3. Verifique que a polarização é dada pela tensão de + 9 V aplicada entre o terminal 4 e a terra (terminais 10 e 1 ligados à terra).

4. O capacitor C_8, de 125 μF, foi colocado entre o pino 4 e a terra, ou seja, em paralelo com a fonte de alimentação. Essa é uma indicação existente no catálogo do fabricante do circuito integrado, e visa a evitar instabilidades que poderiam surgir, por causa da alta resistência interna das baterias, principalmente no final da vida das mesmas.

5. Por razões análogas pense e responda: por que foi colocado o capacitor C_7 entre o terminal 6 e a terra?

6. O capacitor C_2 (680 pF) limita a freqüência de corte superior do amplificador. Realmente, observando-se o circuito de entrada, vemos um circuito como o da Fig. 4.26.

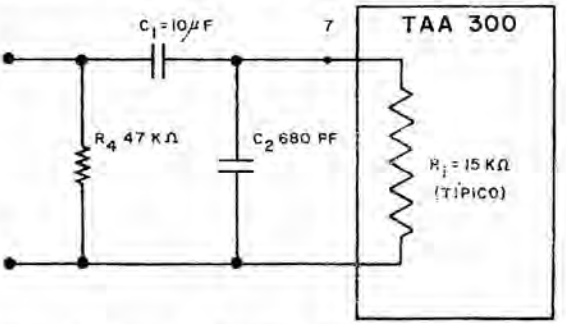


Figura 4.26 Circuito para o cálculo da freqüência de quebra superior do amplificador

Para todos os efeitos o capacitor C_1 se comporta para altas freqüências como um curto e, portanto, o circuito se simplifica para o da Fig. 4.27.

Conseqüentemente a freqüência de quebra será dada por

$$f_c = \frac{1}{2\pi RC} = \frac{1}{2\pi \times 11{,}4 \times 10^4 \times 680 \times 10^{-12}} = 20\,541 \text{ Hz},$$

que está coerente com o especificado para o amplificador.

7. Também para evitar instabilidade de alta-freqüência o capacitor C_4, de 47 nF, foi colocado, como sugerido no manual do circuito

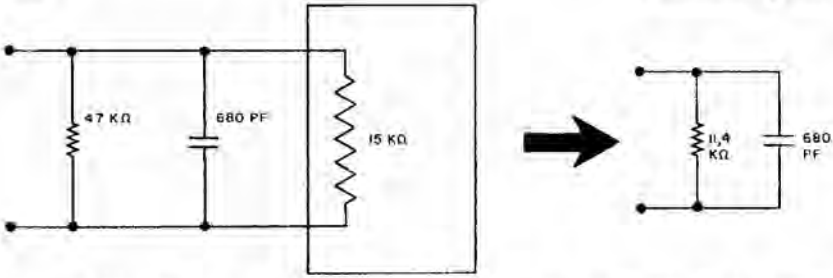


Figura 4.27 Circuito simplificado para a determinação de freqüência de quebra superior

integrado, entre o terminal 2 e a terra (previne instabilidade do transistor Darlington de saída do TAA 300).

8. Observe que o potenciômetro R_2 ajusta a corrente total do circuito, que não deve ultrapassar 8 mA, conforme foi indicado anteriormente.

9. Observe, na Fig. 4.25 o resistor R_1 (47 Ω) em série com o capacitor C_3 (50 μF). Esses elementos formam uma estrutura de realimentação estando conectados entre os terminais 8 e 1 do TAA 300.

4.2.2.5. *Experiência adicional sugerida com o TAA 300*

Sugerimos antes de iniciar a montagem do amplificador correspondente ao *kit* M-101, uma série de testes, utilizando o circuito da Fig. 4.28, que é o circuito de teste existente no catálogo da Philips para o circuito integrado TAA 300.

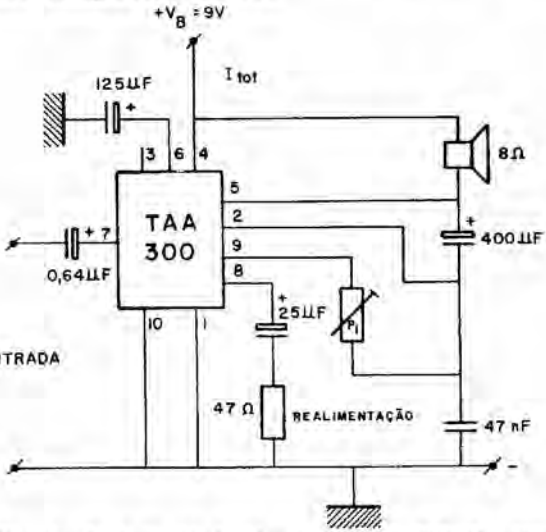


Figura 4.28 Circuito de teste (*test set up*) do TAA 300. O potenciômetro P_1 é ajustado para I_{tot} = 8 mA, com V_B = 9 V

Após montar o circuito indicado na Fig. 4.28, o leitor deve proceder da seguinte maneira:

a) Ajuste o potenciômetro P_1 até que o miliamperímetro M_1 indique $I_{tot} = 8$ mA, com $V_B = +9$ V. Não mexa mais nesse potenciômetro.

b) Varie a tensão V_B entre o 0 e 10 V, e meça, para cada valor de V_B, o valor de I_{tot} (é claro que, conforme o item 2, quando $V_B = +9$ V, $I_{tot} = 8$ mA).

Trace o gráfico de variação de I_{tot} (mA) em função de V_B (V). Compare com a Fig. 4.29 fornecida pela Philips.

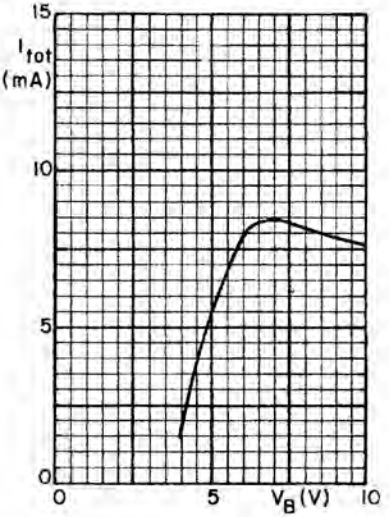


Figura 4.29 Corrente total (I_{tot}) em função da tensão de alimentação V_B

c) Aplique um gerador na entrada, de modo que, a cada momento, possa ser lido o valor da tensão de entrada em volts eficazes (RMS). Varie o valor do resistor de *feedback* usando os valores seguintes: 1 Ω, 5 Ω, 10 Ω, 50 Ω, 100 Ω, 500 Ω e 1 000 Ω. Para cada valor de V_i, meça o valor de V_o sobre o alto-falante (de 8 Ω) e calcule a potência de saída P_o:

$$P_o = \frac{V_o^2}{8} \text{ (V_o em volts eficazes).} \qquad \text{(Eq. 4.49)}$$

Para uma potência de saída de 1 W devemos ter

$$P_o = \frac{V_o^2}{8} = 1 \text{ W}$$

e portanto

$$V_o = \sqrt{8 \times 1} = 2{,}82 \text{ V (RMS).}$$

Para uma potência de saída de 0,5 W devemos ter

$$P_o = \frac{V_o^2}{8} = 0{,}5 \text{ W}$$

e, portanto,

$$V_o = \sqrt{8 \times 0{,}5} = 2 \text{ V (RMS)}.$$

Procedimento para $P_o = 1$ W:

– coloque $V_i = 0{,}1$ mV (RMS); varie R_f até que $V_o = 2{,}82$ V (RMS), correspondente a uma potência de saída de 1 W. Anote o valor de R_f;

– coloque $V_i = 0{,}5$ mV (RMS); varie novamente R_f até que $V_o = 2{,}82$ V (RMS). Anote esse valor de R_f;

– continue a proceder dessa forma usando $V_i = 1$ mV (RMS), 5 mV (RMS), 10 mV (RMS), 50 mV (RMS), 100 mV (RMS), 500 mV (RMS), 1 000 mV (RMS) anotando os valores correspondentes de R_f para $V_o = 2{,}82$ V;

– trace, em uma escala logarítmica, a curva de variação de V_i em função de R_f para $V_o = 2{,}82$ V, isto é, para $P_o = 1$ W.

Procedimento para $P_o = 0{,}5$ W:

– repita todo o procedimento anterior fazendo $V_o = 2$ V (RMS), isto é, fixando $P_o = 0{,}5$ W e trace um gráfico análogo ao anterior, utilizando os mesmos eixos de referência.

Compare com o gráfico da Fig. 4.30 apresentado no catálogo do fabricante.

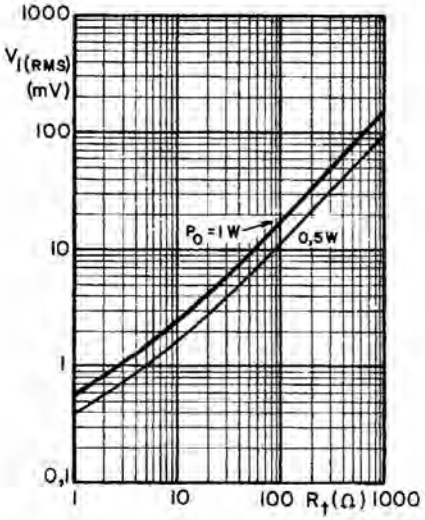


Figura 4.30 Variação da tensão de entrada com o resistor de realimentação para potências de saída de 0,5 W e 1 W

4.2.3. Amplificadores de alta-freqüência

Consultando um catálogo de circuitos integrados verificamos que já existem disponíveis vários tipos de circuitos idealizados para aplicações em alta-freqüência, como amplificadores de freqüência inter-

mediária, amplificadores de rádio-freqüência, amplificadores de vídeo, etc. Evidentemente, não seria possível abranger, neste livro, todas as aplicações dos amplificadores de alta-freqüência existentes no mercado, de forma que vamos apresentar um exemplo típico desse grupo de amplificadores de alta-freqüência, escolhendo para isso o amplificador MC 1 550 da Motorola, que é um amplificador para rádio-freqüência e para freqüência intermediária.

4.2.3.1. *Dados gerais sobre um amplificador de RF/IF MC* 1 550(*)

Na Fig. 4.31, observa-se dentro da linha tracejada, o diagrama do circuito elétrico interno do amplificador de RF/IF MC 1 550, o qual é apresentado em invólucros metálico e *flat-pack*, ambos com 10 terminais.

O circuito MC 1 550 é um circuito integrado monolítico que utiliza três transistores, Q_1, Q_2 e Q_3. O sinal de entrada é aplicado entre os terminais 1 e 4, estando o terminal 4 acoplado à terra, sob o ponto de vista de *CA*. A resistência *CC* da fonte entre os terminais 1 e 4 deve ser pequena, menor que 100 Ω. Os terminais 2 e 3 devem ser interligados e conectados à terra. Os terminais 8 e 10 devem ser conectados à terra por meio de capacitores.

A tensão de alimentação positiva é aplicada ao terminal 9 e, para freqüências mais altas, esse terminal deve ser também acoplado à terra. O sinal de saída é obtido entre os terminais 6 e 9, e o substrato, o qual é conectado ao terminal 7, deve ser aterrado. A tensão de *AGC*(**) é aplicada ao terminal 5. Uma excepcional atuação do controle automático de ganho é obtida derivando o sinal por meio do transistor Q_3, mantendo fixo o ponto de operação do transistor Q_1, o que faz com que a impedância de entrada fique constante em toda a faixa de controle automático de ganho.

Na Tab. 4.4 são apresentadas as especificações máximas para o MC 1 550.

Com relação a essas especificações podemos acrescentar os seguintes comentários:

– na especificação da tensão diferencial de entrada, esta foi indicada entre os terminais 1 e 4, com uma resistência da fonte (*source*) $R_S = 500\,\Omega$;

– na especificação da dissipação de potência, observamos que são dados os valores a 25 °C, e indicadas as "degradações" acima de 25 °C. Por exemplo, para o invólucro metálico, a potência máxima

(*)Dados extraídos do catálogo da Motorola Semiconductor Products Inc. "*The Microelectronics Data Book*" – 2.ª edição

(**)*Automatic gain control* – Controle automático de ganho

Tabela 4.4 Especificações máximas para o circuito integrado MC 1 550

Especificações máximas a 25 °C			
Descrição	Símbolo	Valor	Unidade
Tensão de alimentação	V^+	20	V (*CC*)
Tensão de alimentação de *AGC*	V_{AGC}	20	V (*CC*)
Tensão diferencial de entrada (entre terminais 1 e 4; $R_S = 500\,\Omega$)	V_{in}	15	V (RMS)
Dissipação de potência	P_D		
Invólucro metálico		680	mW
Degradação acima de 25 °C		4,6	mW/°C
Invólucro plano		500	mW
Degradação acima de 25 °C		3,3	mW/°C
Faixa de temperatura de operação	T_A	−55 a + 125	°C
Faixa de temperatura de armazenamento (*storage*)	T_{stg}	−65 a + 150	°C

que o dispositivo pode dissipar a 40 °C é dada por

$$P(\text{a } 40\,°\text{C para o invólucro metálico}) = 680 - (40 - 25) \times 4{,}6 = \\ = 680 - 69 = 611 \text{ mW}.$$

4.2.3.2. *Exemplo de aplicações do amplificador RF/IF MC 1 550*

A. Amplificadores sintonizados usando o MC 1 550(*)

A nossa primeira aplicação é a de um amplificador de faixa estreita, sintonizado em 60 MHz. A Fig. 4.31 mostra o diagrama do circuito do aludido amplificador, estando todos os componentes internos ao MC 1 550 dentro da linha tracejada.

Observe que os pinos 8, 9 e 10 estão acoplados à terra, por meio do capacitor $C = 1\,000$ pF, e que o terminal 4 também está acoplado à terra por meio de um capacitor de mesmo valor. Além disso, os terminais 2, 3 e 7 estão ligados à terra, e o terminal 7 está conectado ao substrato do circuito integrado.

Antes de analisar o ganho do amplificador façamos uma revisão importante. Na Fig. 4.32 ilustramos um amplificador onde a fonte tem resistência interna R_S, fornecendo ao amplificador a potência P_1 e mantendo a tensão V_1 na sua entrada. Por sua vez o amplificador fornece a potência P_2 à carga R_L mantendo uma tensão V_2 sobre a mesma.

Sabemos que, se a fonte tem uma impedância interna R_S, a máxima potência que esta pode fornecer ocorre quando a impedância de entrada do amplificador é igual à resistência interna da fonte, como é indicado na Fig. 4.33.

(*)Extraído de "An Integrated Circuit RF – IF Amplifier – Brent Welling – AN-247", publicação da Motorola Semiconductor Products, Inc.

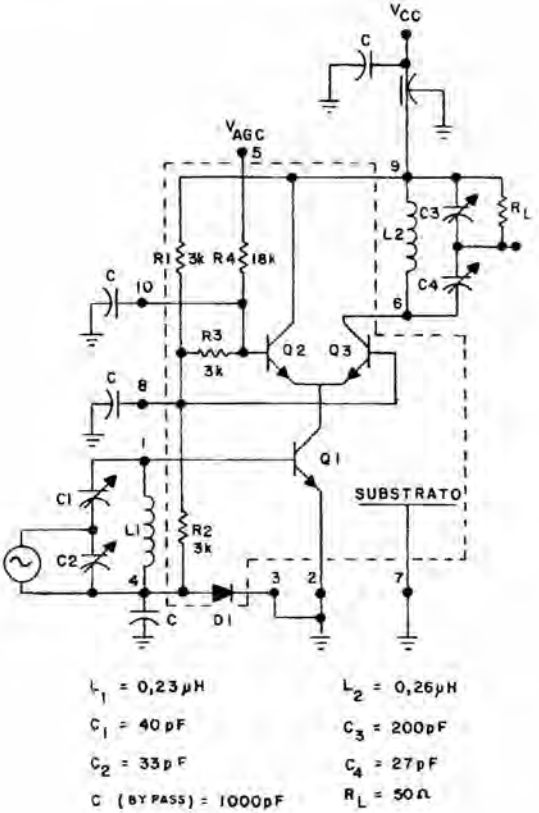


Figura 4.31 Amplificador sintonizado em 60 MHz usando o MC 1 550 da Motorola. Dentro da linha tracejada está representado o circuito interno do MC 1 550

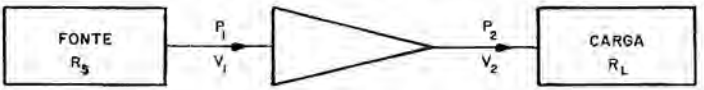


Figura 4.32 Amplificador recebendo a potência P_1 da fonte, e fornecendo a potência P_2 à carga

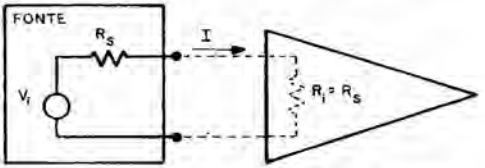


Figura 4.33 Máxima potência que pode ser fornecida pela fonte com resistência interna R_s

Quando isso ocorre, a potência fornecida pela fonte é dada por

$$P_D = I^2 \cdot R_i = \left(\frac{V_i}{R_S + R_i}\right)^2 \cdot R_i = \left(\frac{V_i}{2R_S}\right)^2 \cdot R_S = \frac{V_i^2}{4R_S},$$

que é a máxima potência que a fonte pode fornecer, e que é chamada de *potência disponível* da fonte (P_D).

Define-se como ganho de potência de um transdutor (*Transducer power gain* — G_T) a relação entre a potência fornecida pelo amplificador à carga (P_L), e a potência disponível da fonte, isto é,

$$G_T = \frac{P_L}{P_D}. \qquad \text{(Eq. 4.51)}$$

Na Fig. 4.34, são apresentadas as características de controle automático de ganho (*AGC*) do amplificador, isto é, a variação do ganho de potência G_T com a freqüência, para vários valores da tensão de *AGC*.

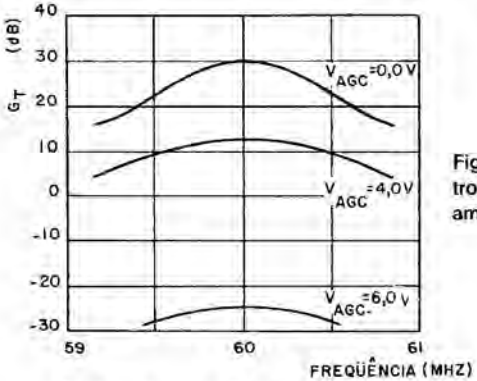


Figura 4.34 Características de controle automático de ganho, para o amplificador sintonizado da Fig. 4.31

Notamos, na Fig. 4.34, que a freqüência central (f_o = 60 MHz) e a banda passante são praticamente constantes, para uma atuação do *AGC* de mais de 40 dB.

Na Fig. 4.35, o ganho de potência (G_T) é apresentado em função da temperatura, verificando-se que a "pior variação" é de −2 dB, em toda a faixa de temperaturas. Observe que, para o traçado dessa curva, manteve-se f_o = 60 MHz, e uma banda passante de 0,6 MHz.

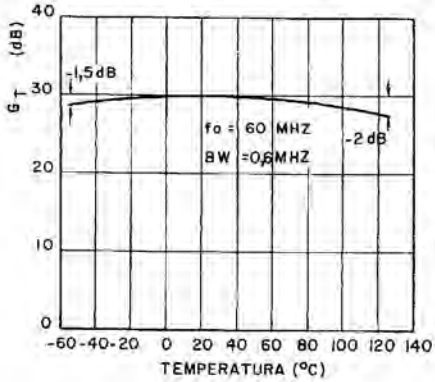


Figura 4.35 Variação do ganho de potência G_T com a temperatura para f_o = 60 MHz e banda passante igual a 0,6 MHz

Deve-se notar que conseguimos, nesse exemplo, um ganho muito elevado, mas isso só foi possível porque a banda passante foi bastante reduzida, isto é, porque projetamos um amplificador de banda passante muito estreita.

Quando se deseja um ganho elevado, com uma banda passante mais larga, é necessário usar vários estágios com o circuito integrado MC 1 550. Por exemplo, a Fig. 4.36 mostra um amplificador com 2 estágios usando o MC 1 550, conduzindo a um ganho G_T de 30 dB, uma freqüência f_o de 45 MHz e uma banda passante de 15 MHz, e a Fig. 4.37 mostra a atuação do *AGC* para esse amplificador.

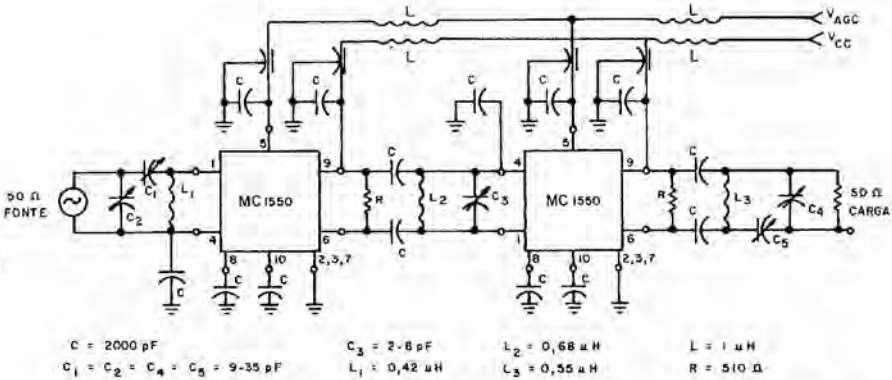


Figura 4.36 Amplificador sintonizado de faixa larga (f_o = 45 MHz, G_T = 30 dB, B = 15 MHz) usando o MC 1 550 da Motorola

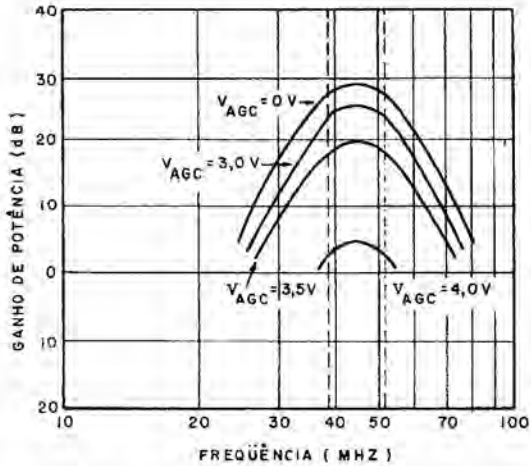


Figura 4.37 Atuação do *AGC* para o amplificador da Fig. 4.36

B. Amplificador de vídeo usando o MC 1 550

Um outro exemplo de aplicação do MC 1 550 é no projeto de um amplificador de vídeo; na Fig. 4.38 apresentamos o diagrama do circuito elétrico de um amplificador de vídeo, utilizando o MC 1 550.

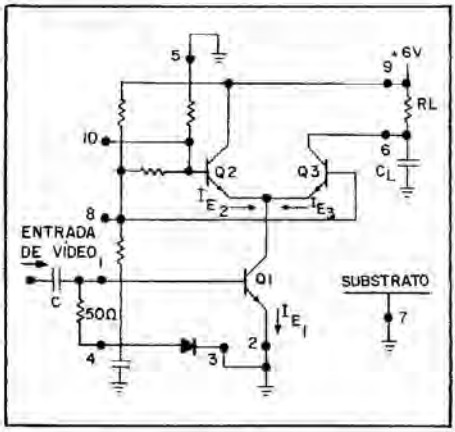


Figura 4.38 Amplificador de vídeo usando o MC 1 550

Na Fig. 4.39, apresentamos a curva de variação do ganho de tensão (A_V) com a freqüência, para um circuito como o da Fig. 4.38, projetado para as seguintes condições:

$V_{CC} = 6$ V;
$A_V(0) = 28$ dB;
banda passante > 20 MHz;
resistência da fonte $= 50\,\Omega$;
$R_L = 625\,\Omega$;
$C_L < 5$ pF.

4.2.4. Amplificadores lineares complexos para aplicações especiais

Atualmente, já existem no campo linear, muitos circuitos complexos para aplicações industriais, realizando funções múltiplas, que em nenhuma das seções anteriores podemos enquadrar. Por esse motivo, abrimos esta seção, onde queremos exemplificar o uso de um amplificador complexo, escolhendo, para tal, a área de televisão, por ser talvez de interesse mais imediato para muitos leitores.

Como exemplo, apresentaremos o uso do TBA 750A da Philips, que é um amplificador limitador, com detetor de *FM*, controle de volume em *CC* e pré-amplificador de audiofreqüência, previsto para operação em 4,5 MHz, 5,5 MHz ou 10,7 MHz.

O amplificador limitador TBA 750A é um amplificador diferencial com 4 estágios, que apresenta excelente supressão de ruído e inter-

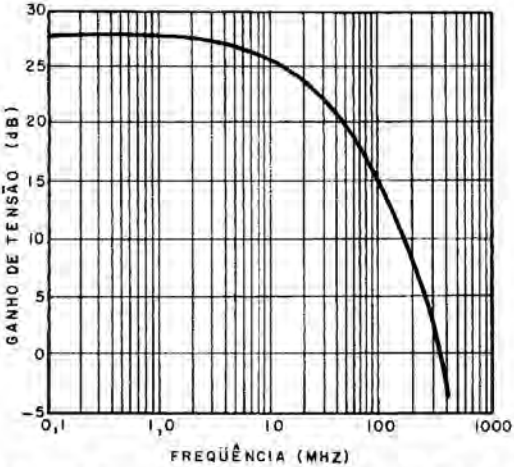


Figura 4.39 Ganho de tensão em função da freqüência para o amplificador de vídeo da Fig. 4.38

ferência. O detetor é do tipo balanceado operando como oscilador de quadratura e o controle de volume em *CC* tem excelentes características de controle, com uma faixa de controle de mais que 80 dB. O pré-amplificador de audiofreqüência pode alimentar um estágio de saída triodo-pentodo ou um estágio transistorizado de saída, classe *A*, tipo *push-pull*. O leitor deve atentar para a complexidade de tal circuito, que externamente, se apresenta em um simples invólucro *dual-em-linha* com 16 terminais.

A seguir apresentamos, na Fig. 4.40, a aplicação do TBA 750A no canal de som do televisor TV SS-1 projetado pela IBRAPE(*).

O sinal de *FI* de som é obtido diretamente no detetor de vídeo e levado ao TBA 750A por meio de um filtro de dupla sintonia. O TBA 750A desempenha as funções de amplificador de *FI* de som, limitador, demodulador de *FM* e pré-amplificador de áudio. O detetor de quadratura (interno ao circuito integrado) dispensa a bobina discriminadora, empregando em seu lugar uma bobina mais simples. O controle de volume por *CC*, possível com o TBA 750A, dispensa o uso de fio blindado, dando flexibilidade maior para a montagem. O estágio de saída de áudio é constituído por um transistor de alta tensão (T_1), operando em classe *A*, o qual, alimentado pelo $+ V_B$ geral, (127 V) fornece 2 W de saída. A alimentação do circuito integrado é retirada do emissor de T_1 (verifique que o pino 2 do TBA 750A está ligado ao + 12 V entre as resistências R_{118} e R_{119}, no circuito do emissor de T_1).

(*) Projeto da IBRAPE — Indústria Brasileira de Produtos Eletrônicos e Elétricos S.A. Todas as informações aqui apresentadas são reproduzidas com permissão da IBRAPE

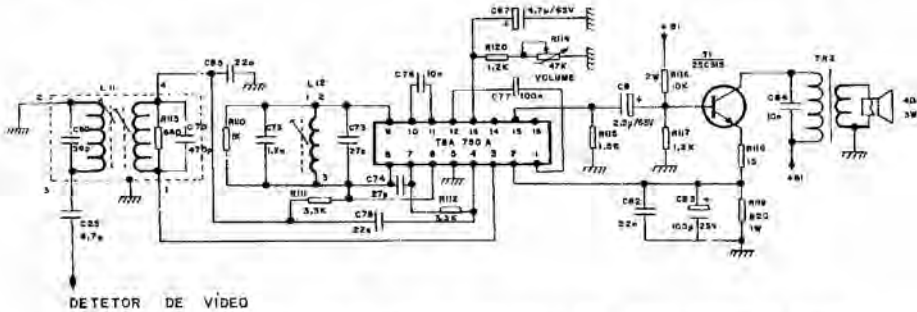


Figura 4.40 Canal de som do televisor TV SS-1 (IBRAPE). Todas as funções dessa etapa são desempenhadas por um circuito integrado e um transistor de potência que opera com tensão elevada ($+V_B$)

4.2.5. Osciladores

4.2.5.1. *Generalidades sobre osciladores*

Recordemos aqui que, para que um circuito oscile, determinadas condições devem ser satisfeitas. Antes de apresentarmos alguns exemplos de projetos de osciladores, usando circuitos integrados, façamos alguns comentários a respeito dessas condições.

Na Fig. 4.11 apresentamos um amplificador com uma realimentação tal que, uma fração β do sinal de saída retorna à entrada, e a esta se adiciona, antes propriamente de entrar no amplificador, e verificamos que o ganho à malha fechada A_{CL} é dado por

$$A_{CL} = \frac{e_o}{e_i} = \frac{A_{OL}}{1 + A_{OL}\beta}.$$

Verificamos também que $A_{OL}\beta = -1$ é a condição de oscilação do circuito, que corresponde a ter simultaneamente

$$|A_{OL}\beta| = 1$$
$$\underline{/A_{OL}\beta} = 180^\circ$$

Sabemos que tanto A_{OL} como β são funções da freqüência f e, portanto, se quisermos descobrir a freqüência de oscilação, devemos impor a condição

$$|A_{OL}(f_o)| \cdot |\beta(f_o)| = 1. \qquad \text{(Eq. 4.52)}$$

Essa equação, que é uma função de f, permite determinar a freqüência de oscilação, f_o.

Após determinar a freqüência f_o, podemos calcular $\beta(f_o)$ e determinar o valor limite para o ganho, *abaixo do qual* o circuito não oscilará:

$$|(A_{OL})_{\text{limite}}| = \frac{1}{|\beta(f_o)|}. \qquad \text{(Eq. 4.53)}$$

Dessa forma o que temos que fazer para obter um oscilador é ter um amplificador básico e introduzir uma realimentação adequada, de forma que o sinal realimentado esteja em fase com o sinal na entrada, permitindo que a oscilação seja mantida (se o ganho for acima do valor limite).

Em outras palavras, se a tensão e_i' que retorna à entrada é igual, em valor absoluto, e está em fase com a tensão e_i, podemos retirar a tensão e_i, que o circuito ficará oscilando na freqüência dada pela Eq. 4.52.

Conseqüentemente, se o amplificador básico tem um ganho negativo ($A_{OL} < 0$) a estrutura de realimentação deve introduzir uma outra inversão para que o sinal retorne à entrada em fase com a mesma. Caso o ganho A_{OL} seja positivo, isto é, o amplificador não introduza defasagem alguma, a estrutura de realimentação também não deve introduzir defasagem adicional alguma.

Baseado nas razões expostas concluímos que em princípio, os osciladores podem ser realizados na prática utilizando amplificadores integrados existentes, associados a estruturas de realimentação adequadas, conforme passamos a exemplificar.

4.2.5.2. *Exemplos de osciladores usando circuitos integrados*

A. Oscilador usando o amplificador RF/IF MC 1 550(*)

Observando na Fig. 4.31 o circuito elétrico interno do circuito integrado MC 1 550, verificaremos que se um sinal for aplicado ao terminal 1 e a saída for o terminal 6 haverá uma inversão de 180° no sinal, pois Q_1 fará uma inversão (emissor comum) e Q_3 não fará inversão alguma (base comum). Portanto para utilizar o MC 1 550 é necessário usar uma estrutura de realimentação que produza uma defasagem de 180° no sinal realimentado.

A Fig. 4.41 ilustra o uso de um simples transformador como estrutura de realimentação, introduzindo a defasagem necessária.

Observando a Fig. 4.41 podemos escrever

$$e_o = -ne_i. \qquad \text{(Eq. 4.54)}$$

Por outro lado

$$\beta = \frac{e_i}{e_o} = \frac{e_i}{-ne_i}. \qquad \text{(Eq. 4.55)}$$

A condição de oscilação $|A_{OL}\beta| = 1$ conduz então a

$$|A_{OL}\beta| = 1;$$

$$|A_{OL}|\left|\left(-\frac{1}{n}\right)\right| = 1; \qquad \text{(Eq. 4.56)}$$

$$|A_{OL}| = n. \qquad \text{(Eq. 4.57)}$$

(*)Dados extraídos de "An Integrated Circuit RF – IF Amplifier – Brent Welling – AN-247", publicação da Motorola

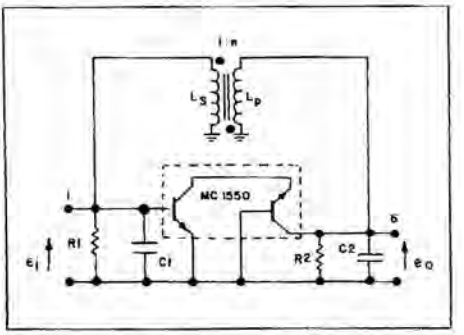


Figura 4.41 Amplificador MC 1 550 com um transformador na malha de realimentação. Verifique que o *C1* produz uma inversão no sinal, o qual é novamente invertido pelo transformador

Isto é, considerando o transformador realimentador como ideal, com uma relação de espiras igual a *n*, o ganho à malha aberta deve ter no *mínimo* um ganho igual à relação de espiras do transformador.

Como um exemplo específico apresentamos, na Fig. 4.42, um oscilador cuja freqüência pode estar entre 5 MHz e 10 MHz.

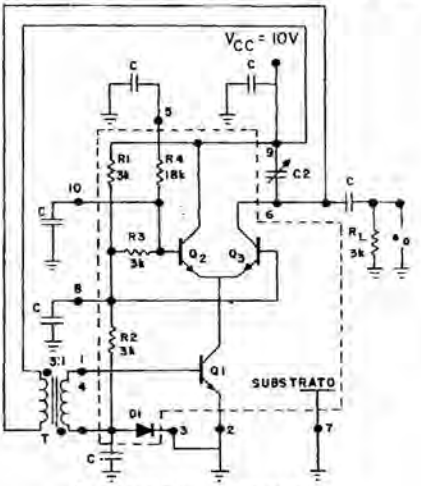


Figura 4.42 Oscilador para a faixa de 5 a 10 MHz usando o MC 1 550 da Motorola

T { 21 ESPIRAS – 7 ESPIRAS
Fio n.º 36 em núcleo T-12-2

$L_p = 1{,}3\ \mu H$

$L_S = 0{,}1\ \mu H$

$C = 0{,}1\ \mu f$

$C_2 = 170\text{-}790\ pF$

Na Fig. 4.43 apresentamos variação da freqüência de oscilação em função do capacitor C_2 o qual é um capacitor variável.

Na Fig. 4.44 apresentamos a tensão de saída (pico a pico) em função da resistência de carga para várias tensões de alimentação.

Finalmente, na Fig. 4.45, é apresentada a curva de variação da freqüência com a temperatura de operação, para tensões de alimentação de 6 e 12 V.

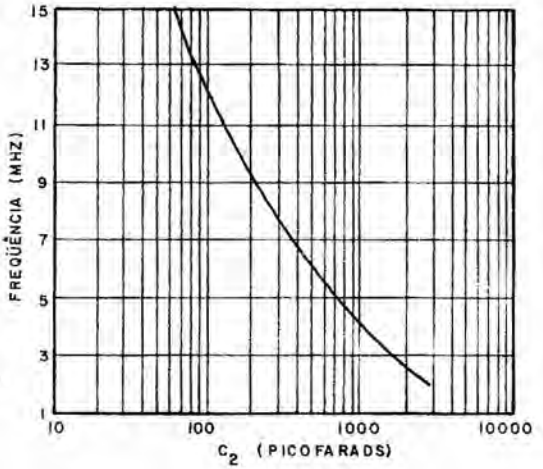


Figura 4.43 Curva de variação de f_o com C_2

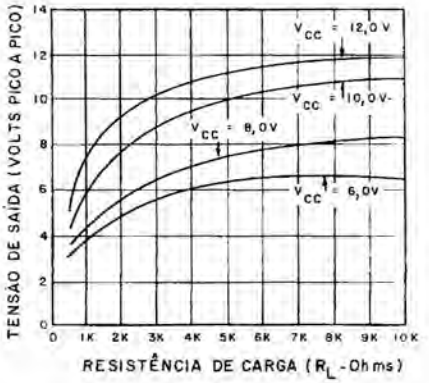


Figura 4.44 Tensão de saída em função da resistência de carga para várias tensões de alimentação

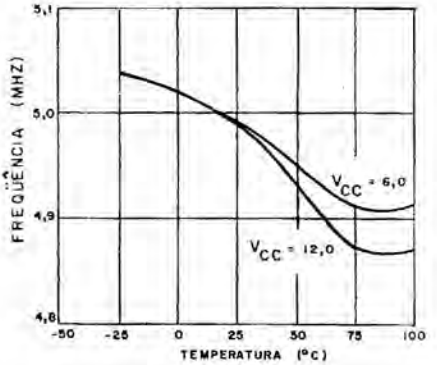


Figura 4.45 Freqüência de operação em função da temperatura para $V_{cc} = +6\,V$ e $V_{cc} = +12\,V$

B. Oscilador usando amplificadores operacionais

No exemplo anterior demos um exemplo detalhado do uso do MC 1 550 no projeto de um oscilador de 5 a 10 MHz. É claro que, usando as mesmas considerações gerais sobre osciladores, estes podem ser projetados usando amplificadores operacionais. Para ilustrar esse fato apresentamos na Fig. 4.46 um oscilador em ponte de Wien, cuja freqüência pode variar de 0,01 HZ a 10 kHz usando o amplificador operacional MCH 2 870 da Motorola.

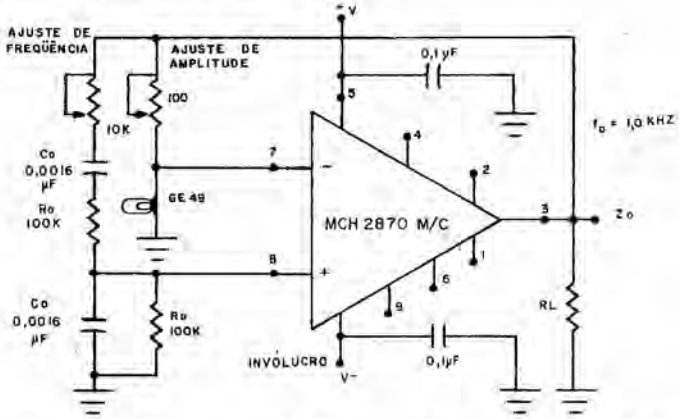


Figura 4.46 Oscilador em ponte de Wien usando o MCH 2 870 da Motorola. Nesse circuito $f_o = 1/2\pi R_o C_o$ e na figura é ilustrado o caso para $f_o = 1{,}0$ kHz

O MCH é um amplificador operacional de potência que pode fornecer uma corrente de carga de, no máximo, $\pm$ 300 mA *CC* (valor típico), sendo ideal para a alimentação de cargas de baixa impedância. Esse amplificador é apresentado em duas versões: uma abrangendo a faixa de temperaturas de uso militar, de −55 °C a +125 °C (MCH 2 870 MR) e a outra abrangendo a faixa de temperaturas de uso comercial, de 0 °C a 75 °C (MCH 2 870 CR).

Observe que a freqüência de oscilação é definida por R_o e C_o $\left(f_o = \dfrac{1}{2\pi R_o C_o}\right)$, sendo indicados, no desenho, os valores correspondentes a $f_o = 1{,}0$ kHz.

4.2.6. Fontes reguladas de alimentação

4.2.6.1. *Generalidades*

A necessidade de fontes reguladas é tão grande, para muitos projetos de eletrônica, que resolvemos abordar, com detalhes, esse assunto, dada a excepcional aplicação de circuitos integrados, no projeto de fontes reguladas.

A Fig. 4.47 ilustra o que normalmente ocorre em uma fonte de alimentação, onde uma tensão não-regulada alimenta o regulador propriamente dito, fornecendo a tensão regulada de saída.

Figura 4.47 Diagrama em blocos de uma fonte de tensão regulada

Neste ponto, para evitar confusão, vamos definir exatamente o que chamamos de regulação.

Dois tipos de regulação são definidos para uma fonte de alimentação, a regulação de linha e a regulação de carga. A regulação de linha, às vezes impropriamente chamada de estabilização, traduz a capacidade da fonte de alimentação em manter a tensão de saída constante, independentemente das flutuações da tensão de entrada. Nesse caso, a carga deve ser mantida constante e, quando nada é mencionado, subentende-se a carga máxima. Geralmente traça-se a curva da variação percentual da tensão de saída $(\Delta V_o/V_o)\%$, em função da variação da tensão de entrada.

A regulação de carga traduz a capacidade da fonte de alimentação em manter a tensão de saída constante, quando a carga varia. Ao se especificar a regulação de carga, a tensão de alimentação deve ser constante, geralmente adotando-se o seu valor nominal. Em geral traça-se a curva de variação percentual da tensão de saída $(\Delta V_o/V_o)\%$, em função da corrente de carga da fonte.

4.2.6.2. Exemplo específico de um regulador de tensão integrado

Podemos agora passar ao estudo dos reguladores de tensão integrados, e, para servir como exemplo, utilizaremos os dados referentes ao regulador de tensão (*voltage regulator*) TBA 281 da Philips, equivalente ao regulador 723C fabricado por outras indústrias(*).

Vamos aproveitar o exemplo, novamente, para familiarizar o leitor com os dados normalmente apresentados em um catálogo. Para isso, apresentamos, com permissão da IBRAPE, os dados principais que constam do catálogo da Philips, acerca do TBA 281, dividindo-o em seções, que serão analisadas posteriormente.

SEÇÃO 1. Regulador de tensão TBA 281

O TBA 281 é um regulador de tensão monolítico, que consiste de um amplificador de referência, compensado quanto à temperatura,

(*) Fairchild μA 723C, Motorola MC 1723C, etc.

um amplificador de erro, um transistor série de passagem, e um circuito limitador de corrente. Transistores série externos de passagem podem ser adicionados, se a corrente de carga exceder o limite máximo. O circuito pode ser usado com limitação ajustável de corrente com desligamento remoto, apresentando baixa corrente quiescente de operação, baixa variação de suas características em relação à temperatura (baixo *drift*) e alta rejeição da ondulação. O TBA 281 pode ser usado com tensões de alimentação positivas ou negativas, como um regulador série, paralelo ou flutuante, na faixa de temperaturas ambientes de 0 a 70 °C. O TBA 281 é equivalente ao 723C.

SEÇÃO II. Dados sucintos de referência

Regulação de linha $V_i = 12$ V a 40 V,	típico 0,1% V_o.
Regulação de carga $I_L = 1$ mA a 50 mA,	típico 0,03% V_o.
Dreno de corrente quiescente $V_i = 30$ V, $I_o = 0$.	típico 2,3 mA.
Faixa de variação da tensão de entrada	9,5 a 40 V.
Faixa de variação da tensão de saída	2,0 a 37 V.
Diferença entre as tensões de entrada e de saída	3,0 a 38 V.

SEÇÃO III. Limitações

Tensões

Tensão de entrada	V_7 max 40 V.
Tensão de alimentação	V_8 max 40 V.
Diferença entre as tensões de entrada e saída	V_{7-6} max 40 V.

Correntes

Corrente de saída	$-I_6$ max 150 mA.
Corrente de saída do amplificador de referência	$-I_4$ max 15 mA.

Dissipação de potência(*)	P_{total} max 800 mW.

Temperaturas

Temperatura ambiente de operação	T_{am} 0 a +70 °C.
Temperatura de armazenamento (storage)	T_{stg} −65 a +150 °C.

SEÇÃO IV. Diagrama do circuito e invólucro (Figs. 4.48 e 4.49)

Indicação dos terminais

1. Sensor de corrente
2. Entrada inversora
3. Entrada não-inversora
4. Tensão de referência (V_{ref})
5. Tensão de alimentação negativa ($-V_N$)

(*)Para operação acima de 25 °C essa especificação deve ser diminuída linearmente, na razão de 6,8 mW/°C

6. Tensão de saida (V_o)
7. Tensão de coletor (V_C)
8. Tensão de alimentação positiva (V_P)
9. Compensação de freqüência
10. Limite de corrente

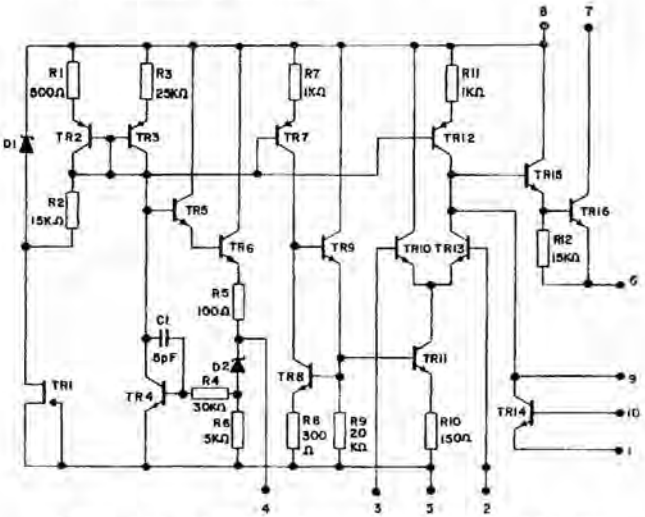


Figura 4.48 Diagrama do circuito elétrico do TBA 281

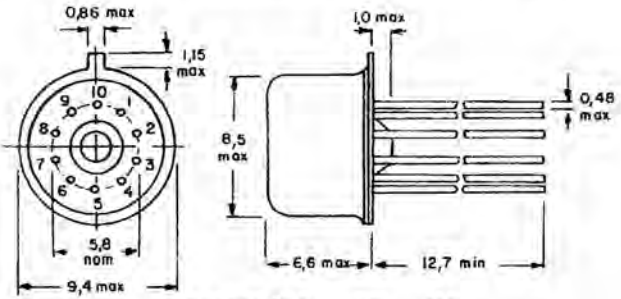
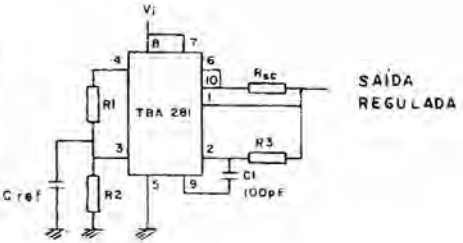


Figura 4.49 Invólucro do TBA 281

Figura 4.50 Regulador básico de baixa tensão (V_o = 2 a 7 V). Performance típica: tensão regulada de saida = 5 V; regulação de linha (ΔV_i = 3 V) = 0,5 mV; regulação de carga (ΔI_L = 50 mA) = 1,5 mV. Para *drift* minimo de temperatura use $R_3 = R_1R_2/(R_1 + R_2)$; R_3 pode ser eliminado, para se ter um gasto menor com componentes (colocar um curto)



SEÇÃO V. Características para: $T_{amb} = 25\,°C$; $V_i = V_P = V_C = 12\,V$; $-V_N = 0\,V$; $V_o = 5\,V$; $I_L = 5\,mA$; $R_{SC} = 0$; $C_1 = 100\,pF$; $C_{ref} = 0$, a menos que seja especificado. (Para o circuito de teste veja as Figs. 4.50, 4.51 e 4.52)

Regulação de linha

para $V_i = 12$ a $V_i = 15\,V$	típico 0,01% V_o
	< 0,1% V_o.
para $V_i = 12$ a $V_i = 40\,V$	típico 0,1% V_o
	< 0,5% V_o.
para $V_i = 12$ a $V_i = 15\,V$ e $T_{amb} = 0$ a $70\,°C$	< 0,3% V_o.

Regulação de carga

para $I_L = 1$ a $I_L = 50\,mA$	típico 0,03% V_o
	< 0,2% V_o.
para $I_L = 1$ a $I_L = 50\,mA$ e $T_{amb} = 0$ a $70\,°C$	< 0,6% V_o.

Rejeição da ondulação (para $f = 50\,HZ$ a $10\,kHz$)

$C_{ref} = 0$	típico 74 dB.
$C_{ref} = 5\,\mu F$	típico 86 dB.

Coeficiente médio de temperatura da tensão de saída

(para $T_{amb} = 0$ a $+70\,°C$)	típico 0,003%/°C
	< 0,015%/°C.

Limite da corrente de curto-circuito

$R_{SC} = 10\,\Omega$; $V_o = 0$	típico 65 mA.
Tensão de referência (V_4)	típico 7,15 V
	6,8 a 7,5 V.

Tensão de ruído na saída (para $B = 100\,HZ$ a $10\,kHz$)

$C_{ref} = 0$	V_n típico 20 μV.
$C_{ref} = 5\,\mu F$	V_n típico 2,5 μV.

Estabilidade a longo prazo

Acima de 1 000 h	0,1%.
Dreno quiescente de corrente (I_p)	
$I_L = 0$; $V_i = 30\,V$	típico 2,3 mA
	< 4,0 mA.
Faixa da tensão de entrada (V_i)	9,5 a 40 V.
Faixa da tensão de saída (V_o)	2,0 a 37 V.
Diferença entre as tensões de entrada e saída ($V_i - V_o$)	3,0 a 38 V.

SEÇÃO VI. Fórmulas para tensões intermediárias de saída

Saída de $+2\,V$ a $7\,V$ (Fig. 4.50) $\qquad V_o = V_{ref}\dfrac{R_2}{R_1 + R_2}$.

Saida de + 7 V a + 37 V (Fig. 4.51) $V_o = V_{ref} \dfrac{R_1 + R_2}{R_2}$.

SEÇÃO VII. Valores dos resistores para tensões de saida padronizadas (Em kΩ).

Tensão de saida positiva	N.º da figura	Saida fixa (± 5%)		Saida ajustável (± 10%)		
		R_1	R_2	R_1	R_o	R_2
+ 3,0	4.50	4,12	3,01	1,8	0,5	1,2
+ 3,6	4.50	3,57	3,65	1,5	0,5	1,5
+ 5,0	4.50	2,15	4,99	0,75	0,5	2,2
+ 6,0	4.50	1,15	6,04	0,5	0,5	2,7
+ 9,0	4.51	1,87	7,15	0,75	1,0	2,7
+ 12	4.51	4,87	7,15	2,0	1,0	3,0
+ 15	4.51	7,87	7,15	3,3	1,0	3,0
+ 28	4.51	21,0	7,15	5,6	1,0	2,0

Vamos agora analisar, cuidadosamente, todas as características apresentadas nas seções anteriores.

Seção I. Nessa seção, o leitor verifica que é apresentada uma breve descrição do TBA 281, focalizando fundamentalmente as possibilidades de aplicação desse circuito integrado.

Seção II. Nessa seção, o fabricante apresenta alguns dados sucintos, e, sendo o TBA 281 um regulador de tensão, os dados referentes às características de regulação são resumidos nessa seção.

Seção III. São apresentados, nessa seção, os valores limites máximos permissíveis, para o TBA 281.

Seção IV. Nas figuras existentes nessa seção são apresentados o diagrama do circuito interno e o invólucro do TBA 281, sendo indicada a finalidade de cada terminal.

Seção V. Nessa seção, são apresentadas as diversas características importantes do TBA 281, devendo-se ressaltar o seguinte:

a) geralmente é apresentado um *valor típico* para cada parâmetro e, logo abaixo deste valor, é indicada a faixa onde normalmente esse valor se situa. Por exemplo, a regulação de linha, para $V_i = 12$ V a $V_i = 15$ V, tem um valor típico de 0,01% V_o e garante-se que esse valor é sempre inferior a 0,1% V_o.

(OBS.: 0,01% V_o significa 0,01% de V_o);

b) observe que R_{SC} é uma resistência colocada em série com os terminais 6 e 10, que estão interligados;

c) note que, no coeficiente de temperatura, se lê o valor típico 0,003%/°C. Isso significa que, para cada °C de variação da temperatura, a tensão de saída varia 0,003% do seu valor;

d) verifique que o termo *estabilidade* nada tem a ver com o termo *regulação*.

— Fig. 4.50. Sugestão para um regulador básico de baixa-tensão (2 a 7 V), utilizando o TBA 281.

Fig. 4.51. Sugestão para um regulador básico de alta-tensão (7 a 37 V), utilizando o TBA 281.

— Fig. 4.52. Nessa figura, é apresentado um divisor resistivo, para ajustar a tensão de saída. Para isso os resistores R_1/R_2 existentes nas Figs. 4.50 e 4.51 devem ser substituídos por esse divisor.

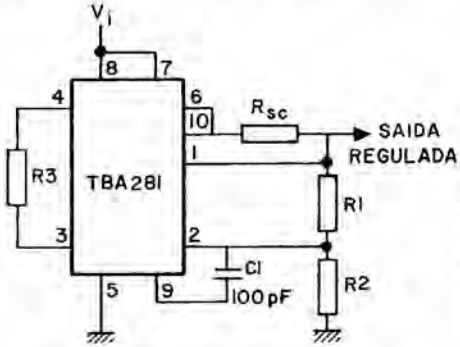


Figura 4.51 Regulador básico de alta-tensão (V_o = 7 a 37 V). Performance típica: tensão regulada de saída = 15 V; regulação de linha (ΔV_i = 3 V) = 1,5 mV; regulação de carga (ΔI_L = 50 mA) = 4,5 mV. Para *drift* mínimo de temperatura use $R_3 = R_1R_2/(R_1 + R_2)$; R_3 pode ser eliminado, para se ter um gasto menor, com componentes

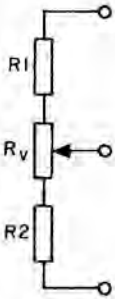


Figura 4.52 Ajustagem da tensão de saída. Para ter uma tensão de saída ajustável, substitua R_1/R_2, nas Figs. 4.50 e 4.51, pelo divisor ilustrado ao lado

Seção VI. Para cada um dos circuitos das Figs. 4.50 e 4.51, são apresentadas, nessa seção, fórmulas que permitem calcular valores intermediários da tensão de saída, em função da tensão de referência V_{ref} e dos resistores R_1 e R_2.

Seção VII. Nessa seção, é apresentada uma tabela contendo os valores dos resistores para fornecer tensões padronizadas de saída.

— Fig. 4.53. Trata-se, simplesmente, da curva de regulação de carga ($\%V_o$), em função de I_o(mA), para diferentes temperaturas (0 °C, 25 °C e 75 °C), para V_i = 12 V, V_o = 5 V e R_{SC} = 0.

Em suma, para as condições especificadas, varia-se a corrente de carga I_o (variando R_L) e verifica-se a variação percentual da tensão de saída em torno de V_o = 5 V.

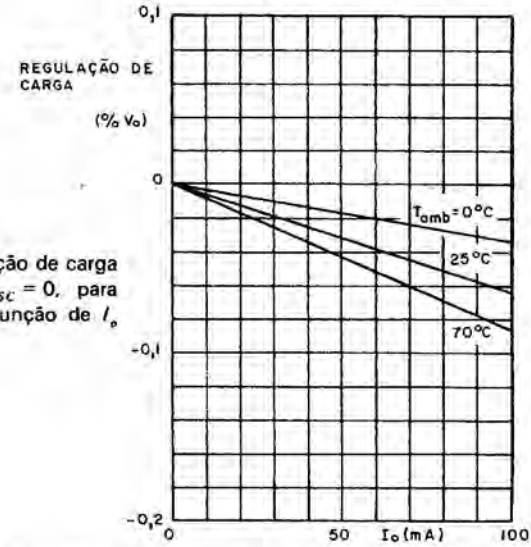


Figura 4.53 Curva de regulação de carga para $V_i = 12$ V, $V_o = 5$ V, $R_{SC} = 0$, para diferentes temperaturas, em função de I_o

— Fig. 4.54. Idem para $R_{SC} = 10\,\Omega$. É claro que a inclusão de R_{SC} piora a regulação, ocasionando maiores variações em V_o.

— Fig. 4.55. Regulação de carga ($\%V_o$), em função de $V_i - V_o$, para $V_o = 5$ V, $I_L = 1$ a 50 mA, $T_{amb} = 25$ °C e $R_{SC} = 0$. Essa curva merece uma explicação mais cuidadosa. V_i é a tensão entre o pino 8 (ou 7 pois esses estão interligados nos circuitos de aplicação) e a terra, e V_o é a tensão de saída (pino 6 quando $R_{SC} = 0$). É claro então que $V_i - V_o$ é a tensão existente entre o coletor e o emissor do transistor TR 16

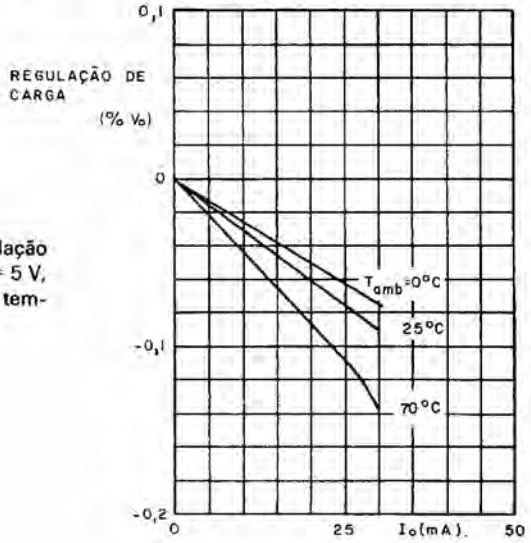


Figura 4.54 Curva de regulação de carga para $V_i = 12$ V, $V_o = 5$ V, $R_{SC} = 10\,\Omega$, para diferentes temperaturas, em função de I_o

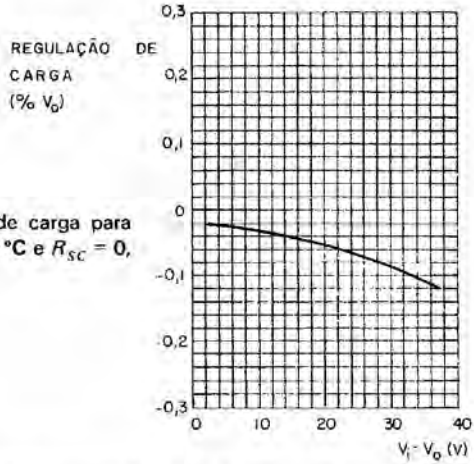


Figura 4.55 Curva de regulação de carga para $V_o = 5$ V, $I_L = 1$ a 50 mA, $T_{amb} = 25$ °C e $R_{SC} = 0$, em função de $V_i - V_o$.

(interno ao circuito integrado) e, portanto, é natural que essa tensão seja especificada para o circuito integrado. De fato, nas especificações limites, o leitor pode verificar que $V_{7\text{-}6}$ foi limitado ao valor máximo de 40 V ($V_i - V_o = V_7 - V_6 = \max 40$ V).

Essa curva dá uma idéia da influência, sobre a regulação de carga, da utilização de valores diferentes para a tensão não regulada V_i. Quanto maior é essa tensão não regulada V_i, pior é a regulação de carga. Por exemplo, para $V_i - V_o = 28$ V, como $V_o = 5$ V (condição imposta no traçado da curva), $V_i = 28 + V_o = 28 + 5 = 33$ V; portanto se usarmos $V_i = 33$ V para gerar a tensão regulada $V_o = 5$ V, com $R_{SC} = 0$, $T_{amb} = 25$ °C, e I_L entre 1 e 50 mA, podemos usar esse gráfico e obter, para $V_i - V_o = 28$ V, a regulação de $-0{,}08\,\%\ V_o$.

— Fig. 4.56. Temos nessa figura a curva da regulação de linha. Para o traçado dessa curva, foi usado $V_o = 5$ V, $I_L = 1$ mA, $T_{amb} = 25$ °C

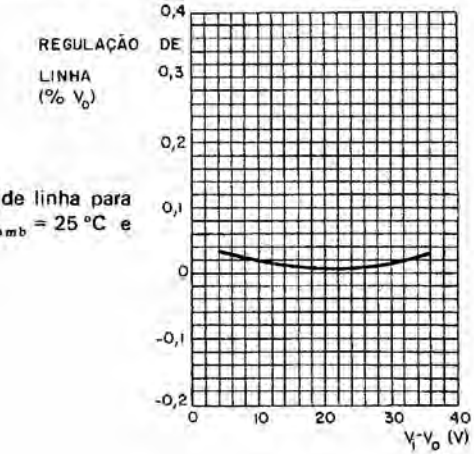


Figura 4.56 Curvas de regulação de linha para $\Delta V_i = 3$ V, $V_o = 5$ V, $I_L = 1$ mA, $T_{amb} = 25$ °C e $R_{SC} = 0$, em função de $V_i - V_o$.

$R_{SC} = 0$ e $\Delta V_i = 3$ V. Ou seja, $\Delta V_i = 3$ V é a variação imposta sobre a tensão V_i; por exemplo, para $V_i - V_o = 20$ V, como $V_o = 5$ V, $V_i = 25$ V; faz-se V_i variar entre 25 V e 28 V ($\Delta V_i = 3$ V) e mede-se a variação de V_o (em torno de 5 V) mantendo I_L, T_{amb} e R_{SC} como foram indicados. Procedendo assim, sobre toda a faixa de V_i, obtém-se o gráfico da Fig. 4.56.

— Fig. 4.57. Nessa curva, é apresentada a máxima corrente de carga permissível, em função de $V_i - V_o$, para $T_{amb} = 25$ °C e $T_{amb} = 70$ °C; observamos que a corrente limite de 150 mA está claramente indicada nessa figura.

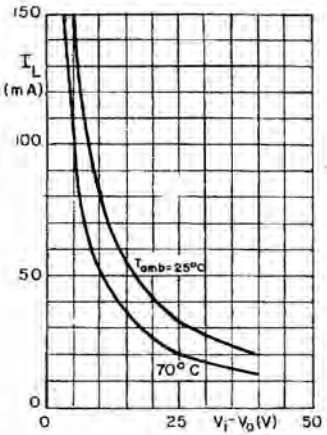


Figura 4.57 Corrente máxima de carga permissível, em função de $V_i - V_o$, para $T_J = 150$ °C, $K_{JA} = 150$ °C/W, sem dissipador de calor

— Fig. 4.58. I_p é a chamada corrente quiescente, e é caracterizada pela condição da corrente de carga ser nula. No caso, foi traçada a curva de I_p, em função de $V_i - V_o$, para $I_L = 0$ e $V_o = V_{ref}$, para 3 temperaturas diferentes $T = 0$ °C, 25 °C e 70 °C.

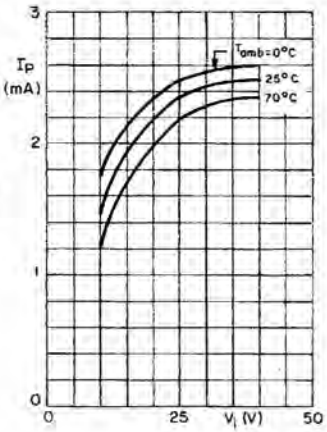


Figura 4.58 Corrente quiescente de operação (*stand-by current*), para $V_o = V_{ref}$ e $I_L = 0$, em função de V_i, para diferentes temperaturas

— Fig. 4.59. Nessa figura, são apresentadas as características de limitação de corrente, tendo sido traçado o gráfico de variação de V_o com a corrente de carga, para $V_i = 12$ V e $R_{SC} = 10\,\Omega$. Considere por exemplo a temperatura de 25 °C; quando a corrente de carga atinge o valor de 65 mA a tensão de saída cai bruscamente a zero, protegendo a fonte regulada.

— Fig. 4.60. Nessa figura é apresentada a variação da resistência de saída (em ohm), em função da freqüência, para $V_i = 12$ V, $V_o = 5$ V,

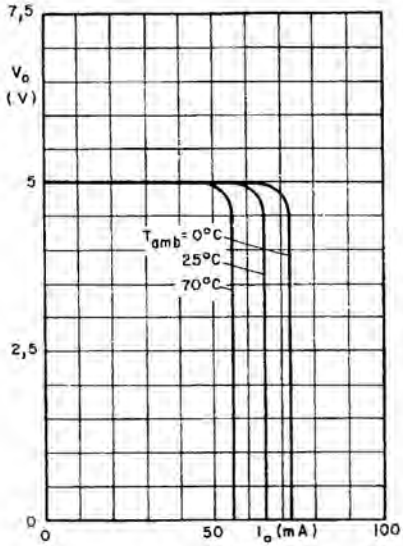


Figura 4.59 Características de limitação de corrente para $V_i = 12$ V e $R_{SC} = 10\,\Omega$ para diferentes temperaturas

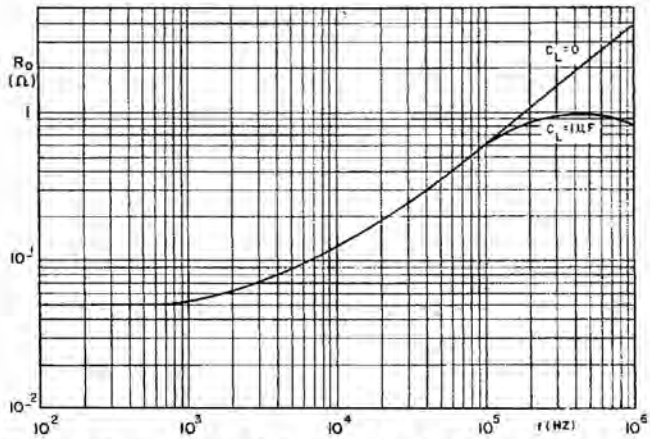


Figura 4.60 Resistência de saída da fonte, em função da freqüência, para $C_L = 0$ e $C_L = 1\,\mu$F (capacitores de carga) mantendo-se $V_i = 12$ V, $V_o = 5$ V, $I_L = 50$ mA, $T_{amb} = 25$ °C e $R_{SC} = 0$

$I_L = 50$ mA, $T_{amb} = 25$ °C e $R_{SC} = 0$, para dois valores de capacitância de carga ($C_L = 0$ e $C_L = 1\ \mu$F).

OBSERVAÇÃO

No catálogo da Philips, três outras curvas são fornecidas, a saber, a tensão sensora, que faz o controle da limitação de corrente, e as respostas transitórias para variações bruscas na corrente de carga, e na tensão de entrada V_i.

4.2.6.3. *Exemplos de fontes reguladas usando o TBA* 281

Podemos agora estudar algumas fontes reguladas, construídas usando o TBA 281.

Os circuitos das Figs. 4.50 e 4.51 são dois exemplos iniciais. O primeiro para V_o entre 2 e 7 V, e o segundo para uma tensão de saída entre 7 e 37 V.

Observemos que, em ambos os exemplos, foi especificada a regulação de carga do seguinte modo:

a) fonte de 2 a 7 V – regulação de carga ($\Delta I_L = 50$ mA) = 1,5 mV (para $V_o = 5$ V);

b) fonte de 7 a 37 V – regulação de carga ($\Delta I_L = 50$ mA) = 4,5 mV (para $V_o = 15$ V),

ou seja, a carga foi variada apenas até 50 mA garantindo, em ambos os casos, as regulações especificadas.

Agora observemos os limites máximos especificados na Sec. III. Vemos que a corrente *máxima* especificada é de $|I_L|_{max} = 150$ mA (corrente no terminal 6). Portanto é claro que *sem destruir* o circuito integrado, podemos passar dos 50 mA especificados para as duas partes. Apenas a regulação de carga poderá ser diferente.

Observando também a curva da Fig. 4.57 vemos que podemos chegar até ao valor máximo de 150 mA. (Somente medindo é que podemos saber a regulação esperada).

Finalmente, devemos pensar na possibilidade de utilizar o mesmo TBA 281 para fontes que ultrapassem a *corrente limite* de 150 mA. Para isso, entretanto, temos que usar *transistores externos*, como foi sugerido na Sec. I, que deve ser lida novamente pelo leitor. As Figs. 4.61 e 4.62 ilustram como proceder com as fontes de baixa e alta-tensão, com as correntes maiores que 150 mA.

4.2.6.4. *Projeto de fontes reguladas usando amplificadores operacionais*

No capítulo sobre amplificadores operacionais, estes foram utilizados para a realização de amplificadores, mas esses mesmos amplificadores operacionais podem ser usados, vantajosamente, no projeto de reguladores de tensão de alta precisão. A alta impedância de entrada,

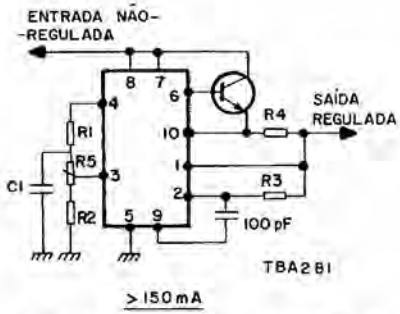


Figura 4.61 Fonte de baixa tensão (2 V a 7 V), usando o TBA 281, para correntes maiores que 150 mA, usando um transistor externo

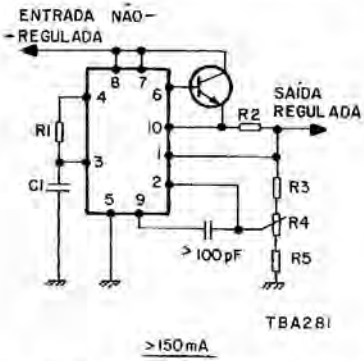


Figura 4.62 Fonte de alta-tensão (7 a 37 V), usando o TBA 281, para correntes maiores que 150 mA, usando um transistor externo

baixas tensões de *offset* e baixo *drift* térmico dão uma excelente performance aos reguladores de tensão usando amplificadores operacionais.

Na Fig. 4.63, apresentamos um circuito típico de aplicação de um amplificador operacional em um circuito regulador de tensão, usando o amplificador μA 709C da Fairchild já por nós estudado.

Nesse circuito observamos o seguinte:

a) o amplificador μA 709C serve como isolador entre o diodo de referência e a saída do circuito;

b) um seguidor de emissor (Q_1), na saída, permite fornecer uma corrente maior que a possível usando somente o μA 709C;

c) o transistor Q_2 limita a corrente que alimenta a base de Q_1, quando a corrente de saída excede 100 mA, protegendo o circuito; o limite de corrente pode ser ajustado variando o resistor R_4 (veja que a corrente de saída, ao passar em R_4, produz uma queda de tensão entre a base e o emissor de Q_2);

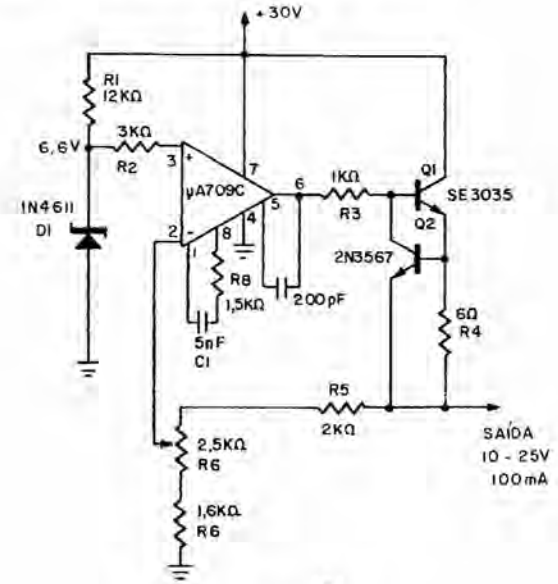
d) a tensão de saída é variada entre 10 e 25 V por meio do potenciômetro R_6;

e) se a fonte serve apenas para fornecer uma corrente de carga menor que 10 mA, podemos usar o μA 709C sozinho, sem necessidade de Q_1, Q_2, R_3 e R_4.

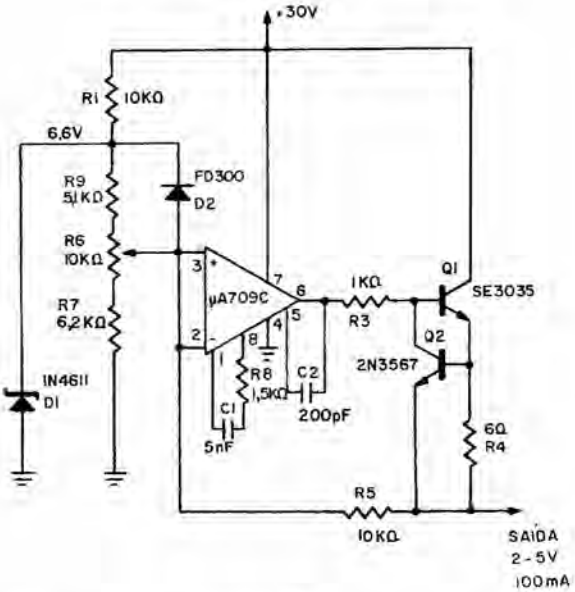
Como complemento, apresentamos, na Fig. 4.64, uma fonte usando componentes existentes no mercado nacional, sugerindo ao leitor montá-la e determinar todas as características importantes.

Os seguintes comentários podem ser feitos a respeito do circuito da Fig. 4.64.

a) O resistor R_2 permite ajustar, para 5 mA, a corrente de polarização do diodo Zener de referência.



(a)



(b)

Figura 4.63 Uso do amplificador μA 709C em uma fonte regulada de tensão. (a) Tensão de saída maior que a tensão Zener de referência; (b) Tensão de saída menor que a tensão Zener de referência. Cortesia da Fairchild Semiconductor

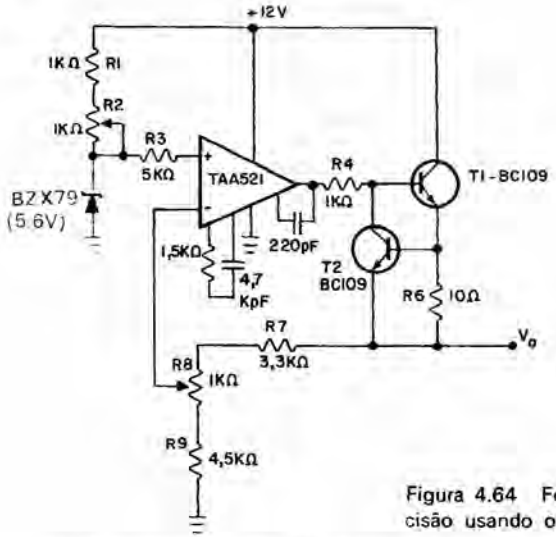


Figura 4.64 Fonte regulada de alta precisão usando o TAA 521 (10 V, 40 mA)

b) O resistor R_8 permite ajustar a tensão de saída entre 9 e 11 V.

c) O transistor T_1 permite usar a fonte até 40 mA de saída, o que é muito além dos 10 mA permissíveis na saída do TAA 521.

d) O resistor R_4 é usado para limitar a corrente do amplificador operacional em 10 mA.

e) O resistor R_6 e o transistor T_2 agem na limitação da corrente total da fonte em 60 mA, protegendo o circuito.

4.3. APLICAÇÃO DE CIRCUITOS INTEGRADOS NO PROJETO DE CIRCUITOS DIGITAIS

No Cap. 3 apresentamos uma recordação sobre circuitos digitais, visando à apresentação das diversas famílias de circuitos integrados digitais.

Naquela oportunidade, apresentamos o funcionamento dos *gates* AND, OR, NAND e NOR e chamamos a atenção que, em uma família, existem, além desses *gates*, outros circuitos, como registradores de deslocamento (*shift-registers*), *flip-flops*, etc. Portanto quando de uma aplicação, devemos, imediatamente, estudar o problema em questão e verificar se existe um circuito integrado simples, que apresente o comportamento digital desejado; quando isso ocorre temos apenas que usar o circuito integrado escolhido, observando as indicações dadas pelos fabricantes.

Entretanto na grande maioria dos casos, verifica-se que vários circuitos integrados digitais devem ser interligados para que o conjunto apresente um determinado comportamento digital. Essa síntese de

circuitos digitais faz parte dos currículos de engenharia, de modo que vamos apresentar apenas alguns exemplos simples de aplicação.

4.3.1. Uso de circuitos digitais básicos isolados

Esse é o caso em que o comportamento digital que se deseja pode ser realizado por um circuito integrado simples. Então, é claro que basta utilizar o circuito integrado em questão, atentando para as especificações existentes no catálogo. Portanto julgamos conveniente, neste momento, analisar as características dos circuitos digitais mais comuns, procurando analisar as especificações apresentadas pelos fabricantes, em seus catálogos.

4.3.1.1. *"Gates" em geral*

Como exemplo, vamos considerar o caso do circuito FJH 111, o qual está indicado na Tab. 3.1, onde é ilustrado o fato do mesmo ser fabricado por várias indústrias. Vamos analisar cuidadosamente o catálogo da Philips, procurando, a cada momento, introduzir as definições e explanações necessárias.

O circuito FJH 111 é um circuito duplo, com 2 *gates* NAND de 4 entradas; trata-se de um circuito monolítico da família TTL, idealizado para o projeto de equipamentos digitais de velocidade média e apresentado em um invólucro dual-em-linha com 14 terminais.

Nas Figs. 4.65 e 4.66 são apresentados o invólucro e o diagrama lógico do FJH 111.

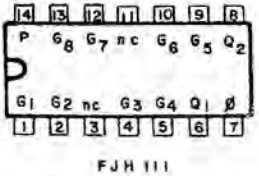


Figura 4.65 Invólucro do FJH 111 (dual-em-linha com 14 terminais)

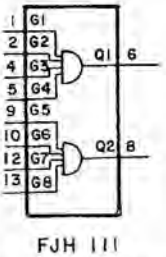


Figura 4.66 Diagrama lógico do circuito integrado FJH 111. Como se vê trata-se de um circuito duplo com 2 *gates* NAND com 4 entradas

Dados sucintos de referência do FJH 111

a) Tensão de alimentação $V_p = 5{,}0 \pm 5\%$ V.
b) Faixa de temperatura ambiente de operação $T_{amb} = 0$ a $+70$ °C.
c) *Fan-out CC* de saída (em toda a faixa de temperatura) $N_a \geq 10$.

d) Tempo médio de retardo na propagação (*fan-out* = 10; T_{amb} = 25 °C) — t_{pd} (típico) 13 ns.

e) Margem de ruído *CC* (em toda a faixa de temperatura) — $M_L \begin{cases} > 0{,}4\ \text{V} \\ \text{típico } 1{,}0\ \text{V.} \end{cases}$

f) Consumo médio de potência (por *gate*) (temperatura ambiente = 25 °C) — P_{m} (típico) 10 mW.

Vamos, de imediato, analisar esses dados sucintos de referência apresentados no catálogo.

Os dados *a*, *b* e *f* são auto-explicativos, sendo apenas necessário mencionar que o consumo médio de potência (*f*) é indicado para *apenas um* dos *gates* que compõem o FJH 111.

Vamos agora analisar o que entendemos por *fan-in* e *fan-out* de um *gate*.

O número de entradas de um *gate* é chamado de *fan-in* e para o caso do FJH 111 cada um dos *gates* tem um *fan-in* igual a 4 (4 entradas).

O *fan-out* precisa ser estudado com mais cuidado. Geralmente em um sistema digital vários *gates* são interligados e geralmente a saída de um *gate* alimenta (comanda) vários outros *gates*. Ora, é evidente que, por exemplo, quando a saída de um *gate* está no estado alto (1) ele fornece corrente para todas as entradas dos *gates* que está comandando. A Fig. 4.67 ilustra esse fato.

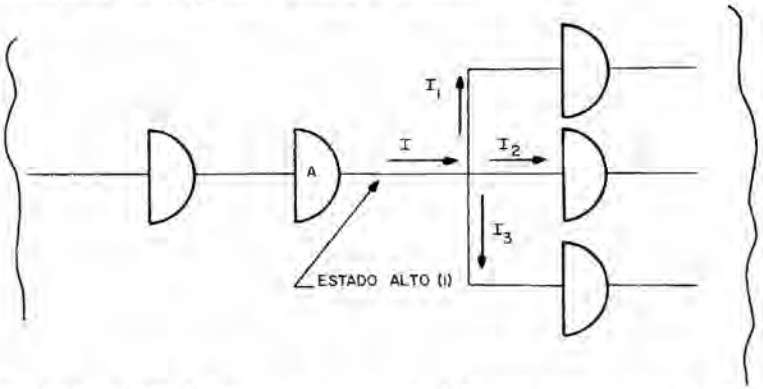


Figura 4.67 O *gate* A quando está no estado 1 fornece corrente para as entradas de todos os *gates* conectados à sua saída

É claro então que deve haver um número máximo de *gates* que podem ser alimentados pelo *gate* em questão, sem ultrapassar as suas limitações de corrente. Ao número máximo de *gates* que podem ser alimentados por um dado *gate* da mesma família chamamos de *fan-out* do *gate*. Como as correntes de diferentes famílias são geralmente diferentes, quando as famílias são misturadas deve-se verificar a correspondência entre as correntes para saber o *fan-out* do *gate* considerado.

No caso do FJH 111 é especificado um *fan-out* (de 0 a 70 °C) maior ou igual a 10.

Para o tempo médio de retardo na propagação (item d) é especificado o valor típico $t_{pd} = 13$ ns. Observe que é especificada a carga imposta ao *gate* (*fan-out* = 10) e a temperatura de operação.

Finalmente, no item (e) é especificada a margem de ruído do *gate* que explicaremos a seguir.

Na Fig. 4.68 apresentamos a resposta de um *gate* inversor quando o mesmo é comandado de modo a ir sua saída do estado 1 para o estado 0.

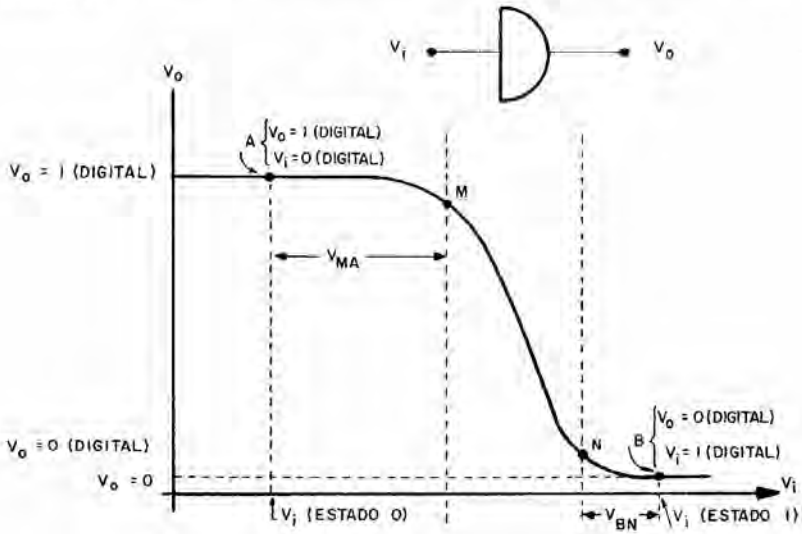


Figura 4.68 Margem de ruído de um *gate*

Vemos que quando a entrada V_i está no estado digital 0 (e portanto V_o está no estado digital 1) o ponto de operação é o ponto A. Se começamos a aumentar V_i, ao ser atingido o *ponto de transição M* o *gate* será comandado para o ponto B. Daí chamarmos a diferença de potencial entre os pontos M e A (V_{MA}) de *margem de ruído para o nível* 0 *na entrada*. Da mesma forma se V_i está no estado digital 1 (e portanto V_2 está no estado digital 0) o ponto de operação é o ponto B, e se a tensão V_i for diminuída a partir de B, ao ser atingido o *ponto de transição N* o *gate* mudará de estado. Daí a diferença de tensão entre os pontos B e N (V_{BN}) ser chamada de *margem de ruído para o nível* 1 *na entrada*.

No catálogo é especificado, para a margem de ruído *CC*, na faixa de temperatura de 0 a + 70 °C, o valor típico de 1,0 V, sendo indicado que essa margem é sempre maior que 0,4 V (não é especificado se é

para a entrada 0 ou 1 e, portanto, supõe-se que seja a condição mais desfavorável).

Também são fornecidos no catálogo da Philips os *valores máximos limites para o FJH* 111, conforme segue:

Tensão de alimentação	V_p	max = 7,0 V.
Tensão de saída	V_Q	max = 5,5 V.
Tensão de entrada	V_G	0 a 5,5 V.
Pico negativo da tensão de entrada	V_{GM}	max = 2 V.
Temperatura de armazenamento	T_{stg}	−55 a + 150 °C.
Temperatura ambiente de operação	T_{amb}	0 a + 70 °C.

Um fato importante a observar é que apresentamos, até agora, apenas um resumo das características do FJH 111. Na realidade, o catálogo da Philips ainda apresenta uma tabela com as características estáticas e dinâmicas de tensões, correntes e tempos de retardo na propagação, de modo que o leitor que necessitar maiores detalhes deve consultá-lo.

Finalizando apresentamos alguns comentários que facilitarão ao leitor uma consulta ao catálogo da Philips.

a) Observe a Fig. 4.66 e verifique que a Philips chama os terminais de entrada pela letra G e os termos de saída pela letra Q. Portanto V_G significa tensão de um terminal de entrada e V_Q tensão do terminal de saída.

b) Muitas vezes um determinado valor de corrente é indicado como negativo. Lembre da convenção adotada em quadripolos de que a corrente convencional que sai de um terminal é negativa. A Fig. 4.69 ilustra esse fato.

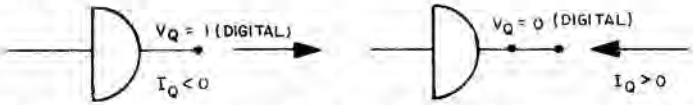


Figura 4.69 Convenção de corrente. Quando $V_Q = 1$ (digital), a corrente de carga estará saindo do *gate* e será negativa $I_Q < 0$; quando $V_Q = 0$ (digital), a corrente de carga estará entrando no *gate* e será positiva

c) As abreviaturas max e min significam valores máximo e mínimo das grandezas representadas.

d) A abreviatura *sc* significa *short-circuit* (curto-circuito), portanto, I_{Qscmin} significa corrente mínima de saída, com a saída em curto-circuito.

e) O terminal P (terminal 14) é onde a tensão de alimentação é aplicada; portanto a tensão V_p é a tensão de alimentação e I_p é a corrente que é fornecida pela fonte de alimentação.

O leitor deve, neste ponto, fazer uma pausa, obter um catálogo de circuitos integrados digitais e verificar todos os *gates* existentes em cada uma das famílias de circuitos integrados digitais, observando

a existência de *gates* AND, OR, NAND, NOR, inversores, expansores, etc.

4.3.1.2. "*Flip-flops*"

Os *flip-flops* são multivibradores biestáveis com os quais os leitores já devem estar familiarizados sob o ponto de vista eletrônico.

Na Fig. 4.70 apresentamos um *flip-flop* onde existem duas entradas S (*set* = aciona) e R (*reset* = rearma) e duas saídas, uma Q e outra Q', onde Q' é o complemento de Q.

Figura 4.70 *Flip-flop RS* onde R (*reset*) é comando para rearmar o *flip-flop* (fazer $Q = 0$) e S (*set*) é o comando para armar o *flip-flop* (fazer $Q = 1$). Lembre que Q e Q' são variáveis complementares, isto é, se $R = 0$, $R' = 1$ e vice-versa

Vamos chamar Q_t o estado da saída Q em um dado instante, e Q_{t+1} o estado dessa mesma saída após a aplicação de valores determinados de S e R.

Na Tab. 4.5 apresentamos o comportamento do *flip-flop RS*.

Tabela 4.5 Funcionamento do *flip-flop RS*; as colunas da esquerda indicam as combinações possíveis de R e S. Q_t é o valor de Q antes da aplicação dos valores de R e S, colocados à esquerda, e Q_{t+1} é o valor de Q após a aplicação desses valores

Referência	R	S	Q_t	Q_{t+1}
1	0	0	0	0
2	0	0	1	1
3	0	1	0	1
4	0	1	1	1
5	1	0	0	0
6	1	0	1	0
7	1	1	0	Não permitida
8	1	1	1	Não permitida

Observe, por exemplo, as linhas 1 e 2, que são ambas linhas para $R = S = 0$. Na linha 1, $Q_t = 0$ e $Q_{t+1} = 0$, isto é, o valor de Q era 0 e continuou em 0. Na linha 2, $Q_t = 1$ e $Q_{t+1} = 1$, isto é, o valor de Q era 1 e continuou 1. Portanto sempre que se aplica $R = S = 0$, o *flip-flop RS* não muda o seu estado.

Nas linhas 3 e 4 temos o caso $R = 0$ e $S = 1$ e vemos que nos dois casos $Q_{t+1} = 1$, isto é, sempre que $R = 0$ e $S = 1$ o *flip-flop* apresenta $Q = 1$.

As linhas 5 e 6 correspondem a $R = 1$ e $S = 0$, isto é, a condição de rearme do *flip-flop*. Vemos que nos dois casos $Q_{t+1} = 0$, isto é, a saída Q assume sempre valor 0 quando $R = 1$ e $S = 0$.

Finalmente, as linhas 7 e 8 correspondem a duas situações não permitidas para os *flip-flops RS*. Em outras palavras não se deve permitir que R e S sejam iguais a 1 simultaneamente em um *flip-flop RS*.

É claro que essa tabela pode ser simplificada tomando o aspecto da Tab. 4.6, a qual é a usualmente apresentada para os *flip-flops RS*.

Tabela 4.6 Tabela de funcionamento do *flip-flop RS*

R	S	Q	Q'
0	0	Não muda	Não muda
0	1	1	0
1	0	0	1
1	1	Não permitida	

Conforme o leitor verifica, os *flip-flops* são elementos cujo comportamento depende não só dos estados atuais da entrada, como também de estados anteriores, servindo como elemento de memória.

Existem outros tipos de *flip-flops* além do *flip-flop RS*. Um outro tipo extremamente utilizado é o chamado *flip-flop JK* cujo comportamento é apresentado na Tab. 4.7.

Tabela 4.7 Tabela de funcionamento do *flip-flop JK*

J	K	Q_t	Q_{t+1}
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

O leitor verifica que para o *flip-flop JK* é possível entrar simultaneamente com J e K ambos iguais a 1, e nesse caso sempre $Q_{t+1} = Q'_t$ (verifique esse fato nas duas últimas linhas da tabela).

Existem outros tipos de *flip-flops* mas não achamos necessário estudar todos eles para a finalidade do nosso livro. É conveniente apenas saber da existência de *flip-flops* tipo D, tipo T, etc.

Na realidade a tecnologia integrada é tão flexível que os fabricantes apresentam *flip-flops* com um desempenho bastante completo. Por exemplo, um *flip-flop JK* pode apresentar terminais R e S para

"armar" e "rearmar" o *flip-flop*, um terminal C para relógio (*clock*), etc, permitindo uma grande versatilidade no uso do dispositivo.

Na Fig. 4.71 são apresentadas as duas partes que compõem o MC 2 023, um *flip-flop* JK duplo da Motorola, com indicação dos seus terminais.

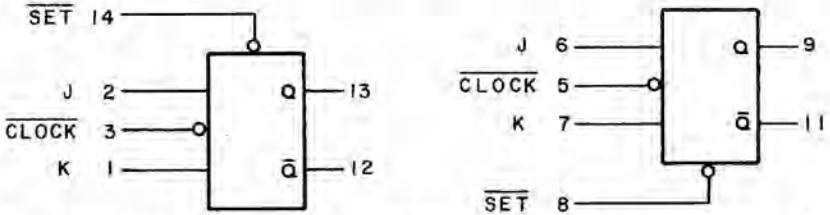


Figura 4.71 Identificação dos terminais dos dois *flip-flops* que constituem o MC 2 023 da Motorola

Esses *flip-flops* realizam a função JK e são comandados apenas durante a descida do pulso do relógio. São circuitos integrados encapsulados em invólucros dos tipos plano e dual-em-linha, cerâmico e plástico, projetados para uma freqüência de operação da ordem de 70 MHz (típico).

Muitas vezes não dispomos diretamente de um *flip-flop*, mas dispomos dos *gates* básicos (NAND, NOR, etc.). É possível construir um circuito *flip-flop* utilizando esses *gates*.

Na Fig. 4.72 apresentamos a interligação de dois *gates* tipo NAND, constituindo um *flip-flop* RS.

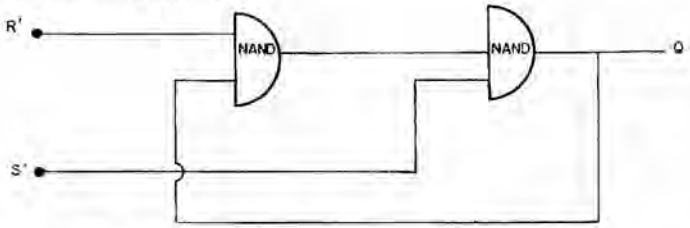


Figura 4.72 *Flip-flop RS* formado por *gates* NAND

Observe que na entrada estão representados R' e S' (complementos de R e S). Deixamos a cargo do leitor atribuir valores específicos a R e S e verificar que o circuito funciona como um *flip-flop* RS.

4.3.2. Uso de circuitos digitais básicos associados

Na seção anterior, nosso principal objetivo foi apresentar alguns circuitos integrados básicos para o projeto de sistemas digitais. Em geral, bem poucos casos correspondem à utilização de um circuito integrado simples. Vamos apresentar agora dois exemplos específicos,

um de uma função digital puramente combinacional, e outro de um circuito digital seqüencial.

4.3.2.1. *Exemplo de projeto de um circuito digital combinacional*

Suponhamos que A, B e C são três variáveis digitais e que queremos uma função f de A, B e C tal que a Tab. 4.8 seja satisfeita.

Tabela 4.8 Exemplo de um projeto; queremos um circuito digital de forma que a função f de A, B e C satisfaça a tabela acima

Referência	A	B	C	f
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	0

Podemos facilmente verificar que essa função não corresponde a nenhum dos *gates* simples anteriormente apresentados.

Um modo simples para obtermos a função desejada, é observar cada uma das linhas em que a função é igual a 1 e escrever uma expressão que force isso a ocorrer. Por exemplo, para a linha 1, $A = 0$, $B = 0$ e $C = 1$ e queremos $f = 1$. Portanto se f tiver uma parcela $f_1 = A' B' C$ para $A = 0$, $B = 0$ e $C = 1$ teremos $A' = 1$, $B' = 1$ e $C = 1$ e, portanto,

$$f_1 = 1 \cdot 1 \cdot 1 = 1.$$

Vejamos a próxima linha em que $f = 1$. Isso ocorre para $A = 0$, $B = 1$, $C = 1$ (linha 3). Portanto se fizermos $f_3 = A' B C$, f_3 será igual a 1, para $A = 0$, $B = 1$, $C = 1$, pois nesse caso $A' = 1$, $B = 1$, $C = 1$.

Analogamente, devemos ter $f_5 = A B' C$ para a linha cinco e $f_6 = A B C'$ para a linha 6.

É claro então que a função f desejada deve ser dada por

$$f = f_1 + f_3 + f_5 + f_6 = A' B' C + A' B C + A B' C + A B C'.$$

A primeira idéia é evidentemente compor logo a função f usando circuitos integrados. Se assim procedêssemos teríamos o circuito esquematizado na Fig. 4.73.

Nesse caso são precisos 3 inversores, 4 *gates* AND com 3 entradas e 1 *gate* OR com 4 entradas. Observe o uso dos inversores para a obtenção de A', B' e C'.

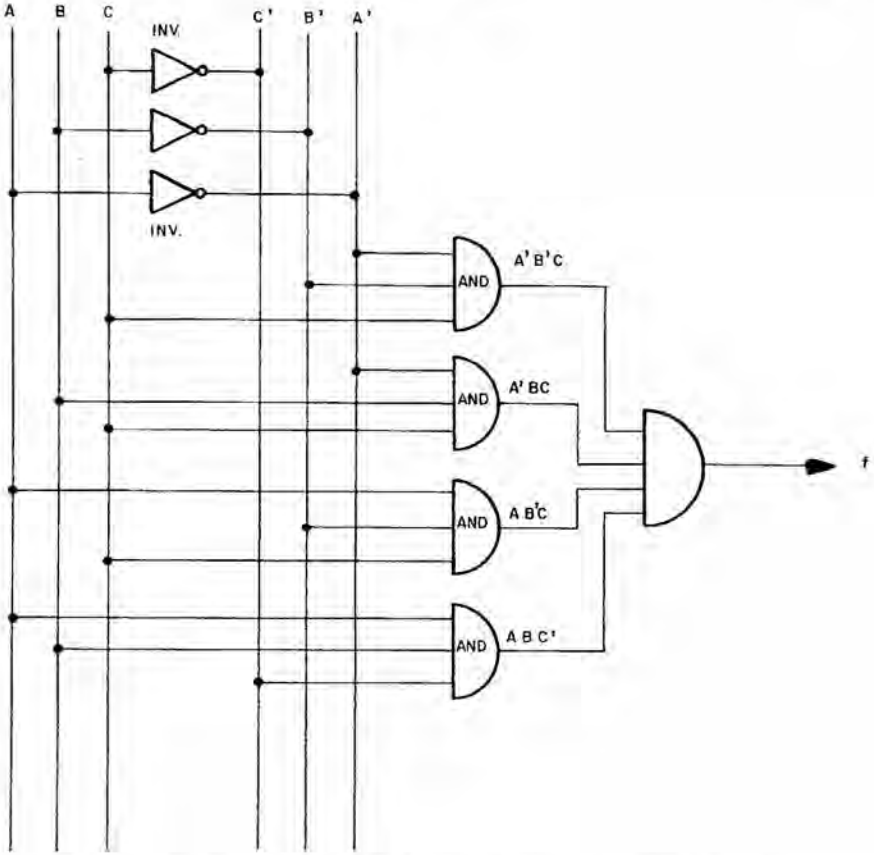


Figura 4.73 Obtenção da função *f* do exemplo, sem simplificação alguma

Vamos agora *simplificar* a função *f* antes de realizá-la com *gates*. Voltemos à expressão anterior de *f*.

$$f = A'B'C + A'BC + AB'C + ABC'$$

De acordo com o teorema 3, da Tab. A.4, do Apêndice A

$$x + x = x.$$

Portanto podemos repetir o 1.º termo da soma, entre o 2.º e 3.º termos, o que não alterará a expressão.

$$f = A'B'C + A'BC + A'B'C + AB'C + ABC',$$
$$f = A'C(B + B') + B'C(A + A') + ABC'$$

mas $B + B' = 1$ e $A + A' = 1$ (T4, Tab. A.4), e portanto

$$f = A'C + B'C + ABC';$$
$$f = (A' + B')C + ABC',$$

tendo em vista o teorema de De Morgan (T1i, Tab. A.4)

$$A' + B' = (AB)'$$

e portanto

$$f = (AB)'C + ABC'.$$

Na Fig. 4.74 apresentamos essa função realizada com *gates*.

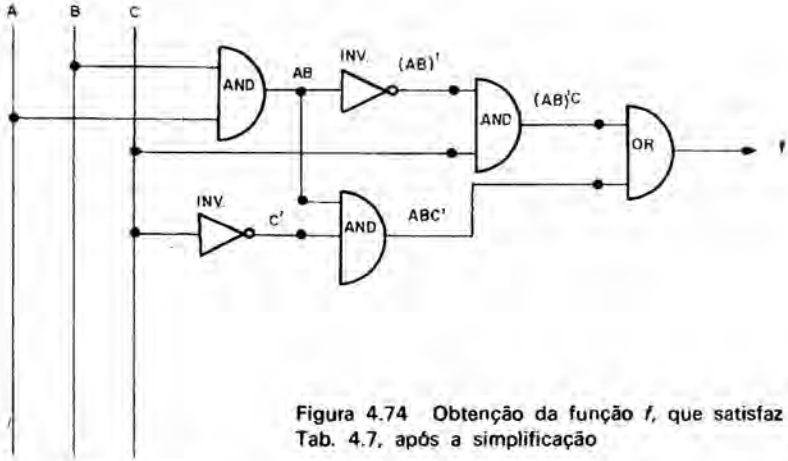


Figura 4.74 Obtenção da função *f*, que satisfaz a Tab. 4.7, após a simplificação

Observe que precisamos de 2 inversores, 3 *gates* AND com 2 entradas, e um *gate* OR com 2 entradas, o que conduz a um circuito mais confiável, por ter menos ligações (menos entradas) e ser mais econômico.

Aparentemente poderíamos agora consultar um catálogo de circuitos integrados e escolher os que serão utilizados. Entretanto dificilmente encontramos nos catálogos *gates* AND e *gates* OR. De fato, a grande maioria dos *gates* existentes são *gates* tipo NAND e NOR. Acontece é que é possível construir qualquer função usando apenas *gates* NAND ou apenas *gates* NOR.

Temos que verificar então como transformar o circuito inicial para outro usando apenas um desses tipos de *gates*. Para tal recordemos antes alguns fatos importantes.

A Fig. 4.75 ilustra novamente o comportamento das funções AND, OR, NAND e NOR, considerando x_1 e x_2 duas variáveis digitais.

Inicialmente vamos ver como *inverter* usando apenas *gates* NAND. Ligando os terminais x_1 e x_2 de um circuito AND teremos $x_1 = x_2 = x$ e, portanto, $f = x_1' + x_2' = x' + x' = x'$, o que significa que o *gate* estará funcionando como um inversor. Da mesma forma, um *gate* NOR pode ser usado como inversor pois, se $x_1 = x_2 = x$, $f = x_1'x_2' = x' \cdot x' = x'$. Ambos os casos são ilustrados na Fig. 4.76 (a) e (b), respectivamente.

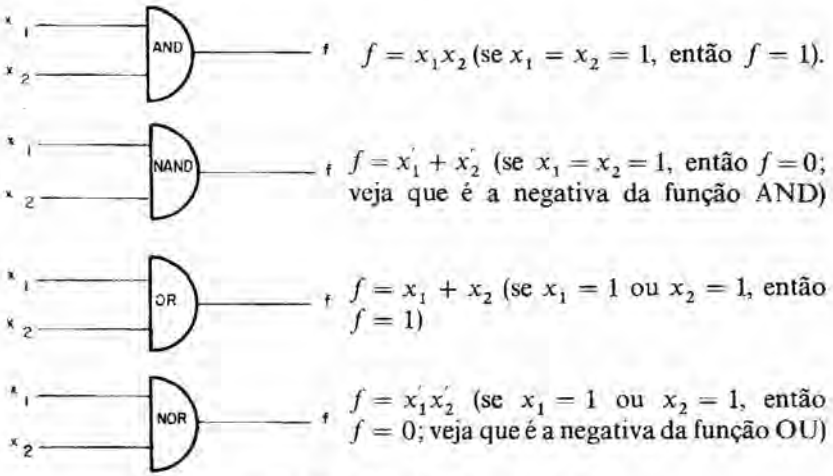


Figura 4.75 Funções digitais básicas

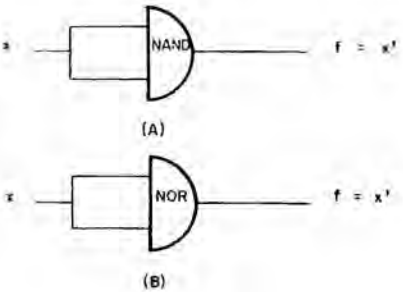


Figura 4.76 (a) *Gate* NAND ligado como inversor; (b) *gate* NOR ligado como inversor

Vejamos agora como usar *gates* NAND em lugar de *gates* AND. Na Fig. 4.77(a), temos um *gate* AND e, na Fig. 4.77(b), dois inversores (que podem ser 2 circuitos NAND com as entradas ligadas) estão colocados em série com o circuito AND o que não altera o comportamento global – há uma dupla inversão.

Na Fig. 4.77(c) o circuito AND e um inversor são identificados como um circuito NAND e, finalmente, na Fig. 4.77(d) o inversor foi realizado usando também um circuito NAND, conforme foi explicado anteriormente.

Portanto sempre que tivermos circuitos AND podemos usar somente circuitos NAND. De modo inteiramente análogo se mostra que os circuitos OR podem ser substituídos completamente por circuitos NOR.

Finalmente, vamos ilustrar um artifício muito importante. Na Fig. 4.78(a) apresentamos um *gate* AND seguido de um inversor e na Fig. 4.85(b) um *gate* OR onde os inversores foram colocados em cada entrada do *gate*.

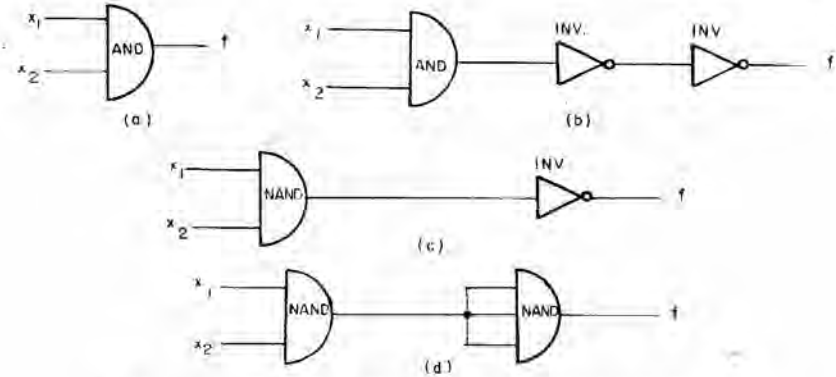


Figura 4.77 Uso de circuitos NAND em lugar de circuitos AND

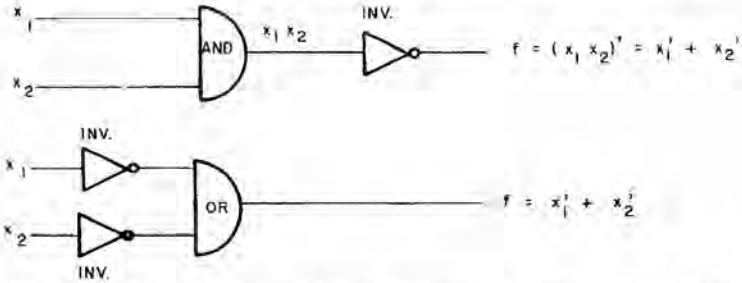


Figura 4.78 Ilustração do fato de que os inversores podem ser deslocados da saída para a entrada, se invertermos o tipo de *gate*

Verifique que nos dois casos $f_1 = x_1' + x_2'$, isto é, um inversor que está na saída de um *gate* pode ser substituído por inversores na entrada do *gate desde que se mude o tipo de "gate"* — era AND, e passou para OR.

Na Fig. 4.79 é apresentado outro exemplo em que os inversores são deslocados *mudando-se* o tipo de *gate*.

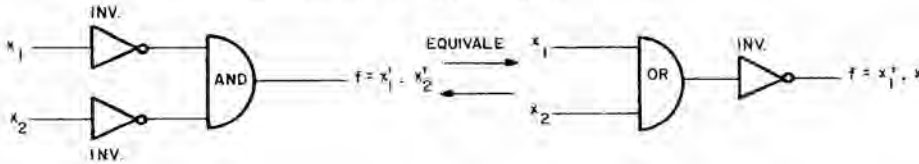


Figura 4.79 Outro exemplo de deslocamento dos inversores com a devida troca do tipo de *gate*

Podemos agora de posse de todas essas informações, retornar à função f da Fig. 4.74 e realizá-la usando apenas *gates* tipo NAND.

Na Fig. 4.80 redesenhamos o circuito da Fig. 4.74, introduzindo pares de inversores em série, o que obviamente não altera a função f.

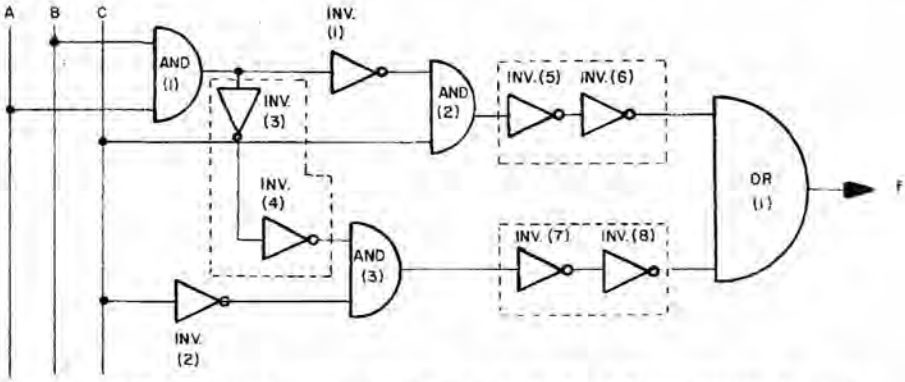


Figura 4.80 Primeira transformação do circuito da Fig. 4.81: introdução de pares de inversores em série

Observando-se a Fig. 4.80 notamos o seguinte:

a) os inversores 1 e 3 (INV. 1 e INV. 3) podem ser substituídos por um único inversor;

b) os inversores 6 e 8 (INV. 6 e INV. 8) podem ser transferidos para a saída do circuito OR, mudando-se esse *gate* de tipo OR para tipo AND.

Procedendo desse modo obtemos a Fig. 4.81.

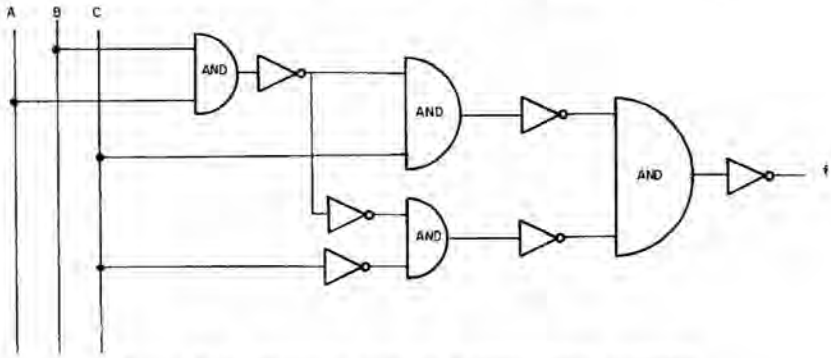


Figura 4.81 Diagrama após as transformações sugeridas

A seguir os circuitos AND seguidos por inversores podem ser simplesmente substituídos por circuitos NAND, conforme é ilustrado na Fig. 4.82.

Entretanto já verificamos que os inversores podem ser realizados utilizando apenas *gates* NAND. A Fig. 4.83 apresenta o diagrama lógico completo para a função *f*, utilizando apenas *gates* NAND.

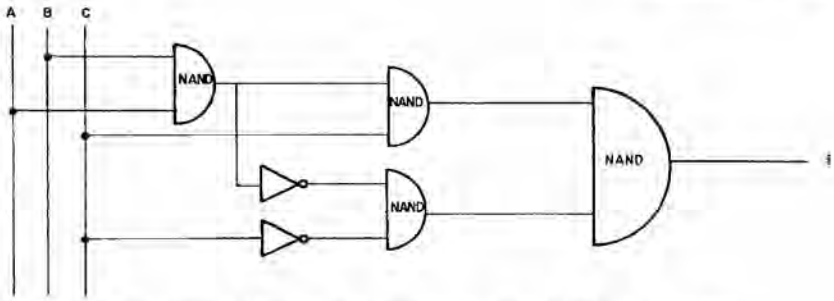


Figura 4.82 Diagrama final contendo *gates* NAND e inversores

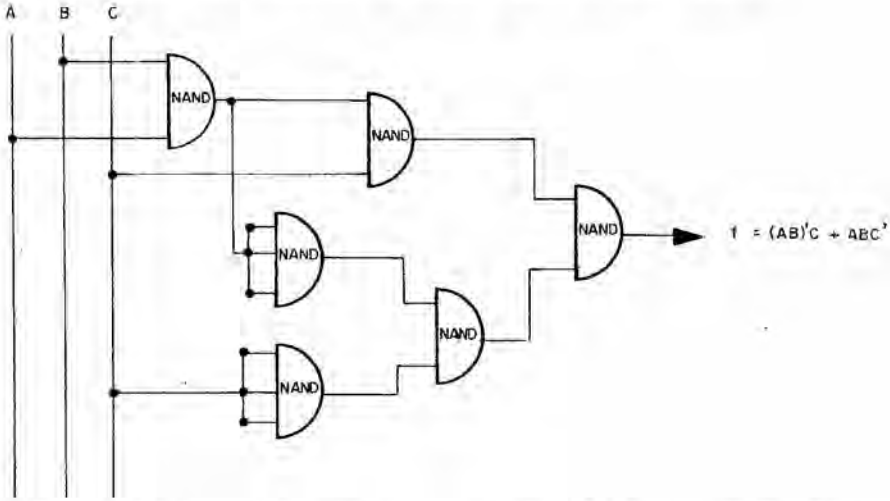


Figura 4.83 Diagrama lógico final para a realização da função $f = (AB)'\ C + ABC'$

Suponhamos agora, para completar o exemplo, que disponhamos dos seguintes circuitos integrados.

FJH 101 – *gate* NAND simples com 8 entradas.
FJH 111 – *gate* NAND duplo com 4 entradas.
FJH 121 – *gate* NAND triplo com 3 entradas.
FJH 131 – *gate* NAND quádruplo com 2 entradas.

A Fig. 4.84 apresenta os esquemas dos *gates* FJH 111 e FJH 131 e a Fig. 4.85 ilustra a realização do circuito com apenas um FJH 111 e um FJH 131.

É importante notar que há outras possibilidades para realizar a função f, quando se dispõe dos circuitos FJH 101, FJH 111, FJH 121 e FJH 131, tendo sido apresentada apenas *uma das possibilidades*. Deixamos como exercício para o leitor, verificar outras maneiras de

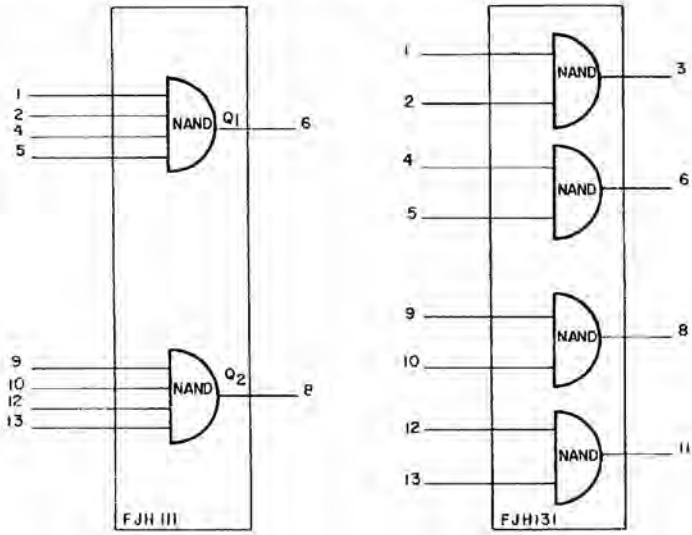


Figura 4.84 Esquema dos *gates* NAND FJH 111 e FJH 131

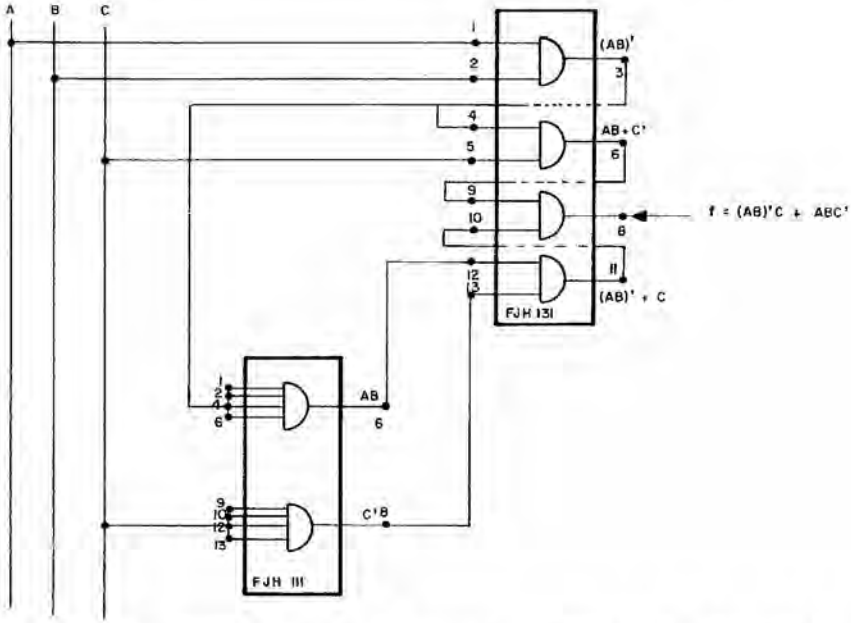


Figura 4.85 Realização da função *f* do exemplo utilizando um *gate* FJH 111 e um *gate* FJH 131

realizar a função f, e comparar os resultados, para ver qual a realização mais simples e mais econômica.

Antes de passarmos para outro exemplo de projeto, vamos fazer vários comentários importantes.

1. Verificamos que, após a função f ter sido obtida, foi feita uma simplificação da mesma. Geralmente, no projeto de um sistema digital, estamos lidando com várias variáveis digitais e com várias funções de saída, que devem ser otimizadas *simultaneamente*. Existem cursos especiais nos currículos de engenharia (teoria da comutação) que tratam dos métodos de projeto de sistemas digitais, sendo estudada amplamente a simplificação das funções. Evidentemente tal estudo foge ao escopo deste livro.

2. Mesmo quando se chega às funções digitais já simplificadas, existe o problema da passagem para o circuito elétrico real, isto é, a escolha dos circuitos integrados e interligações entre os mesmos. Normalmente, existem vários meios de compor, fisicamente, o sistema e deve-se procurar a solução que alie dois importantes aspectos, isto é, custo e confiabilidade. (Note que cada entrada representa uma solda a mais o que diminui a confiabilidade do sistema).

3. Observe que uma mesma função digital pode ser constituída com *gates* de qualquer das famílias de circuitos integrados já estudadas. No exemplo anterior, usamos os circuitos FJH 101, FJH 111, FJH 121 e FJH 131, que são da família TTL de circuitos integrados da Philips. Lembremos que, ao se escolher a família, ficam definidos parâmetros como o tempo de retardo na propagação, a potência consumida, etc.

4.3.2.2. *Projeto de um registro de deslocamento* ("*shift register*")

Vamos, agora, projetar um registro de deslocamento com 4 *bits* utilizando *flip-flops* do tipo *RS*, comandado por um pulso de relógio (*clock*).

Em outras palavras, queremos um conjunto de 4 *flip-flops RS*, no qual, quando o pulso de relógio chega ($C = 1$), o valor que está na entrada X é transferido para o 1.º *flip-flop* (Q_1), o que está em Q_1 é transferido para o 2.º *flip-flop* (Q_2) e assim, sucessivamente, isto é, o que está em cada entrada vai sendo deslocado para a direita, a cada pulso do *clock*.

A Fig. 4.86 ilustra o esquema do *shift register* desejado.

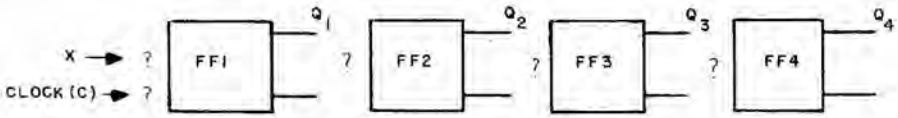


Figura 4.86 *Shift register* de 4 *bits*, formado por 4 *flip-flops RS*. O que está na entrada X deve ser deslocado para a direita, a cada pulso do clock

O nosso problema, então, é descobrir que estrutura lógica de *gates* deve interligar X, C, $FF1$, $FF2$, $FF3$ e $FF4$, para que o conjunto funcione como um registro de deslocamento.

Basta um pouco de atenção para vermos que, se em um *flip-flop*, $S = CX$ e $R = CX'$, o que está na entrada desse *flip-flop* (X) aparecerá na saída (Q) sempre que $C = 1$. Verifiquemos se isso de fato ocorre, observando a Fig. 4.87, onde apresentamos um *flip-flop RS*, com $R = CX'$ e $S = CX$, e a respectiva tabela de funcionamento.

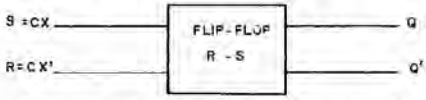


Figura 4.87 *Flip-flop RS* onde $S = CX$ e $R = CX'$

	C = 0			C = 1		
X	S	R	Q	S	R	Q
0	0	0	Não muda	0	1	0
1	0	0	Não muda	1	0	1

Vemos que, quando $C = 1$, o que estava na entrada X aparece, exatamente, na saída Q.

Como o deslocamento (*shift*) deve ser contínuo a partir do *flip-flop* 1 para a direita, o que temos a fazer é simplesmente considerar para o *flip-flop* 1 a entrada como X, para o *flip-flop* 2 a entrada como Q_1, para o *flip-flop* 3 a entrada como Q_2 e para o *flip-flop* 4 a entrada como Q_3. A Fig. 4.88 ilustra o que se obtém.

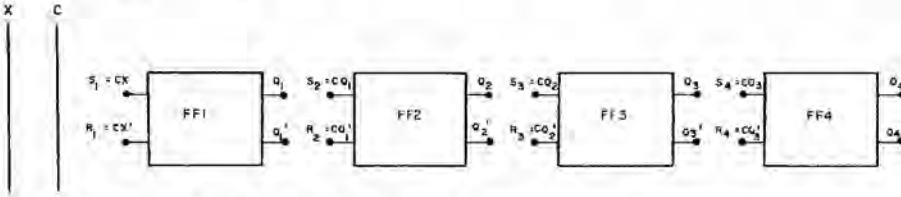


Figura 4.88 A saída de cada *flip-flop* multiplicada por C deve alimentar a entrada para o *flip-flop* seguinte

Introduzindo, agora, *gates* AND, para gerar os produtos, e um inversor, para obter X', podemos desenhar o circuito completo, como na Fig. 4.89.

Esse circuito representa o diagrama lógico do *shift register* desejado. Deixamos a cargo do leitor transformar o circuito para utilizar exclusivamente *gates* NAND, supondo que estão disponíveis os mesmos *gates* anteriores (FJH 101/131), e fazer um desenho completo, usando os *gates* necessários e mostrando todas as ligações.

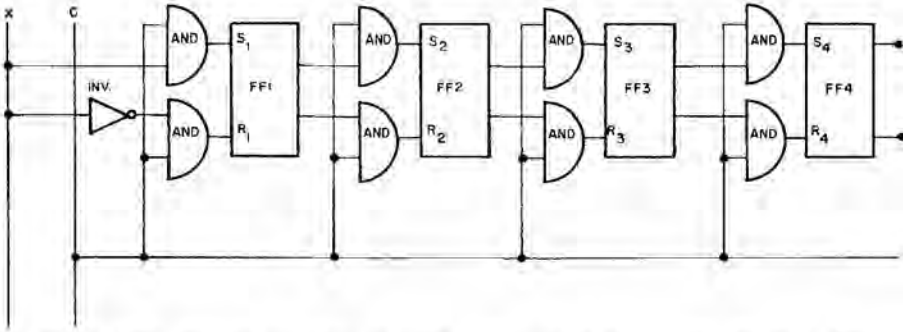


Figura 4.89 Circuito completo do *shift register* de 4 *bits* usando *flip-flops RS*

Lembramos que os *flip-flops RS* podem também ser feitos usando os *gates* mencionados.

4.3.3. Uso de circuitos integrados digitais complexos (MSI, LSI, VLSI)

No Cap. 1 verificamos o extraordinário avanço da tecnologia de circuitos integrados, analisando a possibilidade da integração de sistemas e subsistemas completos em uma única pastilha, ou em várias pastilhas interligadas. Naquela oportunidade, mencionamos o acumulador 3 800 da Fairchild que é um exemplo de um circuito com integração em alta escala (LSI), contendo aproximadamente 200 *gates*. No campo digital, o projeto de sistemas complexos tem evoluído extraordinariamente com o uso do MSI, LSI e VLSI, possibilitando montagens extremamente compactas e confiáveis. Evidentemente, não podemos, neste livro, nos aprofundar nesse assunto, mas o leitor deve ter em mente que quase todos os grandes projetos digitais utilizam esses blocos, salientando-se memórias de acesso randômicos (RAM), unidades aritméticas, registradores, memórias apenas de leitura (ROM), lógica completa de voltímetros digitais, multiplexadores de 4, 6 e 8 canais, conversores análogo-digitais e vice-versa, acumuladores, etc.

5 PROBLEMAS PRÁTICOS ENCONTRADOS NO USO DE CIRCUITOS INTEGRADOS

5.1. USO DE CIRCUITOS IMPRESSOS

Suponhamos que o leitor possua o diagrama de um circuito e tenha obtido os componentes necessários para a sua montagem. Em condições precárias evidentemente poderíamos pensar em, por exemplo, apanhar uma chapa isolante, fazer os furos para todos os componentes, inclusive para os circuitos integrados, e pelo lado inferior da chapa isolante efetuar todas as conexões utilizando cabinhos.

Não precisamos explicar ao leitor as deficiências dessa montagem, quando comparada com um circuito impresso devidamente preparado.

Portanto para um teste preliminar podemos proceder como mencionamos anteriormente, mas para uma montagem mais confiável, e mais apresentável, é imprescindível alguma forma de ligação impressa.

Muitas vezes podemos adquirir os componentes para um dado circuito, incluindo a chapa impressa para a sua montagem; mas se isso não for possível teremos mesmo que ou encomendar em uma fábrica pequena o circuito impresso em questão (a preço e prazos de entrega exorbitantes) ou então produzir o nosso próprio circuito impresso. Por esse motivo abordamos, no Apêndice A, a produção de circuitos impressos para equipamentos de *entretenimento*, dando todos os detalhes práticos para uma fabricação simples.

5.2. USO DE SOQUETES PARA CIRCUITOS INTEGRADOS

Um modo bastante prático para a montagem de um circuito integrado é a utilização de *soquetes*, de modo análogo ao utilizado para transistores. A diferença básica é que, tendo os circuitos integrados um maior número de terminais, e dependendo do caso, possuindo formas diferentes (por exemplo, dual-em-linha), os soquetes são mais sofisticados do que os utilizados para transistores.

Na Fig. 5.1 ilustramos vários tipos de soquetes utilizados para a montagem de circuitos integrados.

Como ilustração apresentamos na Fig. 5.2 um exemplo onde circuitos integrados dual-em-linha estão montados em soquetes

A esta altura o leitor deve estar conjecturando sobre o que é mais conveniente, usar soquetes ou montar diretamente os circuitos inte-

5 PROBLEMAS PRÁTICOS ENCONTRADOS NO USO DE CIRCUITOS INTEGRADOS

5.1. USO DE CIRCUITOS IMPRESSOS

Suponhamos que o leitor possua o diagrama de um circuito e tenha obtido os componentes necessários para a sua montagem. Em condições precárias evidentemente poderíamos pensar em, por exemplo, apanhar uma chapa isolante, fazer os furos para todos os componentes, inclusive para os circuitos integrados, e pelo lado inferior da chapa isolante efetuar todas as conexões utilizando cabinhos.

Não precisamos explicar ao leitor as deficiências dessa montagem, quando comparada com um circuito impresso devidamente preparado.

Portanto para um teste preliminar podemos proceder como mencionamos anteriormente, mas para uma montagem mais confiável, e mais apresentável, é imprescindível alguma forma de ligação impressa.

Muitas vezes podemos adquirir os componentes para um dado circuito, incluindo a chapa impressa para a sua montagem; mas se isso não for possível teremos mesmo que ou encomendar em uma fábrica pequena o circuito impresso em questão (a preço e prazos de entrega exorbitantes) ou então produzir o nosso próprio circuito impresso. Por esse motivo abordamos, no Apêndice A, a produção de circuitos impressos para equipamentos de *entretenimento*, dando todos os detalhes práticos para uma fabricação simples.

5.2. USO DE SOQUETES PARA CIRCUITOS INTEGRADOS

Um modo bastante prático para a montagem de um circuito integrado é a utilização de *soquetes*, de modo análogo ao utilizado para transistores. A diferença básica é que, tendo os circuitos integrados um maior número de terminais, e dependendo do caso, possuindo formas diferentes (por exemplo, dual-em-linha), os soquetes são mais sofisticados do que os utilizados para transistores.

Na Fig. 5.1 ilustramos vários tipos de soquetes utilizados para a montagem de circuitos integrados.

Como ilustração apresentamos na Fig. 5.2 um exemplo onde circuitos integrados dual-em-linha estão montados em soquetes

A esta altura o leitor deve estar conjecturando sobre o que é mais conveniente, usar soquetes ou montar diretamente os circuitos inte-

apresentam, é a possibilidade de maus contatos em alguns dos terminais do circuito integrado; o leitor deve lembrar que podemos estar, por exemplo, usando um circuito integrado com 24 terminais e que todos esses devem ter um contato firme com o soquete. Por outro lado, soldar um circuito integrado de muitos pinos, exige alguma prática para não destruir o circuito integrado por aquecimento excessivo.

Industrialmente falando, veremos que os dois tipos de montagens são comercialmente utilizados, dependendo da filosofia adotada pela companhia e do tipo do circuito em questão.

Evidentemente, a manutenção de um equipamento é, geralmente, mais simples, quando são usados soquetes, pois um circuito integrado supostamente defeituoso pode ser facilmente substituído por outro. É fácil imaginar que, retirar um circuito integrado, por exemplo, de 16 terminais diretamente soldados à uma placa impressa deve ser um problema razoavelmente complicado. Esse detalhe é abordado na Sec. 5.4 que trata da soldagem de circuitos integrados.

5.3. TÉCNICAS DE INSERÇÃO E RETIRADA DE CIRCUITOS INTEGRADOS EM SOQUETES E PLACAS IMPRESSAS

5.3.1. Uso de ferramentas especiais

No momento de colocar um circuito integrado em um soquete ou, diretamente, em um circuito impresso, o leitor pode encontrar algumas dificuldades de ordem prática como resultado do grande número de terminais do circuito integrado.

Para facilitar a inserção e a retirada de circuitos integrados, existem alguns dispositivos no mercado, como uma ferramenta que tem um aspecto semelhante a um "pregador", de forma que quando se pressiona a parte superior a parte inferior se abre (como em um pregador) e se encaixa no corpo do circuito integrado o qual é então extraído ou colocado na placa impressa ou no soquete.

5.3.2. Corte inclinado dos terminais de um circuito integrado

Consideremos, por exemplo, um circuito dual-em-linha, que deva ser introduzido em um soquete ou, diretamente, em um circuito impresso, para a devida solda. Evidentemente, como todos os terminais do circuito integrado possuem o mesmo tamanho, todos esses terminais deverão entrar ao mesmo tempo no soquete ou na chapa impressa; basta haver qualquer desalinhamento de um terminal para não se conseguir introduzir o circuito integrado facilmente.

Para evitar isso, um artifício utilizado é o de cortar os terminais do circuito integrado desigualmente, na forma de uma rampa, de modo que o terminal mais comprido penetre primeiro no furo do soquete

ou chapa impressa. A Fig. 5.3 ilustra o corte inclinado dos terminais de um circuito integrado dual-em-linha.

É claro que o corte sugerido deve ser bastante pequeno para evitar uma diminuição muito grande do terminal o que poderia trazer problemas de contato (no caso do uso de soquetes) ou problemas de aquecimento excessivo durante a operação de solda.

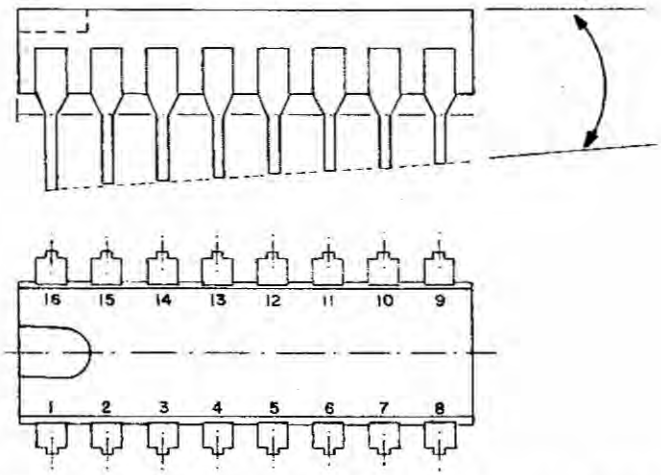


Figura 5.3 Corte inclinado dos terminais de um circuito integrado. Nesse exemplo os terminais 1 e 16 seriam os primeiros a serem introduzidos; a seguir o 2 e o 15, o 3 e o 14 e assim sucessivamente até penetração total do circuito integrado

5.4. SOLDAGEM DE CIRCUITOS INTEGRADOS

Para a soldagem de circuitos integrados o leitor deve usar um ferro da ordem de 30 W com uma ponta fina e utilizar uma solda de boa qualidade. Caso essa solda contenha *fluxo* não devemos esquecer de limpar cuidadosamente o circuito impresso quando acabar a montagem pois os fluxos utilizados são muito ativos e podem alterar as propriedades da chapa impressa.

A operação de solda deve ser rápida para não danificar o componente por efeito de temperatura e o leitor deve lembrar as mesmas regras que já aprendeu com relação a soldas, como não colocar a solda no ferro de soldar e depois encostá-lo em duas "partes frias" a serem soldadas. As superfícies é que são aquecidas com o ferro e a solda colocada nas superfícies quentes, efetuando a conexão.

Vamos agora abordar um problema que geralmente exige perícia e paciência. Suponhamos que um dado circuito integrado de um circuito está *aparentemente defeituoso*, mas não temos certeza absoluta e, conseqüentemente, não queremos danificar o componente. Como

retirar um circuito dual-em-linha, cujos 16 pinos estão soldados diretamente na chapa impressa?

Logo ao tentar, verificamos o que acontece. Inicialmente o ferro é encostado em um terminal, fundindo a solda; em seguida passamos para o 2.º terminal, 3.º, etc. e aí verificamos, com pesar, que o 1.º terminal já está de novo soldado!

A retirada de um circuito integrado intacto é realmente difícil a menos que o leitor disponha de uma ferramenta especial.

Uma dessas ferramentas é constituída por um tubo acionado por uma mola como ilustra a Fig. 5.4; inicialmente "arma-se" o sistema, comprimindo a mola *M* até que o pino *P* encaixe na ranhura *R*. Quando esta é liberada pressionando-se o botão *B*, o êmbolo *E* se desloca fazendo o vácuo na região *V*, sendo então a solda fundida aspirada para essa região.

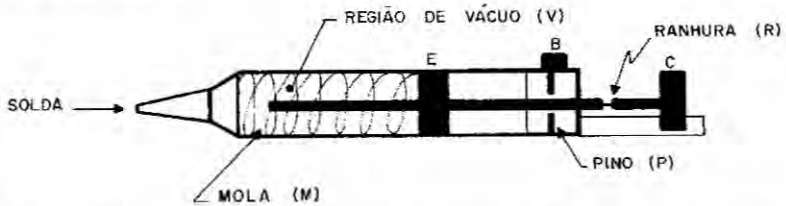


Figura 5.4 Diagrama esquemático de um "aspirador de solda" (*tin-cleaner*)

A aplicação dessa ferramenta é bastante simples e é ilustrada na Fig. 5.5.

O ferro de soldar toca na solda a ser desfeita e, logo que essa se funde, o operador aperta o botão *B*, aspirando a solda fundida para dentro do tubo. Essa operação é repetida para cada terminal do circuito integrado conseguindo-se retirar o circuito integrado intacto do circuito.

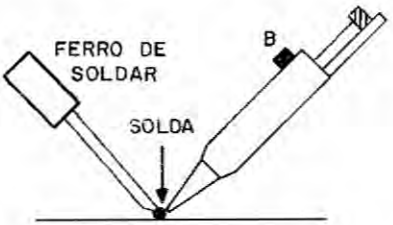


Figura 5.5 Aplicação do *tin-cleaner* na aspiração da solda fundida pelo ferro de soldar

Evidentemente, quando não se faz questão de retirar o circuito integrado intacto, o modo mais prático é cortar, de imediato, com um alicate, todos os terminais, retirando logo o corpo do circuito integrado. A seguir, aquece-se cada ponto de solda e puxa-se cada um dos pinos que ficaram presos na placa impressa.

5.5. CONSIDERAÇÕES TÉRMICAS SOBRE CIRCUITOS INTEGRADOS

Com relação aos problemas térmicos, os circuitos integrados apresentam algumas características marcantes, quando comparados com o caso de componentes discretos(*).

Inicialmente devemos lembrar que, em uma minúscula pastilha de silício, foram fabricados transistores, resistores, etc. Portanto não se pode mais pensar na junção real entre o coletor e a base porque, numa mesma pastilha, podem existir vários transistores e, portanto, várias junções.

Por outro lado, o silício é um bom condutor de calor e, portanto, dadas as minúsculas dimensões da pastilha de silício, praticamente toda a pastilha pode ser considerada como estando a uma mesma temperatura, isto é, como uma superfície isotérmica.

Com base nestes argumentos, o que se faz é considerar a "junção" entre a pastilha (que se supõe estar a uma temperatura "média") e a base de montagem, ou o invólucro do circuito integrado.

A Fig. 5.6 ilustra para o caso de um circuito integrado com invólucro tipo *TO* à referida junção.

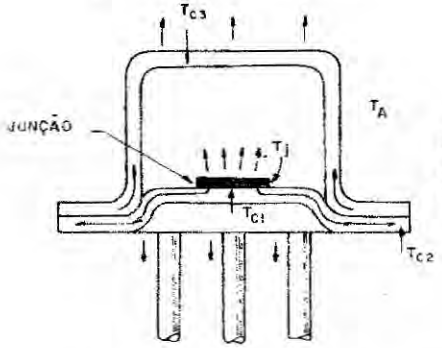


Figura 5.6 Ilustração da junção entre a pastilha de silício (em preto) e a base de montagem

O calor gerado na pastilha atravessa a "junção" entre a pastilha e a base de montagem e atinge o invólucro e os terminais do circuito integrado, sendo daí irradiado para o meio ambiente.

Chamando

T_A = temperatura ambiente,
T_J = temperatura média da pastilha,
P = potência total sendo dissipada na pastilha,
K_{JI} = resistência térmica entre a junção e o invólucro,
K_{IA} = resistência térmica entre o invólucro e o meio ambiente,

(*)Veja *Dispositivos semicondutores*. Hilton A. Mello e Edmond Intrator. Livros Técnicos e Científicos Editora S.A. — 2.ª edição — 1974

temos

$$T_J = T_A + P(K_{JI} + K_{IA}) = T_A + P \cdot K_{JA},$$

onde

K_{JA} = resistência térmica total entre a pastilha e o meio ambiente = $= K_{JI} + K_{IA}$.

Geralmente, as resistências térmicas K_{JI} e K_{IA} são indicadas nos catálogos dos fabricantes, de modo que é possível, sendo conhecidos T_A e P, calcular a máxima temperatura prevista para a pastilha (temperatura média de todas as junções existentes no circuito integrado) e ter, portanto, uma idéia da confiabilidade do projeto, pois a vida de um dispositivo semicondutor está intimamente ligada à temperatura de funcionamento da junção.

Como exemplo, apresentamos na Tab. 5.1 os dados térmicos referentes às séries MC 5 400L/7 400L da família de TTL da Motorola.

Tabela 5.1 Especificação térmica para as séries MC 5 400 e MC 7 400 da Motorola (família TTL)

Especificação	Valor	Unidade
Faixa de temperaturas de operação	Série MC 5 400 – 55 °C a + 125°	°C
	Série MC 7 400 0 a + 70	
Faixa de temperaturas de armazenamento	invólucro cerâmico –65 a + 150	°C
	invólucro plástico –55 a + 125	
Temperatura máxima da junção	Série MC 5 400 + 175	°C
	Série MC 7 400 + 150	
Resistência térmica entre a junção e o invólucro	invólucro cerâmico 0,09	°C/mW
	invólucro plástico 0,15	
Resistência térmica entre a junção e o meio ambiente	invólucro cerâmico 0,26	°C/mW
	invólucro plástico 0,30	

A pergunta óbvia que os nossos leitores devem estar fazendo é se não há outro meio de ficar dentro das especificações do circuito integrado sem ser necessário recorrer a estes dados.

Geralmente, o que o projetista faz é ficar dentro das limitações que são dadas no catálogo como "variação da fonte de alimentação", máxima excursão da entrada, máxima carga imposta ao circuito integrado, etc. Seguindo estas especificações, o projetista estará dentro das especificações térmicas sem necessidade de cálculos complexos. Mas, algumas vezes, surge a necessidade de utilização de dissipadores de calor para um circuito integrado e o projetista deve, nesses casos limites, ter total compreensão das características térmicas dos circuitos integrados.

temos

$$T_J = T_A + P(K_{JI} + K_{IA}) = T_A + P \cdot K_{JA},$$

onde

K_{JA} = resistência térmica total entre a pastilha e o meio ambiente = $= K_{JI} + K_{IA}$.

Geralmente, as resistências térmicas K_{JI} e K_{IA} são indicadas nos catálogos dos fabricantes, de modo que é possível, sendo conhecidos T_A e P, calcular a máxima temperatura prevista para a pastilha (temperatura média de todas as junções existentes no circuito integrado) e ter, portanto, uma idéia da confiabilidade do projeto, pois a vida de um dispositivo semicondutor está intimamente ligada à temperatura de funcionamento da junção.

Como exemplo, apresentamos na Tab. 5.1 os dados térmicos referentes às séries MC 5 400L/7 400L da família de TTL da Motorola.

Tabela 5.1 Especificação térmica para as séries MC 5 400 e MC 7 400 da Motorola (família TTL)

Especificação	Valor	Unidade
Faixa de temperaturas de operação	Série MC 5 400 – 55 °C a + 125°	°C
	Série MC 7 400 0 a + 70	
Faixa de temperaturas de armazenamento	invólucro cerâmico –65 a + 150	°C
	invólucro plástico –55 a + 125	
Temperatura máxima da junção	Série MC 5 400 + 175	°C
	Série MC 7 400 + 150	
Resistência térmica entre a junção e o invólucro	invólucro cerâmico 0,09	°C/mW
	invólucro plástico 0,15	
Resistência térmica entre a junção e o meio ambiente	invólucro cerâmico 0,26	°C/mW
	invólucro plástico 0,30	

A pergunta óbvia que os nossos leitores devem estar fazendo é se não há outro meio de ficar dentro das especificações do circuito integrado sem ser necessário recorrer a estes dados.

Geralmente, o que o projetista faz é ficar dentro das limitações que são dadas no catálogo como "variação da fonte de alimentação", máxima excursão da entrada, máxima carga imposta ao circuito integrado, etc. Seguindo estas especificações, o projetista estará dentro das especificações térmicas sem necessidade de cálculos complexos. Mas, algumas vezes, surge a necessidade de utilização de dissipadores de calor para um circuito integrado e o projetista deve, nesses casos limites, ter total compreensão das características térmicas dos circuitos integrados.

temos

$$T_J = T_A + P(K_{JI} + K_{IA}) = T_A + P \cdot K_{JA},$$

onde

K_{JA} = resistência térmica total entre a pastilha e o meio ambiente = $= K_{JI} + K_{IA}$.

Geralmente, as resistências térmicas K_{JI} e K_{IA} são indicadas nos catálogos dos fabricantes, de modo que é possível, sendo conhecidos T_A e P, calcular a máxima temperatura prevista para a pastilha (temperatura média de todas as junções existentes no circuito integrado) e ter, portanto, uma idéia da confiabilidade do projeto, pois a vida de um dispositivo semicondutor está intimamente ligada à temperatura de funcionamento da junção.

Como exemplo, apresentamos na Tab. 5.1 os dados térmicos referentes às séries MC 5 400L/7 400L da família de TTL da Motorola.

Tabela 5.1 Especificação térmica para as séries MC 5 400 e MC 7 400 da Motorola (família TTL)

Especificação	Valor	Unidade
Faixa de temperaturas de operação	Série MC 5 400 – 55 °C a + 125°	°C
	Série MC 7 400 0 a + 70	
Faixa de temperaturas de armazenamento	invólucro cerâmico –65 a + 150	°C
	invólucro plástico –55 a + 125	
Temperatura máxima da junção	Série MC 5 400 + 175	°C
	Série MC 7 400 + 150	
Resistência térmica entre a junção e o invólucro	invólucro cerâmico 0,09	°C/mW
	invólucro plástico 0,15	
Resistência térmica entre a junção e o meio ambiente	invólucro cerâmico 0,26	°C/mW
	invólucro plástico 0,30	

A pergunta óbvia que os nossos leitores devem estar fazendo é se não há outro meio de ficar dentro das especificações do circuito integrado sem ser necessário recorrer a estes dados.

Geralmente, o que o projetista faz é ficar dentro das limitações que são dadas no catálogo como "variação da fonte de alimentação", máxima excursão da entrada, máxima carga imposta ao circuito integrado, etc. Seguindo estas especificações, o projetista estará dentro das especificações térmicas sem necessidade de cálculos complexos. Mas, algumas vezes, surge a necessidade de utilização de dissipadores de calor para um circuito integrado e o projetista deve, nesses casos limites, ter total compreensão das características térmicas dos circuitos integrados.

Quanto aos dissipadores de calor propriamente ditos, é claro que para os invólucros tipo *TO* os dissipadores são iguais aos usados para componentes discretos(*) sendo encaixados sobre o circuito integrado. Para os circuitos integrados dual-em-linha evidentemente existem dissipadores novos projetados para tal fim, havendo algumas firmas se especializado nessa produção(**).

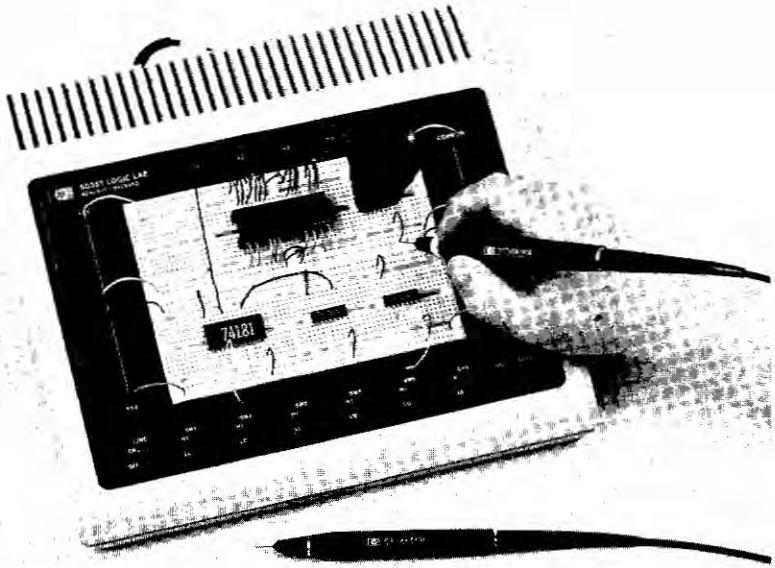


Figura 5.7 Ilustração do uso do *Logic Lab* (Laboratório Lógico) da Hewlett Packard; no caso o técnico deteta o sinal em um ponto do circuito usando a *logic probe* (ponta de prova lógica) e verifica simultaneamente o estado em vários terminais usando o *logic clip* (garra lógica), estando o pulser (pulsador) sobre a bancada. (Esses acessórios serão estudados no Cap. 6). Cortesia da Hewlett Packard

A apreciação completa dos fenômenos térmicos em circuitos complexos, usando circuitos integrados, foge ao escopo deste livro por se tratar de assunto intimamente ligado ao projeto de circuitos.

(*)*Dispositivos semicondutores.* Hilton A. Mello e Edmond Intrator. Livros Técnicos e Científicos Editora S.A.

(**)Por exemplo: International Electronic Research Corporation
135 West Magnolia Boulevard, Burbank, California 91502 – EUA

5.6. Uso de placas padronizadas para a montagem de circuitos experimentais

A fim de facilitar a montagem de circuitos experimentais, e mesmo visando possibilitar um treinamento no uso de circuitos integrados, existem no mercado várias placas impressas padronizadas (com e sem soquetes) que possibilitam, por meio de conexões simples, a realização prática de um circuito completo.

Tendo em vista a necessidade de treinamento de técnicos nesse novo campo, algumas indústrias lançaram no mercado sistemas especiais que dão grande flexibilidade à montagem e teste de circuitos.

Figura 5.8 Ilustração do uso do *Logic Lab* (Laboratório Lógico) da Hewlett Packard; no caso o técnico utiliza simultaneamente os três acessórios. Cortesia da Hewlett Packard

Nesse caso enquadra-se, o Laboratório Lógico 5035T da Hewlett Packard, o qual é ilustrado nas Figs. 5.7 e 5.8.

Nessas ilustrações devemos ressaltar o seguinte:

1 – o painel central (branco) existente no *Logic Lab* é removível. Isso significa dizer que vários estudantes podem usar a mesma estrutura básica (MAINFRAME), isto é, enquanto um técnico está montando seu circuito, outro pode estar usando o arcabouço do *Logic Lab*;

2 – as conexões são feitas por meio de cabinhos, cujos terminais encaixam, por pressão, em minúsculos conectores existentes no painel e no "MAINFRAME";

3 – nas figuras observa-se o uso combinado do *Logic Lab* 5035T, com os dispositivos apresentados na manutenção de equipamentos, como o pulsador lógico, a ponta de prova lógica, a garra lógica, etc. (Veja o Cap. 6).

Para organizações que projetam instrumentos usando circuitos integrados, um conjunto como o *Logic Lab* HP 5035T e demais acessórios (pulsador, garra lógica, etc.) pode prestar inestimável auxílio para o desenvolvimento dos seus protótipos.

6 MANUTENÇÃO DE EQUIPAMENTOS ELETRÔNICOS INTEGRADOS

6.1. COMENTÁRIOS GERAIS

Evidentemente não podemos, em um livro com a finalidade de apresentar o campo da eletrônica integrada, tratar, com detalhes, a manutenção de equipamentos eletrônicos. Além disso deve-se ter em vista que a existência de equipamentos complexos no mercado tem acarretado, cada vez mais, a formação de técnicos especializados na manutenção desses equipamentos. Algumas companhias possuem equipamentos tão complexos que são obrigadas a enviar seus técnicos para treinamento nas próprias fábricas, ou então a utilizar a assistência técnica fornecida pelos representantes ou pelas próprias indústrias montadas no País.

De qualquer forma, partiremos do princípio de que um técnico, que se propõe a fazer a manutenção em um dado equipamento, possui o conhecimento global de seu funcionamento e de sua manutenção, sendo apresentadas neste livro apenas noções complementares, que poderão ser úteis para os técnicos envolvidos em tal assunto.

Assim, vamos procurar, neste livro, abordar aspectos típicos da manutenção de equipamentos, usando circuitos integrados, apresentando técnicas modernas para a localização de falhas em equipamentos eletrônicos (*troubleshooting techniques*), mormente nos equipamentos digitais.

6.2. DIFERENÇAS FUNDAMENTAIS ENTRE EQUIPAMENTOS INTEGRADOS E COM COMPONENTES DISCRETOS

No caso de componentes discretos, pode-se medir o sinal em qualquer componente individual do circuito. No caso de um equipamento integrado cada *circuito integrado* é, em si, um circuito completo, que pode possuir inúmeros transistores, diodos, resistores, etc. e não temos, em princípio, acesso a esses componentes. Há, portanto, necessidade de analisar o circuito integrado como um todo, interessando apenas o seu comportamento externo. Em outras palavras, deve-se verificar se o circuito integrado está alimentado corretamente — tensão de alimentação dentro dos valores especificados — e verificar se o sinal de entrada está correto (nível e forma de onda); se isso está correto então, na saída do circuito integrado, deve existir o sinal previsto

pelo fabricante do equipamento. Caso o sinal na saída esteja incorreto não significa, *necessariamente*, que seja devido ao circuito integrado, podendo o problema ser provocado por um dos componentes a ele associados. A Fig. 6.1 ilustra esse fato.

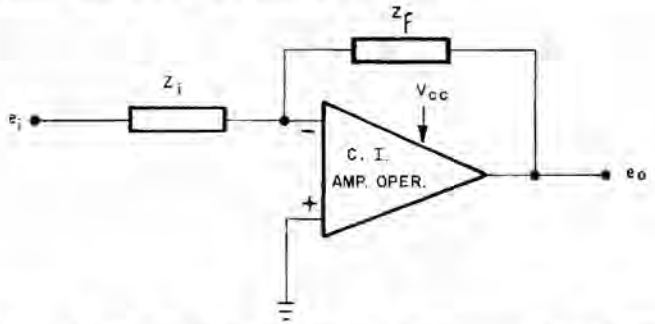


Figura 6.1 Um amplificador operacional com componentes externos associados ao mesmo

No circuito da Fig. 6.1, se o sinal e_i está correto, e se V_{cc} está correto pode ser que o sinal e_o esteja incorreto não por causa do circuito integrado em si, mas de algum componente da estrutura de realimentação.

6.3. DIFERENÇAS ESSENCIAIS ENTRE A MANUTENÇÃO DE EQUIPAMENTOS ANALÓGICOS E EQUIPAMENTOS DIGITAIS

Recordemos aqui o tipo de procedimento e equipamentos utilizados na manutenção de equipamentos analógicos. Nesses equipamentos, estamos interessados que valores e formas de ondas corretos estejam presentes em cada ponto específico do circuito. Por exemplo, tratando-se de um amplificador de áudio sabemos que, para o seu teste, devemos injetar um sinal de áudio, e verificar, na forma de onda de saída, a amplitude, a distorção, etc. Daí serem necessários geradores, voltímetros, osciloscópios, distorçômetros, etc. Evidentemente, para alguns aparelhos simples, às vezes um simples multiteste permite, a um técnico experimentado, a identificação da causa da falha e o seu devido reparo. Outras vezes, a manutenção de complexos equipamentos analógicos exige equipamentos mais refinados.

Por exemplo, a manutenção, com respectiva calibração, de alguns estágios de um receptor colorido de televisão exige, além da experiência do técnico, o uso de equipamentos especiais. Mas, fundamentalmente, se está medindo valores de tensões, correntes, verificando formas de onda, freqüências, etc.

No caso da manutenção de equipamentos digitais, por exemplo, um minicomputador, o caso muda radicalmente de figura. Em 1.º lugar não estamos interessados, em princípio, no valor exato de um *pulso* que vai comandar um determinado *gate*. No campo digital estamos lidando com valores de tensão *acima* de um determinado nível chamado *limite superior* (*high threshold*) e abaixo de um outro nível, chamado *limite inferior* (*low threshold*). Qualquer valor de tensão acima do *limite superior* é dito estar no estado 1 (estado alto – *high state*) e qualquer valor de tensão abaixo do *limite inferior* é dito estar no estado 0 (estado baixo – *low state*). A Fig. 6.2 ilustra essa explanação, para o caso da lógica TTL(*).

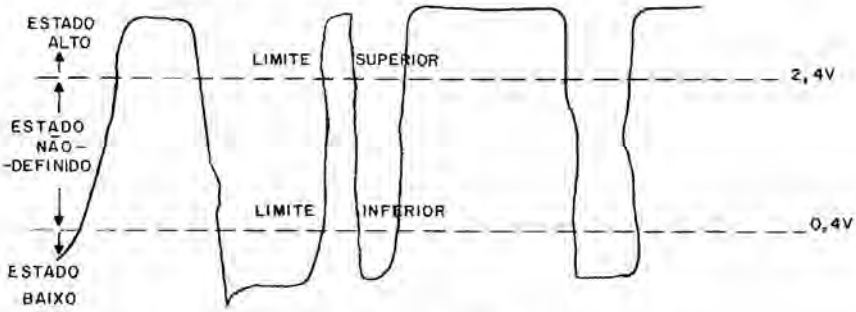


Figura 6.2 Ilustração dos limites *superior* e *inferior*

Portanto mesmo que essa forma de onda seja observada em um osciloscópio não obtemos muitas informações adicionais, pois basta apenas saber se o valor de tensão está acima do limite superior, abaixo do limite superior, ou entre esses dois limites. Por exemplo, para o comportamento do *gate* alimentado por esse *gate* é indiferente se o valor da tensão é 0,2 V ou 0,3 V pois, em ambos os casos, o *gate* seguinte se comporta como tendo um estado baixo na sua entrada.

Além disso, geralmente estamos interessados na existência "simultânea" de pulsos em determinadas entradas. Ou seja o momento da ocorrência de um pulso, em relação a outros, é importantíssimo para o funcionamento de um circuito digital.

Portanto temos que saber como os valores de tensão se comparam com os valores limites e também ter idéia dos tempos de ocorrência dos pulsos.

Obviamente, o uso de equipamentos comuns como osciloscópios, voltímetros, etc. seria bastante ineficiente para a pesquisa da falha

(*)Todas as noções básicas relativas à manutenção de equipamentos digitais foram extraídas da excelente publicação "Techniques of Digital Troubleshooting-Application Note, AN 163-1" da Hewlett Packard, com permissão da mesma

de um equipamento contendo, às vezes, centenas de *gates*, *flip-flops*, memórias, etc.

É razoável então que se desenvolvam equipamentos auxiliares para a manutenção de equipamentos digitais. Essas ferramentas são tão importantes, e os métodos de trabalho tão diferentes dos métodos normais de manutenção de equipamentos analógicos que resolvemos, com a devida autorização da Hewlett Packard, apresentar um resumo de sua Nota de Aplicação AN 163-1 dando detalhes da manutenção de equipamentos digitais, usando as ferramentas especiais por ela desenvolvidas.

6.4. TÉCNICAS MODERNAS PARA A MANUTENÇÃO DE EQUIPAMENTOS DIGITAIS

Acabamos de verificar a necessidade de novos métodos e novos equipamentos para a manutenção eficiente de equipamentos digitais.

Vimos que não estamos interessados no valor exato de tensões e formas de onda, mas sim com o fato do valor dessa tensão ser acima, abaixo, ou entre níveis limites especificados, caracterizando os níveis digitais 1 e 0.

Com um pouco de raciocínio podemos ilustrar os tipos de equipamentos que seriam interessantes para a manutenção de equipamentos digitais.

Inicialmente, é claro que devemos ter um dispositivo que permita injetar um pulso em um dado terminal de um circuito integrado, e esse "pulsador" deve ter capacidade de corrente para alterar momentaneamente o estado de um terminal, isto é, levá-lo do nível "1" para o nível "0" e vice-versa.

Também é evidente a necessidade de um dispositivo correspondente para verificar um terminal de um circuito integrado, e na realidade esse dispositivo não precisa *medir* a tensão mas apenas indicar se o seu valor é inferior ao limite inferior, superior ao limite superior ou se está entre esses dois níveis.

Consideremos um circuito integrado dual-em-linha com 16 terminais. Geralmente, quando entra um pulso em uma determinada entrada estamos interessados em saber o que ocorre com vários terminais *simultaneamente*. Daí ser também importante haver um outro dispositivo que permita saber *simultaneamente* o estado de cada terminal do circuito integrado.

Finalmente, um quarto dispositivo pode ter valor inestimável no teste de um circuito integrado específico. Suponhamos, por exemplo, que estejamos em dúvida sobre o comportamento de um determinado circuito integrado. A idéia é ter um dispositivo que permita fazer uma *comparação* entre o circuito integrado existente no circuito e um circuito integrado idêntico ou equivalente; ou seja, o dispositivo

deve permitir ligar um *circuito integrado* de *referência* de modo que o pulso na entrada no circuito integrado suposto defeituoso seja também aplicado no circuito integrado de referência. Além disso o dispositivo deve permitir a comparação dos sinais nos terminais do circuito integrado suposto defeituoso, com o circuito integrado de referência, estabelecendo-se qualquer discrepância entre os valores, podendo-se então constatar o funcionamento anormal do circuito integrado em questão.

Com essas considerações em vista, podemos entender o lançamento, no mercado, de dispositivos especiais para a manutenção de equipamentos digitais, dos quais são exemplos típicos os seguintes dispositivos da Hewlett Packard.

Pulsador lógico	(*logic pulser*)	HP 10 526T
Ponta de prova lógica	(*logic probe*)	HP 10 525T
Garra lógica	(*logic clip*)	HP 10 528A
Comparador lógico	(*logic comparator*)	HP 10 529A

6.4.1. Pulsador lógico HP 10 526T

O pulsador lógico HP 10 526T consiste, essencialmente, num gerador de pulsos individuais (*single-shot generator*) com grande capacidade de corrente (0,65 A) de forma a poder sobrepujar o estado 0 ou 1 de qualquer terminal; isto é, mesmo que um terminal de um circuito integrado esteja no estado 0 é possível levá-lo, momentaneamente, para o estado 1 pela aplicação do pulso proveniente do pulsador lógico.

O pulsador tem uma forma extremamente simples de usar, com a alimentação (5 V $\pm$ 10% a 25 mA) sendo fornecida por um conector tipo BNC.

Quando a ponta do pulsador lógico é tocada no terminal de um circuito integrado e uma pequena chave existente no corpo do pulsador é acionada, um pulso é injetado no terminal do circuito integrado. Esse pulsador HP 10 526T é, basicamente, destinado ao teste de circuitos integrados TTL e DTL.

6.4.2. Ponta de prova lógica HP 10 525T

A ponta de prova lógica se destina, conforme mencionamos, a indicar o estado de um terminal, tocado pela ponta. Da mesma forma que no pulsador, um conector BNC é utilizado para alimentar o circuito da ponta de prova. A ponta é então encostada no terminal a ser verificado.

deve permitir ligar um *circuito integrado* de *referência* de modo que o pulso na entrada no circuito integrado suposto defeituoso seja também aplicado no circuito integrado de referência. Além disso o dispositivo deve permitir a comparação dos sinais nos terminais do circuito integrado suposto defeituoso, com o circuito integrado de referência, estabelecendo-se qualquer discrepância entre os valores, podendo-se então constatar o funcionamento anormal do circuito integrado em questão.

Com essas considerações em vista, podemos entender o lançamento, no mercado, de dispositivos especiais para a manutenção de equipamentos digitais, dos quais são exemplos típicos os seguintes dispositivos da Hewlett Packard.

Pulsador lógico	(*logic pulser*)	HP 10 526T
Ponta de prova lógica	(*logic probe*)	HP 10 525T
Garra lógica	(*logic clip*)	HP 10 528A
Comparador lógico	(*logic comparator*)	HP 10 529A

6.4.1. Pulsador lógico HP 10 526T

O pulsador lógico HP 10 526T consiste, essencialmente, num gerador de pulsos individuais (*single-shot generator*) com grande capacidade de corrente (0,65 A) de forma a poder sobrepujar o estado 0 ou 1 de qualquer terminal; isto é, mesmo que um terminal de um circuito integrado esteja no estado 0 é possível levá-lo, momentaneamente, para o estado 1 pela aplicação do pulso proveniente do pulsador lógico.

O pulsador tem uma forma extremamente simples de usar, com a alimentação (5 V $\pm$ 10% a 25 mA) sendo fornecida por um conector tipo BNC.

Quando a ponta do pulsador lógico é tocada no terminal de um circuito integrado e uma pequena chave existente no corpo do pulsador é acionada, um pulso é injetado no terminal do circuito integrado. Esse pulsador HP 10 526T é, basicamente, destinado ao teste de circuitos integrados TTL e DTL.

6.4.2. Ponta de prova lógica HP 10 525T

A ponta de prova lógica se destina, conforme mencionamos, a indicar o estado de um terminal, tocado pela ponta. Da mesma forma que no pulsador, um conector BNC é utilizado para alimentar o circuito da ponta de prova. A ponta é então encostada no terminal a ser verificado.

Na ponta de prova, há uma região translúcida branca, junto da ponta, que é iluminada de três modos:

a) ponta fortemente iluminada — indica que o terminal do circuito integrado no qual a ponta está tocando está no nível alto (1);

b) ponta fracamente iluminada — indica que o terminal do circuito integrado no qual a ponta está tocando está aberto, ou está com uma tensão não definida entre os níveis limites (nem no nível 1 nem no nível 0);

c) ponta apagada — indica que o terminal do circuito integrado, no qual a ponta está tocando, está no nível baixo (0).

A ponta de prova HP 10 525T é destinada ao teste de circuitos integrados das famílias TTL e DTL(*).

6.4.3. Garra lógica HP 10 528A

A garra lógica HP 10 528A, apresentada em tamanho maior na Fig. 6.3, se presta para indicar, simultaneamente, o estado de todos os terminais de um circuito integrado dual-em-linha de 14 ou 16 pinos.

A garra lógica é colocada sobre o circuito dual-em-linha, como um pregador, com suas garras fazendo pressão nos terminais do circuito integrado.

Os 16 diodos emissores de luz, existentes na parte superior da garra, indicam o estado do terminal do circuito integrado correspondente. A garra lógica HP 10 528A tem apenas um nível limite; quando a tensão no terminal do circuito integrado excede esse nível o diodo emissor de luz correspondente acende; quando a tensão no terminal do circuito integrado está abaixo desse limite, o diodo emissor de luz correspondente fica apagado. O nível de disparo é o correspondente às linhas TTL e DTL ($1{,}4 \pm 0{,}6$ V).

Um exemplo da extraordinária aplicação da garra lógica é o teste de uma *década*, a qual para ser devidamente testada, devem ser observados um sinal de entrada e quatro sinais de saída, simultaneamente. Com o *logic clip* e o *logic pulser* isso é extremamente simples. Coloca-se o *clip* sobre o circuito integrado em questão e injeta-se os pulsos na entrada do circuito integrado observando-se no *logic clip* as mudanças simultâneas de todos os 4 *flip-flops*.

6.4.4. Comparador lógico HP 10 529A

No comparador lógico, o sinal de teste estimula, simultaneamente, o circuito integrado em teste e um *circuito integrado de referência*.

(*)Para a família ECL usar a ponta de prova HP 10 525E. (ECL logic probe). Para outras linhas inclusive circuitos com componentes discretos e circuitos lógicos com relés, usar a prova HP 10 525H (high level logic probe)

Figura 6.3 Ilustração da *garra lógica* HP 10528A. Na parte superior estão os diodos emissores de luz e na parte inferior a garra que faz contato com o circuito integrado dual-em-linha. Cortesia da Hewlett-Packard

Todas as discrepâncias, maiores que 200 ns, são indicadas. Um grupo de circuitos integrados de referência, já montados nas placas adequadas para o comparador, pode ser obtido da HP ou então, simplesmente, as placas impressas para que o usuário coloque os circuitos integrados de referência, de seu interesse.

Apresentamos, a seguir, uma série de fotografias cedidas gentilmente pela Hewlett Packard, ilustrando o uso desses dispositivos na prática.

O uso eficiente desses dispositivos de auxílio à manutenção exige alguma prática e o técnico tem que se familiarizar com os tipos de defeitos apresentados por circuitos integrados, o que é muito bem tratado na Nota de Aplicação AN 163-1 "Troubleshooting Techniques" da Hewlett Packard(*).

6.5. PRODUTOS QUÍMICOS UTILIZADOS NA MANUTENÇÃO

Com o desenvolvimento da indústria química muitos produtos foram sendo lançados no mercado, que são extremamente importantes

(*)Sugerimos aos técnicos interessados entrarem em contato com a Hewlett Packard do Brasil Ind. e Com. Ltda. à Rua Siqueira Campos, 53 – 4.º andar Copacabana – ZC-07 – 20000 Rio de Janeiro – RJ. Rua Coronel Oscar Porto, 691 – São Paulo, Capital

Figura 6.4 Ilustração do uso do pulsador lógico HP 10526T no teste de um equipamento. Cortesia da Hewlett-Packard

para qualquer núcleo de manutenção. Esses produtos são destinados à limpeza, refrigeração de contatos, melhoria de contatos térmicos, etc.

Na Tab. 6.1, apresentamos alguns produtos usados na manutenção, e como os mesmos estão disponíveis em lojas especializadas de eletrônica, recomendamos enfaticamente o seu uso.

Tabela 6.1 Alguns produtos químicos usados na manutenção

Nome	Exemplos de nomes comerciais
Congeladores de contatos	– Congelador de contatos – *Contact cooling*
Limpadores de contatos eletrônicos	– Limpador de contatos eletrônicos LC-150 – Freon TF – *Contact cleaner coating lubricant*
Lubrificante de uso geral	– YD – 50
Silicone em *spray*	– Silicone L-40
Graxa de silicone	– Graxa de silicone

Figura 6.5 Ilustração do uso simultâneo do pulsador lógico HP 10526T (direita) e da prova lógica HP 10525T (esquerda). Cortesia da Hewlett-Packard

Os congeladores de contatos, conforme o nome indica, servem para o resfriamento brusco de um contato, transistor, solda, etc. e são geralmente à base do Freon 12.

Os limpadores de contatos eletrônicos são, normalmente, à base de Freon TF mas devemos atentar que quando o Freon TF é puro, o produto é excepcional para a limpeza, praticamente inerte, e não ataca nenhum dos componentes eletrônicos. Alguns limpadores de contato possuem, entretanto, certos lubrificantes, não totalmente inertes como o Freon TF. É necessário bastante cuidado para não destruir um equipamento, aspergindo, inadvertidamente, um produto que, por exemplo, ataca o verniz das bobinas. Em princípio sugerimos usar o Freon TF para a limpeza em geral.

Quando se trata entretanto de uma limpeza simples de um contato, pode ser utilizado um limpador de contatos contendo lubri-

Figura 6.6 Ilustração do uso do comparador HP 10529A. Observe sobre a mesa duas placas contendo circuitos integrados de referência, para serem comparados com os circuitos integrados do equipamento. Cortesia da Hewlett-Packard

ficante como é o caso do *contact cleaner/coating/lubrificant* da Philips. O YD-50 é um lubrificante em *spray* de uso geral.

O silicone em *spray* serve para a lubrificação de certas peças sensíveis e a graxa de silicone é bastante utilizada na montagem de transistores de potência, para diminuir a resistência de contato entre a base de montagem do transistor e o dissipador de calor.

6.6. CALIBRAÇÃO E AFERIÇÃO DE EQUIPAMENTOS ELETRÔNICOS

Deixamos para esta seção final essas noções sobre calibração e aferição que, normalmente, não são apresentadas com clareza, nas escolas técnicas, ocasionando muitas dúvidas.

Antes, porém, procuraremos esclarecer, com um exemplo específico, um comportamento muitas vezes por nós presenciado. Suponhamos que, para um dado equipamento, seja necessária a utilização de uma resistência de $10\,\Omega \pm 1\%$. Temos verificado que, muitas vezes,

são apanhados vários componentes iguais, que são "selecionados" utilizando-se um dado equipamento, por exemplo, uma ponte de resistências. Neste ponto devemos observar que não será possível garantir o valor medido, a menos que a ponte utilizada possua uma precisão compatível com a medida a ser feita. Lembremos, portanto, que cada equipamento de medida apresenta uma determinada precisão e, para termos certeza de que a precisão do equipamento está dentro dos valores especificados, há a necessidade de utilizar padrões cujas precisões estejam asseguradas intrinsecamente, ou que são comparados com outros padrões mais precisos.

Daí falarmos em padrões secundários, primários, etc.

Suponhamos, por exemplo, que, em um núcleo de manutenção, seja necessário calibrar a base de tempo de um osciloscópio. Na Fig. 6.7 apresentamos a cadeia de equipamentos que assegura que a calibração feita estará dentro de uma precisão especificada.

Figura 6.7 Calibração da base de tempo de um osciloscópio

A base de tempo do osciloscópio é calibrada utilizando-se um gerador de marca de tempos (*time-mark generator*) que nada mais é que um gerador de pulsos estreitos, com período selecionável no seu painel frontal. Esse *time-mark generator* geralmente é calibrado usando um *contador de alta precisão*, que permite verificar o número de pulsos em certo intervalo de tempo, isto é, a precisão das "marcas de tempo". Por sua vez, para saber se o contador utilizado apresenta uma precisão, por exemplo, adequada para a calibração do *time-mark generator*, temos que recorrer a um padrão de césio que consiste num ressonador atômico (utilizando uma transição hiperfina do césio 133) para esta-

bilizar a freqüência de saída de um oscilador de quartzo de alta qualidade. O ponto importante é que essa transição atômica é altamente independente de fatores externos, possibilitando precisão da ordem de 1 parte em 10^{11}, para o padrão de freqüência.

Esse equipamento que gera pulsos de extrema estabilidade e com excepcional precisão de freqüência ($1/10^{11}$ partes) é, então, utilizado para verificar o estado do contador de alta precisão, anteriormente mencionado.

Verificamos, nesse exemplo, apenas o caso de freqüência e, obviamente, o leitor deve imaginar que existem cadeias análogas para assegurar a medição de tensões contínuas, alternadas, resistências, etc.

Evidentemente, os centros de manutenção não podem ter todos os equipamentos necessários e, geralmente, são poucos os centros que possuem os padrões primários, que geralmente pertencem a organizações governamentais que prestam o serviço de calibração e aferição dos padrões secundários a serem utilizados pelos núcleos de manutenção.

Como exemplo de Laboratório de aferição e calibração podemos citar o existente no Parque de Eletrônica da Aeronáutica do Rio de Janeiro(*) que possui várias cadeias de calibração e aferição, possuindo padrões que são levados periodicamente, à USAF, para comparação com os da mesma, que por sua vez estão intimamente interligados com o National Bureau of Standards (NBS) dos EUA.

A razão de introduzirmos este breve estudo é alertar o leitor que, para lidar com equipamentos de alta precisão é necessário ter meios reais de calibrar ou aferir estes equipamentos.

Por exemplo, a calibração de um voltímetro digital com precisão de 0,0001% exige equipamentos normalmente não disponíveis em núcleos de manutenção precariamente estabelecidos. Portanto, lembremos sempre que, para que seja garantida a calibração de um determinado equipamento, é necessário estarmos seguros de que o equipamento utilizado na medida esteja devidamente calibrado ou aferido, e possua a sensibilidade adequada para garantir o teste.

(*)Rua General Gurjão, 4 – Caju – ZC-08 – 20000 Rio de Janeiro – RJ

APÊNDICE A

NOÇÕES SOBRE ÁLGEBRA DE BOOLE

Neste apêndice apresentamos uma breve introdução ao estudo da álgebra de Boole, de modo que os leitores, não familiarizados com a mesma, tenham acesso imediato às principais informações que serão úteis para a compreensão dos Caps. 3 e 4.

A1. SINAIS BINÁRIOS

Entendemos por sinais binários aqueles que podem assumir apenas dois valores distintos. Por exemplo, consideremos os contatos de uma chave, conforme é indicado na Fig. A1.

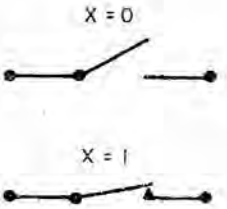


Figura A1 Contatos de uma chave; quando $x = 0$ os contatos estão abertos e quando $x = 1$ os contatos estão fechados

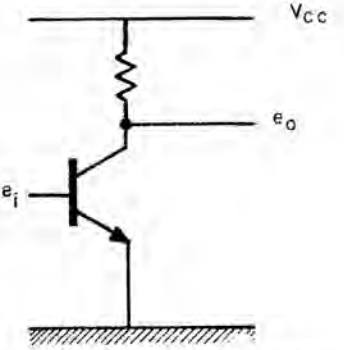


Figura A2 O transistor estará cortado ou saturado, dependendo do nível do sinal de entrada

Chamando de x a variável que representa o "estado" dos contatos da chave, podemos atribuir a x o valor de "0", quando a chave está aberta, e o valor "1", quando a chave está fechada; dessa forma, a variável x representa um sinal binário podendo apenas assumir os valores "0" e "1".

Um outro exemplo esclarecerá melhor o conceito de sinal binário; consideremos um transistor, como é indicado na Fig. A2, o qual estará cortado ou saturado dependendo do nível do sinal de entrada.

Digamos que a máxima tensão de saturação do transistor seja 0,4 V e que a tensão entre o coletor e o emissor (V_{CE}), quando o transistor está cortado, seja sempre maior que 5,5 V. Portanto, a tensão

APÊNDICE A

NOÇÕES SOBRE ÁLGEBRA DE BOOLE

Neste apêndice apresentamos uma breve introdução ao estudo da álgebra de Boole, de modo que os leitores, não familiarizados com a mesma, tenham acesso imediato às principais informações que serão úteis para a compreensão dos Caps. 3 e 4.

A1. SINAIS BINÁRIOS

Entendemos por sinais binários aqueles que podem assumir apenas dois valores distintos. Por exemplo, consideremos os contatos de uma chave, conforme é indicado na Fig. A1.

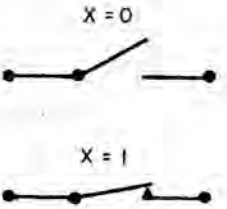


Figura A1 Contatos de uma chave; quando $x = 0$ os contatos estão abertos e quando $x = 1$ os contatos estão fechados

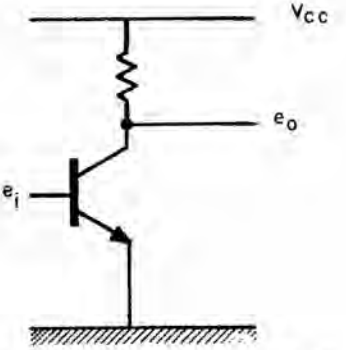


Figura A2 O transistor estará cortado ou saturado, dependendo do nível do sinal de entrada

Chamando de x a variável que representa o "estado" dos contatos da chave, podemos atribuir a x o valor de "0", quando a chave está aberta, e o valor "1", quando a chave está fechada; dessa forma, a variável x representa um sinal binário podendo apenas assumir os valores "0" e "1".

Um outro exemplo esclarecerá melhor o conceito de sinal binário; consideremos um transistor, como é indicado na Fig. A2, o qual estará cortado ou saturado dependendo do nível do sinal de entrada.

Digamos que a máxima tensão de saturação do transistor seja 0,4 V e que a tensão entre o coletor e o emissor (V_{CE}), quando o transistor está cortado, seja sempre maior que 5,5 V. Portanto, a tensão

de saída e_o, pode ser considerada apenas em função dos limites 0,4 V e 5,5 V, conforme é ilustrado na Fig. A3.

Se chamarmos de x uma variável que represente "digitalmente" o estado da tensão e_o podemos arbitrariamente dizer que, para $e_o < 0{,}4$ V, a variável x está no estado "0" e que, para $e_o > 5{,}5$ V, a variável x está no estado "1". Note que o "0" e "1" digitais não têm, realmente, uma correspondência direta com a tensão, isto é, o "0" digital não representa *zero volt* mas apenas um dos estados da variável digital x.

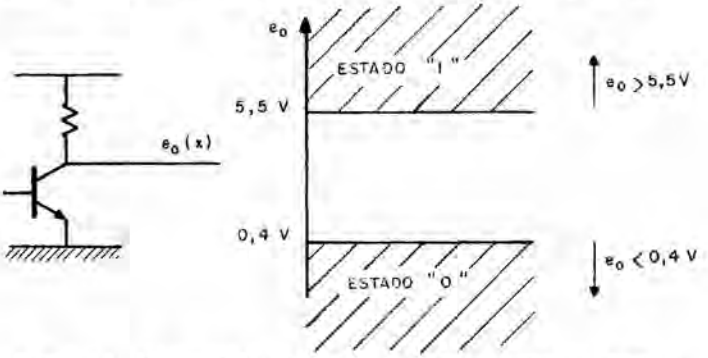


Figura A3 Identificação da tensão e_o com uma variável digital x

A2. POSTULADOS DA ÁLGEBRA DE BOOLE

Conforme verificamos anteriormente, os dois símbolos normalmente utilizados para representar os dois estados de uma variável binária são o "0" e o "1".

Chamando de x uma variável binária, podemos apresentar os seguintes postulados relativos a essa variável.

a) Se $x \neq 1$, então $x = 0$; se $x \neq 0$ então $x = 1$.

Esse é um postulado óbvio pois como x só pode assumir os valores 0 e 1 é evidente que se x for diferente de 1 terá que ser igual a 0, e vice-versa.

b) Se $x = 0$, então $x' = 1$; se $x = 1$ então $x' = 0$.

Para nós x' representa o "complemento", ou a negativa lógica da variável x e, portanto, é lógico que se $x = 0$, $x' = 1$ e, vice-versa, se $x = 1$, $x' = 0$.

Para apresentar os outros postulados é necessário definir duas operações lógicas importantes. Consideremos a Fig. A4, onde os contatos x_1 e x_2 de uma chave estão ligados em série.

É claro que para existir continuidade no circuito, isto é, para a variável x_o (total) ser igual a 1 (digital) é necessário que ambos x_1 e x_2 sejam iguais a 1, ou seja, que ambos os contatos estejam fechados.

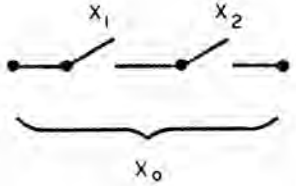


Figura A4 Contatos de uma chave, ligados em série

Tabela A1 Comportamento de 2 contatos, ligados em série

x_1	x_2	x_0
0	0	0
0	1	0
1	0	0
1	1	1

É evidente que a seguinte tabela pode ser construida observando-se a Fig. A4.

Como essa tabela é idêntica à tabela que representa a multiplicação de x_1 e x_2 resolveu-se adotar o sinal (·) para representar a operação entre x_1 e x_2 que forneceu a variável x_o, isto é,

$$x_o = x_1 \cdot x_2$$

Em termos digitais diríamos que x_o será a variável de saída de um circuito porta (*gate*), tipo E (AND), cujas entradas são x_1 e x_2, conforme é representado na Fig. A5.

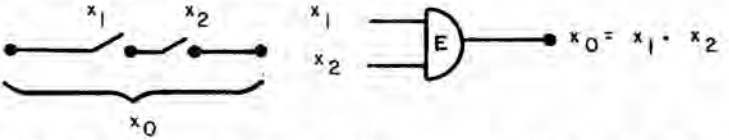


Figura A5 Definição da multiplicação lógica $x_o = x_1 \cdot x_2$. Apenas quando $x_1 = x_2 = 1$, x_o será igual a 1

Analogamente, para dois contatos em paralelo teríamos a representação esquematizada na Fig. A6, onde definimos o circuito porta tipo OU (OR).

Devemos observar que os sinais (·) e (+) não significam simples símbolos numéricos como no caso algébrico comum mas símbolos que representam as funções E e OU respectivamente.

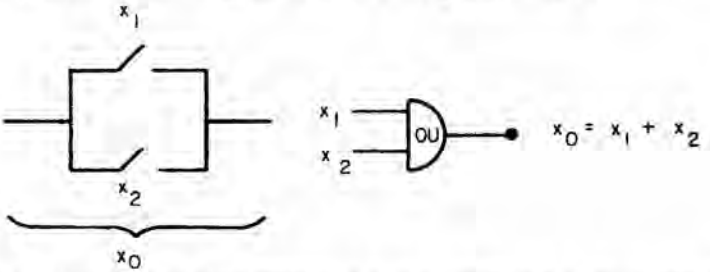


Figura A6 Definição da soma lógica $x_o = x_1 + x_2$; basta que x_1 ou x_2 seja igual a 1, para que a saída x_o seja também igual a 1

Podemos agora apresentar os outros postulados da álgebra de Boole.

c) $0 \cdot 0 = 0$,
d) $1 \cdot 1 = 1$,
e) $1 \cdot 0 = 0 \cdot 1 = 0$.

Para ilustrar que esses postulados são verdadeiros podemos pensar em termos de contatos de chaves. Por exemplo $0 \cdot 0$ significa dois contatos abertos em série, o que sem sombra de dúvidas implica que não haverá continuidade e, conseqüentemente, $0 \cdot 0 = 0$. A Fig. A7 ilustra os postulados *c*, *d* e *e*, em termos de contatos de chaves.

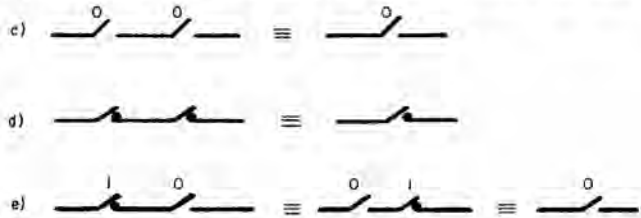


Figura A7 Visualização por meio de chaves dos postulados *c*, *d* e *e*

Note que na figura estamos usando o símbolo (≡) para indicar equivalência entre os membros situados à esquerda e à direita desse símbolo.

Os postulados correspondentes, para o caso da soma lógica, seriam os seguintes:

c') $1 + 1 = 1$,
d') $0 + 0 = 0$,
e') $0 + 1 = 1 + 0 = 1$.

A Fig. A8 ilustra, em termos de chaves, que esses postulados são verdadeiros.

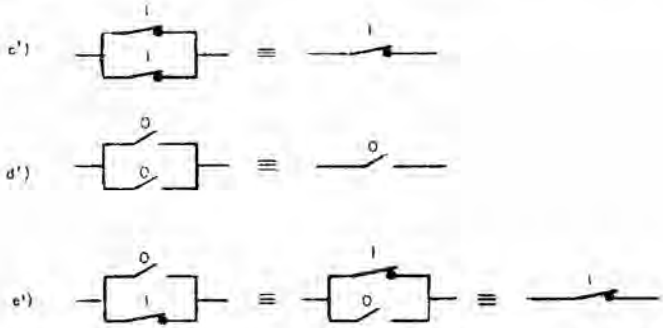


Figura A8 Visualização, por meio de chaves, dos postulados *c'*, *d'* e *e'*

Um erro muito comum é a identificação dos sinais + e (·) como se fossem sinais algébricos comuns; de imediato vemos que isso é falso pois na álgebra de boole $1 + 1 = 1$, enquanto que na álgebra convencional $1 + 1 = 2$.

A3. TEOREMAS DA ÁLGEBRA DE BOOLE

A3.1. Teoremas envolvendo apenas uma variável

Chamando de x a variável digital em questão, os seguintes teoremas são verdadeiros:

a) $x + 0 = x \qquad x \cdot 1 = x$

$x + 1 = 1 \qquad x \cdot 0 = 0$

$x + x = x \qquad x \cdot x = x$

$(x')' = x$

$x + x' = 1 \qquad x \cdot x' = 0$

Vamos deixar a cargo do leitor verificar, considerando contatos de chaves, que todos esses teoremas são verdadeiros, limitando-nos a apresentar apenas um caso como exemplo. Por exemplo, consideremos o teorema que diz que $x \cdot x = x$.

Ora, x só pode assumir os valores 0 e 1 e, em termos de chaves, $x \cdot x$ significa dois contatos *no mesmo estado* em série, conforme ilustrado na Fig. A9.

Figura A9 Visualização por meio de chaves, do teorema $x \cdot x = x$

Ou seja, dois contatos iguais abertos, em série, equivalem a um único contato aberto, e, reciprocamente, dois contatos iguais fechados, em série, equivalem a um único contato fechado ($x \cdot x = x$).

A3.2. Teoremas envolvendo 2 ou mais variáveis

Chamando x, y e z variáveis digitais, os seguintes teoremas são verdadeiros:

$$x + y = y + x,$$
$$x + xy = x,$$
$$(x + y) + z = x + (y + z) = x + y + z,$$
$$xy + xz = x(y + z).$$
$$(x + y)(x' + z) = xz + x'y.$$

Para ilustrar um exemplo, consideremos $x + xy$; como tanto x como y podem assumir os valores 0 e 1 podemos construir uma tabela que mostra que $x + xy = x$.

Tabela A2 Verificação do teorema $x + xy = x$; observe que a primeira e a última colunas são iguais

x	y	xy	x+xy
0	0	0	0
0	1	0	0
1	0	0	1
1	1	1	1

=

Verificação semelhante pode ser feita para cada um dos casos indicados.

A3.3. Teoremas envolvendo n variáveis

Nesse caso vamos apresentar apenas o famoso teorema de De Morgan; sejam $x_1, x_2, \ldots x_n$, n variáveis digitais; esse teorema estabelece que

$$(x_1 + x_2 + \cdots\cdots x_n)' = x_1' \cdot x_2' \cdot \text{--------} \cdot x_n';$$

$$(x_1 \cdot x_2 \cdot \cdots\cdots \cdot x_n)' = x_1' + x_2' + \text{--------} + x_n'.$$

Ou seja, o complemento de uma soma lógica é igual ao produto lógico dos complementos e, reciprocamente, o complemento de um produto lógico é igual à soma lógica dos complementos.

Exemplifiquemos esse teorema para o caso de duas variáveis x_1 e x_2. A Tab. A3 é auto-explicativa e mostra que $(x_1 + x_2)' = x_1' \cdot x_2'$ e que $(x_1 \cdot x_2)' = x_1' + x_2'$

Tabela A3 Verificação do teorema de De Morgan para o caso de apenas duas variáveis

x_1	x_2	x_1'	x_2'	$x_1 + x_2$	$x_1' + x_2'$	$x_1 \cdot x_2$	$x_1' \cdot x_2'$	$(x_1 + x_2)'$	$(x_1 \cdot x_2)'$
0	0	1	1	0	1	0	1	1	1
0	1	1	0	1	1	0	0	0	1
1	0	0	1	1	1	0	0	0	1
1	1	0	0	1	0	1	0	0	0

=

=

A4. RESUMO DOS POSTULADOS E TEOREMAS DA ÁLGEBRA DE BOOLE

Para facilitar a utilização das noções contidas neste apêndice, apresentamos a seguir um resumo dos postulados e teoremas relativos à álgebra de Boole, numerados para facilitar a referência feita no Cap. 4.

Tabela A4 Postulados e teoremas da álgebra de Boole

	POSTULADOS
P1	Se $x \neq 1$, então $x = 0$; se $x \neq 0$, então $x = 1$
P2	Se $x = 0$, então $x' = 1$; se $x = 1$, então $x' = 0$
P3	$0 \cdot 0 = 0$ e, dualmente, $1 + 1 = 1$
P4	$1 \cdot 1 = 1$ e, dualmente, $0 + 0 = 0$
P5	$1 \cdot 0 = 0 \cdot 1 = 0$ e, dualmente, $0 + 1 = 1 + 0 = 1$
	TEOREMAS
T1	$x + 0 = x$ e, dualmente, $x \cdot 1 = x$
T2	$x + 1 = 1$ e, dualmente, $x \cdot 0 = 0$
T3	$x + x = x$ e, dualmente, $x \cdot x = x$
T4	$x + x' = 1$ e, dualmente, $x \cdot x' = 0$
T5	$(x')' = x$
T6	$x + y = y + x$
T7	$x + xy = x$
T8	$(x + y) + z = x + (y + z) = x + y + z$
T9	$xy + xz = x(y + z)$
T10	$(x + y)(x' + z) = xz + x'y$
	TEOREMA DE De MORGAN
T11	$(x_1 + x_2 + \cdots\cdots + x_n)' = x_1' \cdot x_2' \cdot \cdots\cdots \cdot x_n'$ e dualmente, $(x_1 \cdot x_2 \cdot \cdots\cdots \cdot x_n)' = x_1' + x_2' + \cdots\cdots + x_n'$

APÊNDICE B

FABRICAÇÃO DE CIRCUITOS IMPRESSOS PARA EQUIPAMENTOS DE ENTRETENIMENTO

Neste apêndice procuramos explicar, em uma linguagem bastante simples, a fabricação de um circuito impresso que, embora possa não passar em um rigoroso teste de qualidade, para fins industriais, se presta, excepcionalmente bem, para a montagem de circuitos como *hobby*.

B1. FINALIDADE DE UM CIRCUITO IMPRESSO

A finalidade de um *circuito impresso* é a substituição das ligações entre componentes, anteriormente feita por meio de fios, por conexões metálicas (cobre) suportadas em uma chapa isolante (fenolite ou fibra de vidro). Caso o leitor nunca tenha visto um circuito impresso, sugerimos retirar a tampa de seu rádio de pilha e ver como o mesmo se apresenta.

B2. MATERIAIS UTILIZADOS

Basicamente, são utilizadas a fenolite e a fibra de vidro, na fabricação de circuitos impressos, e a qualidade superior da fibra de vidro, principalmente com relação à sua baixa absorção de umidade justifica o seu emprego, quase que exclusivo, nos circuitos industriais. Mas o leitor poderá encontrar ainda alguns equipamentos que, por uma questão de preço, ainda utilizam a fenolite.

No processo de fabricação das placas para a produção de circuitos impressos, faz-se uma prensagem, a quente, do material base (resina fenólica ou fibra de vidro impregnada) com cobre laminado, obtendo-se uma placa de fenolite ou fibra recoberta com uma fina camada de cobre, chamada de laminado recoberto de cobre (*copper-clad laminate*). Dois tipos de placas são normalmente fabricados, a simples e a dupla, referindo-se às chapas que têm cobre de um lado só e de dois lados. A Fig. B1 ilustra os dois tipos de placas utilizadas.

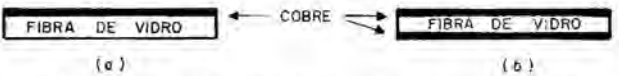


Figura B1 (a) Chapa de fibra de vidro com cobertura simples de cobre; (b) Chapa de fibra de vidro com cobertura dupla de cobre

B3. ETAPAS DA PRODUÇÃO DE UM CIRCUITO IMPRESSO

Dado o "esquema" de um circuito, as etapas abordadas a seguir são necessárias para a fabricação de um circuito impresso.

B3.1. Estudo da "distribuição dos componentes" na chapa impressa ("*layout*")

Nessa etapa, de posse das dimensões de todos os componentes a serem utilizados e tendo em vista o esquema do circuito, procura-se a distribuição adequada dos componentes que permita, em princípio, a ligação completa dos mesmos por meio das linhas impressas.

Geralmente, o *layout* a que se chega não reproduz, no circuito impresso, a forma do esquema do circuito, pois se assim procedêssemos, o circuito impresso ficaria muito grande. Essa etapa de projeto do *layout* pode ser bastante difícil, para circuitos complexos e, geralmente, existem, nas fábricas, elementos especializados no projeto do *layout*.

É interessante observar que, exatamente para evitar essa tarefa, é que a maior parte das revistas técnicas que apresentam novos circuitos para serem montados, geralmente apresentam o *layout* do circuito impresso.

Para a produção doméstica de circuitos impressos esse *layout* é feito diretamente com as dimensões reais da chapa impressa.

Em uma fábrica de circuitos impressos esse desenho (chamado *master*) é, geralmente, feito em uma escala, com o dobro das dimensões reais do circuito final. Posteriormente, na produção industrial, esse desenho é fotografado e automaticamente reduzido e, com o negativo (e o positivo, conforme o tipo de produção industrial), são atacadas as etapas seguintes.

B3.2. Preparação do laminado

Ao adquirirmos um pedaço de laminado de fibra de vidro (ou fenolite) recoberta com cobre verificamos que a superfície está escura, pela formação de óxido de cobre na superfície da placa. Já de posse do *layout* do circuito deve-se cortar a chapa com o tamanho necessário (deixando alguma folga), o que pode ser feito com uma pequena serra.

Em seguida, deve-se providenciar a limpeza da chapa já cortada o que pode ser feito com o uso de "bombril". Lembre que em uma produção séria de circuitos impressos isto não é permitido, sendo a limpeza feita por meio de produtos químicos, pois a esponja de aço deixa muitas irregularidades na superfície do cobre: mas, como *hobby*, não há nenhum inconveniente sério em usá-la.

Neste ponto a chapa está pronta para as próximas etapas do processo.

B3.3. Transferência do *layout* para a chapa impressa

Uma vez pronta a chapa pode-se passar o desenho projetado para a chapa de cobre. Sobre a face cobreada, coloca-se um carbono e, sobre este, o desenho previsto para as linhas impressas, fazendo-se a seguir a transferência do desenho para o cobre.

B3.4. Proteção das ligações de cobre

Como o cobre está sobre toda a superfície da fibra, e queremos o mesmo apenas nas linhas que correspondem ao *layout*, o que temos a fazer é retirar o cobre excedente.

Para isso vamos utilizar um produto químico que *ataca* o cobre nas regiões indesejadas, e, portanto, é necessário proteger as ligações que queremos que fiquem impressas.

Para isso podemos usar uma fita isolante plástica, facilmente encontrada no mercado. É necessário cortar tiras finas dessa fita o que pode ser feito colando a fita sobre uma superfície de vidro, por exemplo, e, com uma lâmina de barbear e uma régua cortar as aludidas tiras, que serão utilizadas posteriormente. Quando as linhas do circuito forem curvas o leitor pode colar a fita plástica sobre um papel impermeável transparente e com uma tesoura cortar as formas desejadas. Na hora de colocar sobre o cobre, evidentemente, o papel impermeável deve ser retirado.

É oportuno salientar que muitas vezes o técnico experimentado não chega nem a fazer um desenho, isto é, conhecendo as dimensões dos componentes, vai colando diretamente a fita plástica na chapa.

B3.5. Banho de ataque (decapagem)

Dois produtos são utilizados para a corrosão do cobre: o persulfato de amônio e o percloreto de ferro.

A seguir apresentamos os principais dados para a preparação dessas soluções.

B3.5.1. *Preparação da solução de persulfato de amônio* – $(NH_4)_2S_2O_8$

240 gramas de persulfato por litro de água e
27 gramas de cloreto mercúrico por litro de água ($HgCl_2$)

O cloreto mercúrico serve como catalisador para a reação entre o persulfato de amônio e cobre, isto é, para acelerar a reação. A dissolução do persulfato de mercúrio na água pode ser facilmente feita em torno de 60 °C, agitando-se continuamente.

B3.5.2. *Preparação da solução de percloreto de ferro* – $FeCl_3$

Dissolve-se 450 g de percloreto de ferro em um litro de água, agitando continuamente em torno de 60 °C.

O leitor deve, de imediato, notar que essas soluções são corrosivas e, por exemplo, o $FeCl_3$ ataca o ferro, devendo-se portanto, ter cuidado com os materiais usados para utilização e armazenamento dessas soluções.

Aconselhamos o leitor a usar, para essas soluções, cubas de PVC ou então um Pirex.

O persulfato de amônio só é usado quando se quer uma definição maior do circuito impresso e, por ser mais caro que o percloreto de ferro, esse último é o mais popular produto para decapagem, usado nas indústrias.

B4. PROCEDIMENTO EXPERIMENTAL

De posse da solução preparada de *percloreto de ferro* e da chapa já devidamente protegida pela fita, deve-se proceder da seguinte forma:

a) Escolha um *local adequado para o trabalho*. Lembremos que, como resultado do ataque, são liberados gases nocivos à saúde. Deve-se trabalhar em uma área ventilada, e evitar respirar diretamente da cuba utilizada.

b) Coloque a solução em uma cuba de PVC (ou Pirex) e aqueça ligeiramente, para obter uma ação mais rápida. (Geralmente a faixa de 25 °C a 60 °C é razoável; recomendamos a temperatura em torno de 45 °C).

c) Coloque a chapa de fibra, já devidamente protegida pela fita plástica, dentro da solução de percloreto.

d) Com uma pinça de madeira ou de aço inoxidável (não use ferro, cobre, etc.) mergulhe e retire a placa lentamente, mantendo uma certa inclinação para o líquido escorrer. Repita essa operação tantas vezes quantas forem necessárias para que todo o cobre seja retirado das regiões não protegidas pela fita.

e) Quando todo o cobre for retirado, retire a placa da cuba e lave-a cuidadosamente.

f) Retire as fitas plásticas.

g) Lave novamente, com cuidado, para retirar qualquer vestígio da solução corrosiva. A placa está, então, pronta para ser furada.

h) Para a furação da placa use uma broca de 0,8 mm, ou mais, conforme o terminal do componente a ser introduzido no furo. Depois de toda furada a placa está pronta para ser montada.

B5. OBTENÇÃO DOS PRODUTOS NECESSÁRIOS NO MERCADO

I. Chapa cobreada, com base fenólica ou de fibra de vidro. Várias lojas de eletrônica vendem pedaços dessas chapas que poderão ser

adquiridos pelos leitores. Os fabricantes, geralmente, só aceitam encomendas de várias chapas inteiras, podendo se citar entre esses a Perstorp Indústria de Plásticos S.A. e a Companhia Química Industrial de Laminados.

II. Fita isolante *plástica*, disponível em qualquer loja de produtos elétricos e eletrônicos.

III. Percloreto de ferro, persulfato de amônio, são produtos encontrados em qualquer grande loja de produtos químicos.

IV. Cubas de PVC, disponíveis em qualquer loja especializada em produtos fotográficos. Na falta dessas, usar pirex comum.

V. Máquina de furar. Evidentemente só se for necessário produzir muitas peças se tornará conveniente a compra de uma máquina de furar. Mas, se for esse o caso, sugerimos uma máquina miniatura de alta rotação, por exemplo 1 900 rpm.

B6. EXEMPLO CONCRETO DE UM CIRCUITO IMPRESSO

Como complemento, e para possibilitar ao leitor um treinamento prático, apresentamos a seguir um exemplo concreto da fabricação de um circuito.

Evidentemente a primeira coisa que temos a considerar é o esquema elétrico do circuito em estudo. No nosso exemplo consideraremos um amplificador de áudio correspondente ao *kit* M-101. A Fig. B2 apresenta esse circuito, cuja montagem será estudada com detalhes no Apêndice C.

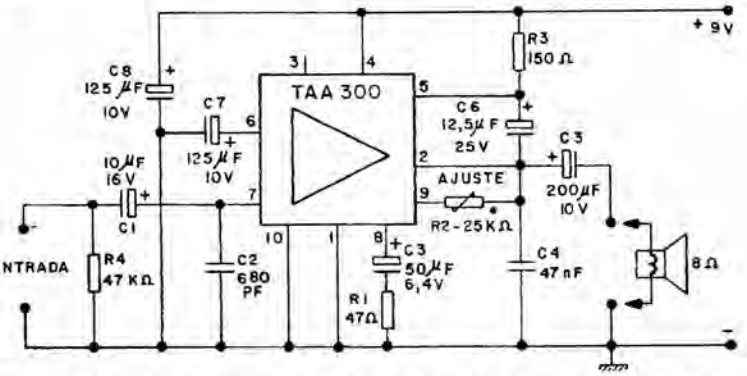


Figura B2 Esquema do circuito considerado. Trata-se de um amplificador de áudio de 1 W usando o circuito integrado TAA 300 (*kit* M-101 da IBRAPE)

A próxima etapa é, conforme mencionamos, o estudo do *layout*, isto é, da distribuição dos componentes na placa. A Fig. B3 ilustra o *layout* a que se chegou.

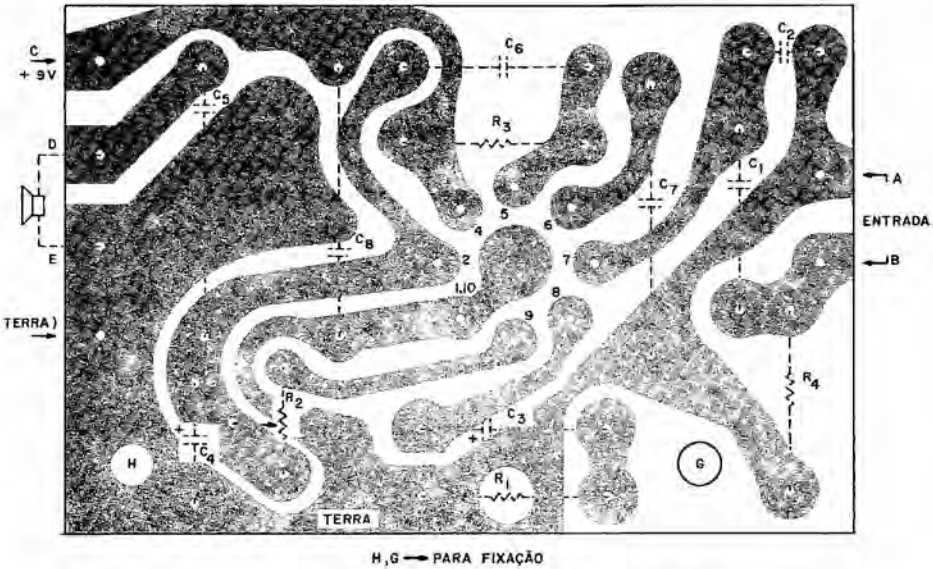


Figura B3 *Layout* dos componentes do *kit* M-101 da IBRAPE. A posição dos componentes está indicada com linhas tracejadas

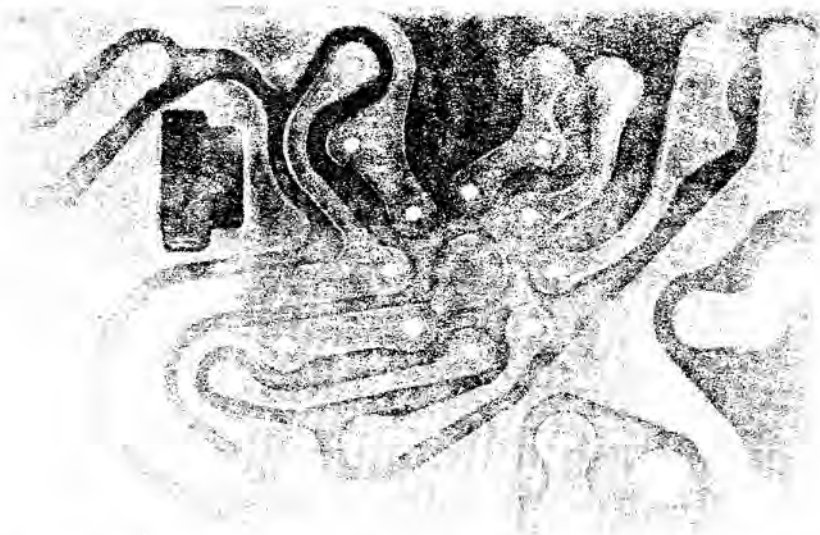


Figura B4 Placa para montagem do amplificador da Fig. B2 já pronta para a montagem

A seguir, o desenho das linhas é transferido para a placa de fibra de vidro (devidamente limpa e cortada conforme já foi explicado anteriormente) e é colocada a fita plástica sobre as linhas desenhadas na placa. A placa está então pronta para sofrer a decapagem com a solução de percloreto de ferro ou persulfato de amônio de acordo com o processo anteriormente explicado. Após a decapagem, retirada da fita, limpeza e furação, a placa apresenta o aspecto da Fig. B4 estando pronta para a montagem.

APÊNDICE C

DESCRIÇÃO DETALHADA DA MONTAGEM E TESTES DO KIT *M*-101 *DA IBRAPE*(*)

O diagrama do circuito elétrico do amplificador constituído pelo *kit* M-101, as especificações técnicas, e um estudo do circuito foram apresentados no Cap. 4.

Leia com atenção antes de iniciar a montagem. Identifique cada um dos componentes mencionados. Verifique o valor de cada resistor (consulte o código de cores). Confira os componentes do conjunto (consulte a lista de materiais).

C1. CUIDADOS ESPECIAIS QUANTO ÀS SOLDAGENS

– atenção que a presença de tensões na ponta do soldador pode provocar a destruição do circuito integrado. Verifique se a ponta do ferro de soldar está completamente isolada da rede elétrica (utilize um pequeno provador neon em série com a ponta do soldador). Em caso de dúvida, desligue o soldador (retirando o plugue da tomada) no momento de efetuar qualquer soldagem nos terminais do circuito integrado;

– utilize somente a solda fornecida com o *kit* M-101;

– mantenha perfeitamente limpas as partes a serem soldadas e a ponta do soldador;

– execute as soldagens com rapidez, utilizando a quantidade de calor estritamente necessária. A dissipação do ferro de soldar não deve ultrapassar 50 W;

– a ponta do soldador deve ser aplicada à junção, do terminal do componente, com a fiação impressa. Mantenha a ponta nessa posição até que a solda aplicada à junta – e não à ponta do soldador – derreta e envolva a conexão;

– utilize pouca solda – apenas o necessário –;

– não abale a conexão antes que a solda esfrie.

C2. OPERAÇÕES DE MONTAGEM

A posição de cada componente está indicada, mediante o símbolo correspondente, na face isolante da placa. Consulte a Fig. B3, que

(*)Dados publicados com a permissão da mesma

mostra a disposição correta de todas as peças. Todos os componentes devem ser colocados sobre a face isolante. Os terminais devem atravessar os respectivos orifícios, fazendo contato com a parte cobreada na face oposta. Limpe e dobre, no comprimento adequado, os terminais dos componentes, antes de inseri-los nos orifícios da placa de fiação impressa. Após a soldagem, corte o excesso do terminal, rente à solda.

Efetue as operações na seguinte ordem:

– coloque e solde os 6 terminais destinados às ligações externas: 2 para entrada do sinal, 2 para saída e 2 para alimentação. Esses terminais são introduzidos mediante pressão. Cuidado para não rachar a placa impressa;

– coloque e solde os resistores R_1, R_3 e R_4;

– coloque e solde os capacitores eletrolíticos C_1, C_3, C_5, C_6, C_7 e C_8. Atenção nos valores e na polaridade. Os capacitores C_5, C_7 e C_8 deverão ter a carcaça encostada à chapa fenólica;

– coloque, e solde no seu lugar, o capacitor cerâmico C_2 de 680 pF, bem como o de poliéster C_4 de 47 nF;

– coloque e solde o potenciômetro R_2 (*trimpot*);

– coloque R_2 na posição de resistência máxima (pino de plástico encostado no batente externo – veja a Fig. C1). Essa precaução é indispensável para evitar que o aparelho se danifique ao ser ligado pela primeira vez;

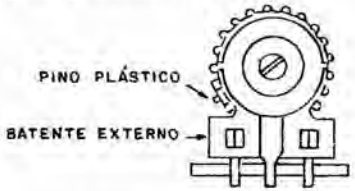


Figura C1 Ilustração do trimmer de 25 kΩ (R_2)

– monte o circuito integrado (TAA 300), procedendo da seguinte maneira:

a) verifique a disposição dos terminais (veja a Fig. C2);

b) corte o terminal n.º 3 (não-utilizado);

c) una os terminais 1 e 10;

d) disponha os terminais de acordo com a posição dos orifícios correspondentes na placa impressa;

e) introduza os terminais nos orifícios correspondentes (a orientação da lingüeta do TAA 300 deve coincidir com a da seta impressa na placa);

f) mantenha o corpo do TAA 300 paralelo à placa impressa. As pontas dos terminais não deverão sobressair mais do que 2 mm da face cobreada;

g) solde os terminais aos pontos correspondentes da fiação, sem alterar a posição do componente. Lembre-se da recomendação inicial quanto ao isolamento da ponta do soldador;

h) passe graxa de silicone (ou vaselina) na parte superior do TAA 300;

i) introduza o dissipador térmico, que deverá ficar firmemente adaptado ao corpo do TAA 300. Para facilitar o encaixe, force ligeiramente o dissipador, com uma chave de fenda (Fig. C3);

j) verifique cuidadosamente toda a montagem.

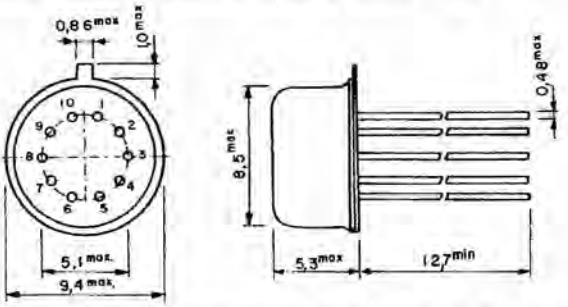


Figura C2 Invólucro do circuito integrado TAA 300

C3. AJUSTE DA POLARIZAÇÃO

Material necessário

Fonte de alimentação (9 V CC); miliamperímetro CC; chave interruptora; resistor de 47 Ω (1 W).

Oriente-se pela Fig. C4.

— ponha em "curto" os terminais *A* e *B*, interligando-os com um pedaço de fio de cobre nu;

— ligue um alto-falante de 8 Ω aos terminais de saída (*D* e *E*);

— ligue o pólo negativo da fonte de alimentação ao terminal *F*;

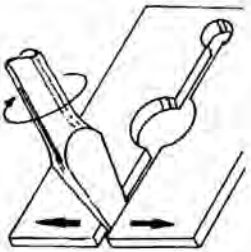


Figura C3 Artifício para colocação do dissipador de calor

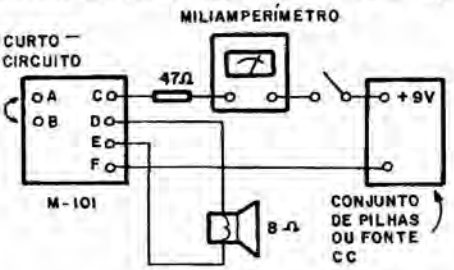


Figura C4 Esquema do circuito para ajuste da polarização

– ligue o pólo positivo da fonte ao terminal *C*, através do conjunto formado pelo interruptor, pelo miliamperímetro e pelo resistor de 47 Ω, ligados em série (o interruptor deve estar aberto);

– feche o interruptor; decorridos dez segundos, observe a indicação do miliamperímetro; se a montagem estiver correta, a corrente deve ser inferior a 8 mA;

– ajuste cuidadosamente R_2 até obter uma leitura de 7,5 mA;

– ponha em "curto" o resistor de 47 Ω ligado ao terminal *C*. Se houver alteração de indicação do miliamperímetro, retoque com cuidado o ajuste de R_2 até restabelecer a corrente de 7,5 mA;

atenção: mesmo durante os ajustes, o valor da corrente não pode ultrapassar 8 mA, sob pena de avaria do TAA 300;

– retire o miliamperímetro e o resistor de 47 Ω, e desfaça a ligação entre os terminais *A* e *B*. O amplificador está pronto para funcionar.

C4. INSTALAÇÃO E LIGAÇÕES EXTERNAS

– ligue uma cápsula de alta impedância (cerâmica ou de cristal) aos terminais *A* e *B*. Conforme é ilustrado na Fig. C5, a malha de blindagem do cabo é ligada ao terminal *A*. O condutor interno é ligado a um resistor de 330 kΩ, em série com um potenciômetro logarítmico de 500 kΩ ou 1 MΩ. A extremidade livre do potenciômetro é ligada ao terminal *A*, e o cursor ao terminal *B*. Se, em lugar da cápsula, for empregada uma fonte de sinal de baixa impedância (4 a 16 Ω), elimine o resistor de 330 kΩ e altere para 10 kΩ ou 20 kΩ o valor do potenciômetro;

– ligue um alto-falante de 8 Ω aos terminais *D* e *E*;

– ligue a fonte de alimentação conforme indicado na Fig. C5: pólo positivo ao terminal *C* e pólo negativo ao terminal *F*. A tensão de alimentação (9 V) pode ser fornecida por um conjunto de 6 pilhas comuns de lanterna, ligadas em série, ou por um eliminador de pilhas (9 V, 150 mA). O valor da tensão de alimentação não pode ultrapassar 10 V, em circunstância alguma, sob pena de imediata destruição do aparelho;

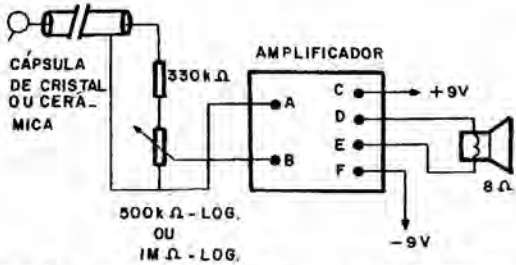


Figura C5 Instalação e ligações externas do amplificador

– para fixar o amplificador utilize os orifícios *G* e *H*. Cuidado para que a fiação não faça contato com as partes metálicas. Coloque espaçadores nos parafusos de fixação.

C5. DIAGRAMA DO CIRCUITO ELÉTRICO INTERNO DO TAA 300

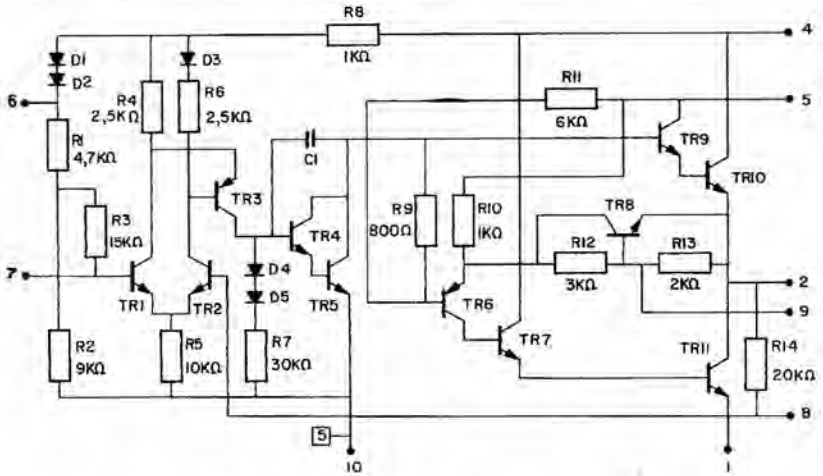


Figura C6 Diagrama do circuito elétrico interno do TAA 300

C6. OBSERVAÇÃO IMPORTANTE

Tratando-se de um amplificador com circuito integrado, a aplicação de tensões indevidas a qualquer ponto do circuito pode provocar a destruição de todas as junções internas. A ocorrência de ligações erradas ou abertas, bem como de "curtos" entre os terminais de qualquer componente ou entre partes de fiação, pode acarretar tensões capazes de danificar, parcial ou totalmente, o aparelho.

APÊNDICE D

Nomes e endereços dos principais fabricantes de circuitos integrados

AEG-Telefunken, D-71 Heilbronn, Postfach 1042, Alemanha Ocidental

Analog Devices, Route 1, Industrial Park, P. O. Box 280, Norwood, Mass. 02062, EUA

Ferranti Ltd., Electronics Dept., Gem Mill, Chadderton, Oldham, Lancashire, Inglaterra

Fairchild Semiconductor, 464 Ellis St. MS: 20-1066, Mountain View, California 94040, EUA

General Electric Company – Syracuse – NY 13201, EUA
No Brasil: General Electric
Aplicações Eletrônicas ARTIMAR LTDA.
Largo São Bento, 64 – Conj. 12516 – São Paulo

Harris Semiconductor, P. O. Box 883, Melbourne, Florida 32902, EUA

ITT Semiconductors, 3301 Electronics Way, West Plam Beach, Florida 33407, EUA

Matsushita Electronics Corp. Semicon. Div., 1 Kotari-Yakemachi, Nagaokakyo, Kyoto 716, Japão

Motorola Semiconductor Products, Inc., 5005 E. McDowell Rd., Phoenix, Arizona 85008
No Brasil: Motorola Semicondutores do Brasil S.A.
Av. Onze de Junho, 1005
Vila Clementino – CEP – 04041 – São Paulo
Telefone: 71-3185

Mullard Ltd., Mullard House, Torrington Place, Londres, WC1E 7HD, Inglaterra (under PHIN, Sec. 14)

National Semiconductor, 2900 Semiconductor Drive, Santa Clara, California 95051, EUA

N. V. Philips Gloeilampenfabrieken, Dept. Elcoma, T. C. Integrated Circuits, Eindhoven, Holanda
No Brasil: IBRAPE – Ind. Bras. de Produtos Eletrônicos e Elétricos S.A
Fábrica componentes: Rua Manoel Ramos Paiva, 506 – São Paulo
Escritório: Av. Paulista, 2073 – 1.° andar – Conjuntos 1/2 – São Paulo

Plessey Semiconductor, Cheney Manor, Swindon, Witshire, Inglaterra

RCA Corporation, Solid State Div., Route 202, Somerville, New Jersey 08876, EUA

No Brasil: RCA Telesistores S.A.
Av. Ipiranga, 1097 — São Paulo

R. T. C. La Radiotechnique-Compelec, 130, Avenue Ledru-Rollin

Raytheon Company, 350 Ellis Street, Mountain View, California 94042, EUA

Silicon General, Inc., 7382 Bolsa Avenue, Westminister, California 92683, EUA

Signetics Corporation 811 East Arques Ave., Sunnyvale, California 94086, EUA

Siemens Aktiengesellschaft, Semiconductor Div., Balanstrasse 73, 8000 Munique 8, Alemanha

Siliconix, Inc., 2201 Laurelwood Rd., Santa Clara, California 95054, EUA

Solitron Devices, Inc., 256 Oak Road, Tappan, New York 10983, EUA

Sprague Electric Company, North Adams, Massachusetts 01247, EUA

Thomson-CSF, Div. Semiconductors SESCOSEM, 101 Blvd. Murat, 75781-Paris Cedex 16, França

Texas Instruments, Inc., MS5, P. O. Box 5012, Dallas, Texas 75222, EUA
No Brasil: Texas Instrumentos Eletrônicos do Brasil Ltda.
Escritório: Rua João Annes, 153 — Lapa — São Paulo
Tels: 260-8351 — 260-8331
Fábrica: Rua Abolição, 1657 — CP-86 — Campinas — São Paulo
Distribuidor no Rio de Janeiro: Magnaton Rádio S.A.
Av. Marechal Floriano, 41/43, RJ

Teledyne Semiconductor, 1300 Terra Bella Ave., Moutain View, California 94043, EUA

Este trabalho foi elaborado pelo processo de FOTOCOMPOSIÇÃO
Monophoto - no Departamento de Composição da Editora
Edgard Blücher Ltda. - São Paulo - Brasil

impresso na
planimpress gráfica e editora
rua anhaia, 247 - s.p.

CIRCUITOS INTEGRADOS

Livro-texto para escolas técnicas de Eletrônica

PARA USO EM

- Estudo sucinto
- Estudo dos circuitos integrados existentes no mercado
- Projeto de circuitos lineares
- Projeto de circuitos digitais
- Problemas práticos encontrados no uso de circuitos integrados
- Manutenção de equipamentos eletrônicos integrados
- Fabricação de circuitos impressos
- Montagem de circuitos

EDITORA EDGARD BLÜCHER LTDA.

05435